



UNIVERSIDAD TECNICA FEDERICO SANTA MARIA

Memoria de Título

Diseño de Celda de Potencia para Transformador de Estado Sólido

Tesis para optar al grado/título de
Ingeniero Civil Electrónico

Alumno
Leonardo Sebastián Solís Zamora

Profesor Guía
Dr. Marcelo Pérez Leiva

Profesor Co-Referente
Dr. Samir Kouro Renaer

14 de Diciembre, 2020, Valparaíso, Chile

*No solo no hubieramos sido nada sin ustedes, sino por toda la gente que estuvo alrededor desde el comienzo, algunos siguen hasta hoy... Gracias Totales
-Gustavo Cerati*

*Dedicado a mi familia, amigos y a los estudiantes del Departamento de
Electrónica USM.*

AGRADECIMIENTOS

Este trabajo tiene como base la familia, quienes siempre creyeron en mí y me dieron fe para lograr ser un campeón sin límites. Mucha gente ha aportado con un poco para que yo pueda estar hoy en esta instancia, en especial mis padres, Carolina Zamora Bazaez y Leonardo Solis Olate y mi polola, Isidora Tapia Muñoz.

Agradecer igual a mis amigos, que son la familia que elegí y han estado ahí para darme el apoyo necesario y poder concretar este gran trabajo. Además agradecer a la familia que siempre estuvo presente.

Gracias a todos, por todo.

Leonardo Sebastián Solís Zamora

RESUMEN

El transformador de estado sólido (SST por sus siglas en inglés) es un dispositivo electrónico compuesto por convertidores de potencia y un transformador de alta frecuencia que otorga controlabilidad, permitiendo la conexión entre redes de media tensión ac y la incorporación de recursos energéticos distribuidos (DRER por sus siglas en inglés), los que comprenden generación basada en energías renovables, elementos de almacenamiento energético, vehículos eléctricos y esquemas de control basados en comunicación e información. Así, el SST se caracteriza por tener alta densidad de potencia, un control de calidad de energía y además una distribución eficiente de la energía gracias a su sistema de comunicación.

Históricamente, los transformadores convencionales han sido un elemento importante en la distribución de energía eléctrica pero han mostrado problemas debido al trabajo con sistemas de potencia modernos que integran diferentes fuentes de energía eléctrica. Es así como el SST pretende corregir las desventajas mostradas por el transformador convencional, siendo un elemento activo en sistemas de potencia modernos que transforman y descentralizan las redes eléctricas convencionales, para integrar y generar interacción entre los sistemas de generación distribuida. En este trabajo de memoria se diseñó una celda de potencia para un SST, el cual consta de tres etapas. Las etapas laterales permiten la conexión a red y se conectan por medio de un enlace DC a un convertidor central que incorpora un transformador de alta frecuencia, el cual opera a 100[KHz] y cuya relación de vueltas es 1:1. Esta celda opera con un voltaje de entrada de 220[V_{rms}] y permite la medición de voltajes en los enlaces DC y la corriente de entrada al primario del transformador de alta frecuencia, con la finalidad de que dichas mediciones puedan ser adquiridas por un micro controlador. El estado del arte presenta una breve investigación sobre el SST que permite definir la configuración de la celda. El diseño de la celda se realiza detallando la funcionalidad de cada etapa para obtener modelos de las componentes de potencia en base a requerimientos eléctricos. Con especial foco en el diseño del circuito impreso (PCB por sus siglas en inglés), este trabajo concluye en un prototipo de la celda de potencia que incluye información técnica de las componentes utilizadas, adaptación de circuitos auxiliares para el funcionamiento de la etapa de potencia y consideraciones sobre normas IPC que permiten el desarrollo de la PCB.

Palabras Claves

Transformador de Estado Sólido, Celda de Potencia, SST, Diseño, PCB, DAB, Transformador Alta Frecuencia.

ABSTRACT

The solid state transformer (SST) is an electronics device composed of power converters and a high frequency transformer that provides controllability, allowing the connection between medium voltage ac networks and the incorporation of distributed energy resources (DERs for its acronym in English), which include generation based on renewable energies, energy storage elements, electric vehicles and control schemes based on communication and information. Thus, the SST is characterized by having high power density, a quality control of energy and also an efficient distribution of energy thanks to its communication system.

Historically, conventional transformers have been an important element in the distribution of electrical energy but they have shown problems due to working with modern power systems that integrate different sources of electrical energy. This is how the SST intends to correct the disadvantages shown by the conventional transformer, being an active element in modern power systems that transform and decentralize conventional electrical networks, to integrate and generate interaction between distributed generation systems. In this memory work, a power cell was designed for an SST, which consists of three stages. The lateral stages allow connection to the network and are connected through a DC link to a central converter that incorporates a high frequency transformer, which operates at 100 [KHz] and whose turns ratio is 1: 1. This cell operates with an input voltage of 220 [V rms] and allows the measurement of voltages in the DC links and the input current to the primary of the high-frequency transformer, with the purpose that said measurements can be acquired by a micro controller. The state of the art presents a brief investigation on the SST that allows defining the configuration of the cell. The design of the cell is carried out detailing the functionality of each stage to obtain models of the power components based on electrical requirements. With special focus on the design of the printed circuit (PCB), this work concludes in a prototype of the power cell that includes technical information of the components used, adaptation of auxiliary circuits for the operation of the power stage and considerations on IPC standards that allow for PCB development.

Keywords

Solid State Transformer, SST, Power Cell, PCB, Design, DAB, High Frequency Transformer.

ÍNDICE

AGRADECIMIENTOS	I
RESUMEN	II
ABSTRACT	III
ÍNDICE DE FIGURAS	VI
ABREVIACIONES	IX
1. INTRODUCCIÓN	1
1.1. Estado del Arte	1
1.1.1. Transformador de Potencia Individual	4
1.1.2. Transformador de Potencia Modular	5
1.1.3. Transformador de Potencia Multidevanado	6
1.1.4. Comparación de clasificaciones SST	7
1.2. Desarrollo del mercado del SST	7
1.2.1. Sistema FREEDM	8
1.2.2. Proyecto LEMUR	8
1.2.3. Imperix: Serie PEH	9
1.2.4. Taraz Technologies: Serie SPM	9
1.3. Topología Propuesta Prototipo Convertidor de Potencia	10
1.3.1. Entrada de Media Tensión	10
1.3.2. Salida de Media Tensión	11
1.3.3. Transformador de Alta Frecuencia	11
2. DISEÑO CONCEPTUAL	12
2.1. Convertidor AC/DC o Rectificador	13
2.1.1. Diseño Enlace DC	14
2.1.2. Simulación Rectificador Monofásico	17
2.2. Convertidor Dual-Active-Bridge	19
2.2.1. Análisis del DAB operando en condiciones de estado estacionario	20
2.2.2. Simulación DAB	23
2.3. Convertidor DC/AC o Inversor de Voltaje	26
2.3.1. PWM Unipolar para Inversor Puente H Monofásico	27

2.3.2. Simulaciones Inversor de Voltaje	30
2.4. Diseño de Componentes y Alternativas Seleccionadas	33
2.4.1. Semiconductores: SK15GH063	33
2.4.2. Transformador de Alta Frecuencia: CWS-8EE-12944	34
2.4.3. Capacitores Enlace DC: Nichicon	35
3. DISEÑO DE PCB	37
3.1. Creación de Proyecto	38
3.2. Creación de Librerías	38
3.2.1. Secciones Panel de Librería	39
3.2.2. Creación de Plantillas para PCB	40
3.2.3. Creación Librería Integrada	41
3.3. Circuito Esquemático	43
3.3.1. Etapa de Potencia	43
3.3.2. Etapa de Control y Alimentación Auxiliar	46
3.3.3. Etapa de Medición	55
3.4. Circuito Impreso	60
3.4.1. Top Layer: High Power	60
3.4.2. Layer 1: GND y Layer 2: GND ISO	62
3.4.3. Bottom Layer: Low Power	63
3.4.4. Diseño Finalizado	64
3.5. Documentación Técnica y Archivos de Fabricación	65
3.5.1. Lista de materiales	65
3.5.2. Archivos Gerber	65
3.5.3. Archivos NC Drill	66
3.5.4. Archivo Centroida	66
3.5.5. Costo por Unidad	66
4. CONCLUSIONES	68
4.1. Resumen	68
4.2. Conclusiones	68
4.3. Trabajo Futuro	69
4.4. Modificaciones Celda de Potencia	69
4.4.1. Diseño Transformador Alta frecuencia	70
4.4.2. Convertidor Dual-Active-Bridge: Soft Switching	70
4.4.3. Microcontrolador Incorporado	70
BIBLIOGRAFÍA	71
A. ANEXO	77

Índice de figuras

1.1. Inversor y Rectificador conectados por medio de un DAB	4
1.2. ac-ac ISOP con convertidores de dos etapas	5
1.3. Puente Activo Cuádruple simétrico	6
1.4. Arquitectura del SST modular	10
1.5. Topología de la celda de potencia	10
2.1. Diagrama de bloques descriptivo de módulos internos del SST	12
2.2. Rectificador Puente H o <i>Full Bridge</i>	13
2.3. Circuitos equivalentes en estados de conducción	13
2.4. Circuito para diseño enlace DC	14
2.5. Rectificador controlado con corrección de factor de potencia	17
2.6. Seguimiento a referencia salida rectificador monofásico	18
2.7. Voltaje rizado salida rectificador monofásico	18
2.8. Circuito Doble Puente Activo o <i>Dual Active Bridge</i> (DAB), que incorpora un transformador ideal y su inductancia de dispersión señalada por L_K	19
2.9. Simplificación esquemática DAB.	19
2.10. Señales de disparo y corriente en inductancia de dispersión	20
2.11. Comparación Corrientes	21
2.12. Circuito equivalente DAB	22
2.13. Circuito esquemático convertidor DAB para entrega de potencia desde Vdc hacia la carga	23
2.14. Señales de disparo para Puente H del primario (azul) y secundario (naranja).	24
2.15. Corriente inductancia de dispersión transformador de alta frecuencia.	24
2.16. Voltaje de salida convertidor DAB.	25
2.17. Inversor de voltaje	26
2.18. Inversor de voltaje puente H	26
2.19. Estados inversor de Voltaje	27
2.20. Formas de onda dadas por PWM unipolar	28
2.21. Inversor de Voltaje con carga RL	30
2.22. Señal de referencia y señal portadora de alta frecuencia.	31
2.23. Voltaje de salida inversor de voltaje	31
2.24. Contenido armónico voltaje de salida	32
2.25. Módulo IGBT Puente Completo SEMITOP2 Semikron	33
2.26. Dimensiones asociadas al empaquetado	34
2.27. Diseño Circuitual del Transformador Size 541	35

2.28. Empaquetado del condensador	36
2.29. Dimensiones del condensador	36
3.1. Visión interna Librería	38
3.2. Visión Librería PCB's	40
3.3. Etapa de Potencia en capa alta de esquemático.	43
3.4. Circuito esquemático de etapa de rectificación.	44
3.5. Circuito esquemático de etapa de inversión.	44
3.6. Circuito esquemático de la etapa DC/DC con aislación galvánica.	46
3.7. Circuito esquemático de la etapa de control y alimentación auxiliar en capa alta.	46
3.8. Función ilustrada de la etapa de control.	47
3.9. Circuito esquemático de la alimentación auxiliar.	48
3.10. Circuito esquemático de la alimentación necesaria para los bloques Gate Drivers.	49
3.11. Circuito esquemático Gate Driver implementado para las etapas de rectificación e inversión.	50
3.12. Circuito esquemático Gate Driver implementado para la etapa del convertidor DC/DC con aislación galvánica (DAB).	50
3.13. Representación gráfica del funcionamiento del bloque Gate Driver y Gate Driver DAB.	51
3.14. Optoacoplador	53
3.15. V_{OL} vs I_{OL}	54
3.16. Circuito esquemático de la etapa de sensores y entradas/salidas del microcontrolador en capa alta.	55
3.17. Circuito esquemático del sensor de voltaje para medición de tensión en ambos enlaces DC.	56
3.18. INA121	57
3.19. Circuito esquemático del sensor de corriente para medición de la corriente en el primario del transformador de alta frecuencia.	58
3.20. Sensor de Corriente ACS724	59
3.21. Circuito Sensor de Corriente ACS724	59
3.22. Top Layer	60
3.23. GND	62
3.24. GND ISO	62
3.25. Bottom Layer	63
3.26. View 3D	64
3.27. top 3D	64
3.28. bottom 3D	65
3.29. Drill	66
A.1. Esquemático SST	77
A.2. Rectificador entrada	78
A.3. Dual Active Bridge	78
A.4. Inversor salida	79
A.5. Gate Driver	79
A.6. Gate Driver DAB	80
A.7. Supply GD	80
A.8. Aux Supply	81

A.9. Current Sensor	81
A.10.Voltage Sensor	82
A.11.Saturn PCB Design	83
A.12.Lista de Materiales	84
A.13.Lista de Materiales	85
A.14.Lista de Materiales	86
A.15.Gerber Top Solder	87
A.16.G1	88
A.17.G2	89
A.18.GBL	90
A.19.GBO	91
A.20.GBP	92
A.21.GBS	93
A.22.GTL	94
A.23.GTO	95
A.24.GTP	96

ABREVIACIONES

Mayúsculas

SST	: Solid State Transformer
DRER	: Distributed Energy Storage Devices
DC	: Direct Current
AC	: Alternate Current
PCB	: Printed Circuit Board
IPC	: Institute os Printed Circuits
DRER	: Renewable Energy Sources
DESD	: Distributed Energy Storage Devices
ERNC	: Energías Renovables No-Convencionales
FACTS	: Flexible AC Transmission Systems
DAB	: Dual Active Bridge
SRC	: Series Resonant Converter
EV	: Electrical Vehicles
ISOP	: Input Series Output Parallel
ISOS	: Input Series Output Series
SiC	: Silicon Carbide
MMC	: Multi-Level Converter
FREEDM	: Future Renewable Electric Energy Delivery and Management
FID	: Fault Indication Device
MMC	: Modular Multilevel Converters
CHB	: Cascaded H-Bridge
IGBT	: Insulated Gate Bipolar Transistor
PWM	: Pulse Width Modulation
MOSFET	: Metal-Oxide-Semiconductor Field-Effect Transistor
ZVS	: Zero Voltage Switching
CAD	: Computer Aided Design o Diseño Asistido por Computador
BOM	: Bill of Materials
CHB	: Cascaded H-bridge
PWM	: Pulse Width Modulation
VSI	: Voltage Source Inverter
VIH	: Voltage Input High

Minúsculas

dc : direct current

ac : alternate current

INTRODUCCIÓN

Se investiga el SST, sus diferentes configuraciones e implementaciones, y sus potenciales mercados que permiten su desarrollo. Se propone la configuración que será diseñada para elaborar un prototipo y se describe el funcionamiento de cada etapa y las características del transformador de alta frecuencia.

1.1. Estado del Arte

La integración a gran escala de fuentes de energías renovables distribuidas (DRER por sus siglas en inglés) tales como energía solar y energía eólica, las cuales tienen una naturaleza variable, y la creciente incorporación de elementos de almacenamiento de energía distribuido (DESD por sus siglas en inglés), imponen un gran desafío al control del flujo de energía en la etapa de distribución de la red [1]. En Chile, por ejemplo, las redes de distribución primarias de energía eléctrica utilizan niveles de media tensión, con voltajes de 12, 13.2, 13.8, 15 y 23 kV, según sea requerido [2]. Para entregar esta energía a los consumidores, es necesaria la adaptación y aislación realizada por un transformador convencional que opera como interfaz entre las etapas de media y baja tensión, a una frecuencia de 50 Hz (o 60 Hz en otros lugares). Entonces, con la finalidad de facilitar una mayor incorporación de DRER y DESD a la red eléctrica por medio de convertidores de potencia, se han desarrollado Microredes, que integran estas fuentes de energía a la red por medio de la interconexión a la etapa de distribución, reduciendo la congestión y mejoran la eficiencia y confiabilidad en la red eléctrica [3], [4]. Esta evolución de la red eléctrica es clave para tener éxito en la integración masiva de energías renovables no convencionales (ERNC). Sin embargo, utilizar transformadores de baja frecuencia en la etapa de distribución impone costos adicionales para las microredes, ya que se debe considerar un mayor número de convertidores de potencia para cumplir con los requerimientos de control [5], [6].

Por otro lado, con la continua integración de convertidores de potencia a la red eléctrica que realizan tareas de conversión de energía, la alta confiabilidad o baja tasa de fallas, se está convirtiendo en una preocupación importante, por lo que el concepto de sistemas tolerantes

a fallas ha ganado una mayor atención [7], [8]. Adicionalmente, estos circuitos de potencia deben proporcionar características de funcionalidad como:

- Disponibilidad de un enlace DC de baja tensión.
- Corrección de factor de potencia.
- Compensación de reactivos.
- Aislación de perturbaciones.
- Protección inteligente.

Entre estas nuevas características requeridas, el acceso a un enlace DC de baja tensión facilita la integración de DRER. Otra característica considerada en el suministro de energía esta relacionada con protecciones inteligentes capaces de aislar eficazmente transientes tanto del lado de las cargas y como de la red, incluyendo condiciones de cortocircuito en la carga y desbalance de voltajes de entrada, aumentando así la calidad de la energía del sistema. Estas características de rendimiento y funcionalidad recientemente demandadas no están completamente cubiertas por el concepto de suministro de energía eléctrica estándar, que se basa en transformadores pasivos de baja frecuencia.

El SST es identificado como uno de los nuevos miembros de sistemas de transmisión ac flexibles (FACTS por sus siglas en inglés) que incorpora múltiples etapas de conversión de potencia entregando aislación galvánica con el uso de un transformador de alta frecuencia. Esta estructura compacta se convierte en una opción para reemplazar al transformador de baja frecuencia específicamente para microrredes y aplicaciones de tracción, aunque presenta una menor eficiencia y confiabilidad [9]. Así, el SST provee beneficios que lo convierten en una solución costo efectiva, cuya motivación principal es proporcionar la reducción de volumen y peso, entregando aislación galvánica y elevación o reducción de voltaje [10]. Los conceptos y topologías del SST han sido propuestos inicialmente para aplicaciones de tracción, debido a que tienen requerimientos similares tales como operación a media tensión, aislación galvánica, reducción de peso y volumen, gran eficiencia y confiabilidad. De esta forma, el SST no sólo replica la operación de los transformadores convencionales en esta área, escalando el voltaje entre los terminales del primario y secundario, sino que también controla la transferencia de potencia, estabiliza voltaje, permite integración directa de DESD y ayuda a filtrar armónicos y transientes.

La teoría conceptual básica del SST fue propuesta alrededor de los años 60 por W. McMurray [11] y desde entonces, este convertidor ha recibido varias denominaciones, tales como: transformador inteligente [12], transformador electrónico para sistemas de distribución de potencia eléctrica [13], transformador electrónico de potencia [14]. Sin embargo, la operación del tiristor a media tensión y en alta frecuencia era limitada. Para sobrellevar estas limitaciones, se ha propuesto el diseño del SST basado en convertidores multinivel para operar a niveles más altos de tensión permitiendo a su vez que estos puedan utilizar dispositivos semiconductores que conmuten a alta frecuencia, logrando una mejora significativa en la densidad de energía del SST [15].

La evolución tecnológica del SST esta fuertemente ligada a avances en dispositivos de electrónica de potencia, convertidores multinivel, materiales magnéticos, sistemas de control y tecnologías de comunicación en tiempo real.

Por un lado, los avances en materiales magnéticos mejoran la aislación interna del SST para operar en un rango de frecuencias de varios cientos de kilohertz, permitiendo incrementar aún más la densidad de potencia [16], [17]. El diseño de transformadores de alta frecuencia ha sido mejorado a través de la optimización de su geometría, el arreglo de devanados y tecnologías de enfriamiento [18].

En lo que respecta a convertidores multinivel en cascada, estos han sido utilizados para implementar SSTs con diferentes configuraciones. Las configuraciones cuyas entradas se conectan en serie y la salida en paralelo (ISOP, por sus siglas en inglés), han sido la base para el desarrollo del primer prototipo SST modular de media a baja tensión, debido al manejo de alto voltaje en la entrada y de altas corrientes de salida, además de la capacidad de operación tolerante a fallas [19]. Esos modelos de SST, debido a su reducido volumen y peso, han sido introducidos dentro de aplicaciones de tracción, incluyendo la implementación de prototipos de laboratorio. Varios proveedores, tales como ABB, General Electric, Bombardier y Siemens han presentado ya prototipos desarrollados para sistemas de locomotora [20], [21].

De forma paralela, la modernización y digitalización de redes eléctricas de potencia [22], [23] ha conducido a conceptos tales como el Internet de la Energía, donde la energía es compartida en una red de distribución, siguiendo reglas similares a una red de información digital [24]. En este escenario, el SST puede jugar el rol de un router de energía, el cuál maneja la transmisión y distribución de energía y se encarga del ajuste dinámico del flujo de potencia y comunicación en tiempo real entre los elementos que conforman la red.

Para desglosar el funcionamiento de este circuito de potencia, existen diferentes propuestas en la literatura sobre las arquitecturas del SST que pueden ser clasificadas acorde a la etapa de aislación, topologías de convertidores y estrategias de control.

La estructura del SST está usualmente compuesta por las siguientes tres etapas:

1. **Entrada de media tensión:** Esta etapa se conecta a la red ac de media tensión y puede interconectarse además con una red dc de media tensión, entregando apoyo adicional y participando en regulación. Mediante la conexión a red, el SST puede controlar la potencia reactiva inyectada y absorbida. Esta característica permite operaciones con factor de potencia unitario y apoyo de voltaje, reduciendo pérdidas asociadas con el flujo de potencia reactivo y mejorando la calidad de energía de la red de distribución [25], mitigando caídas de voltajes oscilatorias y extendiendo la capacidad de la línea de transmisión [26].
2. **Etapas de Aislación:** Esta etapa permite la interacción entre niveles de media y baja tensión. Por medio del uso del transformador de alta frecuencia, esta etapa transforma voltaje y corriente para transmitir energía eléctrica con un significativo incremento en la densidad de potencia, comparado con el transformador convencional de 50/60 Hz. La etapa de aislación puede mitigar perturbaciones desde el lado de media tensión al de baja tensión del SST y armónicas en el enlace DC de voltaje [27]. Por otro lado, el SST permite la integración de vehículos eléctricos y estaciones de carga, DESD y manejo de microrredes dc con energía renovable por medio del control de flujo de potencia del enlace DC durante los transientes de potencia.
3. **Salida de baja tensión:** Esta etapa interactúa en el nivel de baja tensión con redes ac trifásicas/monofásicas o también con una red dc. En el lado de baja tensión ac, el SST controla la forma de onda del voltaje y compensa desbalances y perturbaciones generadas por cargas no lineales [28]. El SST puede entregar funciones avanzadas y

servicios de comunicación [25], tales como un manejo del flujo de potencia, monitoreo en línea de cargas e identificación de impedancia, entre otros.

Un gran número de configuraciones diferentes por cada una de estas etapas han sido propuestas en la literatura, usualmente combinando diferentes tipos de convertidores en ambos lados y varias configuraciones de transformadores. Acorde a las características del transformador de alta frecuencia, la estructura del SST puede ser clasificada como individual, modular o multidevanado. A continuación se detallará de forma breve cada clasificación.

1.1.1. Transformador de Potencia Individual

Esta clasificación contiene todas las configuraciones de SST que solamente tengan un transformador de alta frecuencia incorporado, el cuál procesa el flujo de potencia entre terminales de media y baja tensión. Una de las principales ventajas de esta arquitectura es su alta eficiencia debido a que cuenta sólo con una unidad para procesar la potencia; tendrá mayor eficiencia a medida que exista un menor número de etapas de conversión de potencia dentro de la unidad, como es el caso de la celda compuesta por dos convertidores ac-ac que se conectan a un transformador de alta frecuencia [1]. Esta configuración es principalmente adecuada para aplicaciones de tamaño crítico. Además, al contar sólo con una unidad, la complejidad del control tiende a ser reducida [29]. La unidad que cuenta con dos etapas, contiene una etapa DC aislada, ya sea en media o baja tensión. Esta configuración permite una integración sencilla de DRER, pero en aplicaciones de alto voltaje no es confiable, dado que la conmutación de voltaje cero (ZVS, por sus siglas en inglés) debe garantizarse debido al amplio rango del voltaje de entrada [31] [30].

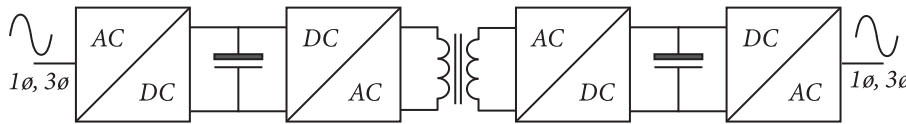


Figura 1.1: Inversor y Rectificador conectados por medio de un DAB

Dentro de las configuraciones más utilizadas está el SST con tres etapas: una etapa compuesta por un ac-dc y otra compuesta por un dc-ac, ambas conectadas por medio de un convertidor dc-dc que incorpora un transformador de alta frecuencia. Es decir, se conecta un rectificador y un inversor, ambos con un enlace DC, a un convertidor dc-dc, que puede ser dividido en un convertidor dc-ac y un convertidor ac-dc conectados por medio de un transformador de alta frecuencia, como se muestra en la figura 1.1. Esta configuración permite separar el control de voltaje y corriente por cada etapa [55] [33]. Características como compensación de potencia reactiva, compensación de caídas de tensión, flujo bidireccional de potencia e integración de DESD y DRER pueden incluirse dentro de esta configuración [34]. El dc-dc es responsable de la aislación galvánica y la adaptación de voltaje es operada en rangos de los kilohertz, logrando una reducción considerable del tamaño de las componentes reactivas.

En general, esta topología con tres etapas ofrece el más alto grado de libertad para entregar servicios adicionales a la red [35]. Utilizar un enlace DC tanto en el primario como en el secundario trae la ventaja de poder desacoplar los transientes de potencia activa entre la entrada y la salida y viceversa, compensando de esta forma las perturbaciones en la red [36], [37]. Además de esto, el enlace DC permite la integración de DESD y DRER,

conectados ya sea al primario o al secundario del transformador [38], [39], lo que ha dado como resultado que esta configuración sea propuesta en varias aplicaciones de sistemas de distribución [40], [42].

Sin embargo, dentro de las desventajas que puede presentar esta arquitectura, se considera que sólo puede cumplir con la transformación básica de voltaje y funciones de aislamiento que entrega el transformador convencional, lo que no lo hace adecuado para aplicaciones de tracción y redes inteligentes [41]. Además, al contar con una celda que procesa toda la potencia, la confiabilidad disminuye, ya que las fallas pueden dejar sin funcionamiento a la celda. Además, esta topología tiene la mayor cantidad de etapas y número de componentes, lo cual reduce la eficiencia.

1.1.2. Transformador de Potencia Modular

La principal característica de esta clasificación es que tiene múltiples e independientes convertidores de potencia conectados entre sí. El enfoque modular mejora la confiabilidad mediante el desvío interno de potencia, teniendo en consideración las condiciones de operación. La interconexión de estas unidades modulares proporciona escalabilidad en términos de voltaje y corriente. La modularidad también entrega flexibilidad en términos de diseño y mantención. Se propone esta estructura debido a las limitaciones existentes en las componentes de potencia y los materiales magnéticos para operar a media tensión, sin embargo estas topologías incrementan el número de interruptores de potencia, aumentando la complejidad y las pérdidas [43] [44].

Adicionalmente, la redundancia proporciona reemplazos simples en caso de que algún módulo falle. Para definir el número requerido de módulos, se debe tener en cuenta varios factores, como: voltaje ac de entrada y salida, voltaje nominal de las componentes de potencia, topología de los convertidores e interconexión. Debido a la tensión de voltaje requerida en la entrada y la capacidad de corriente requerida en la salida, la interconexión de los módulos se realiza usualmente por medio de la conexión ISOP [45], [46].

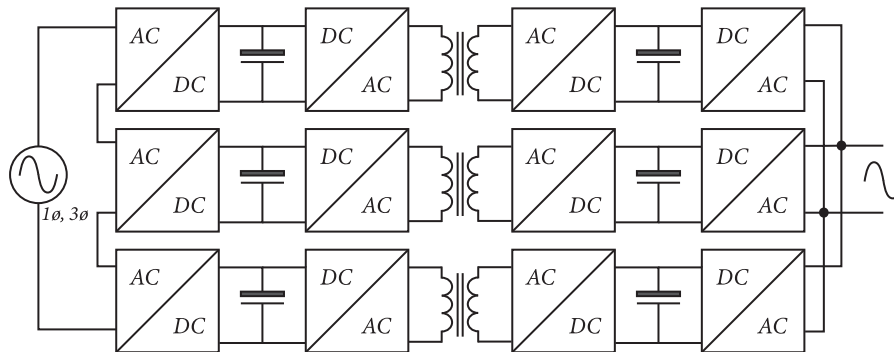


Figura 1.2: ac-ac ISOP con convertidores de dos etapas

Al realizar una configuración modular de varios SST de dos etapas como los de la figura 1.1 y realizando una interconexión ISOP, es posible obtener la configuración que se muestra en la figura 1.2 para una fase. Esta configuración SST divide la estructura en módulos estandarizados, que permiten la conversión de energía en diferentes módulos para ser diseñados y optimizados de manera independiente. El enlace DC en cada módulo

requiere control de balance adicional para mantener el valor de referencia, por lo tanto, esta configuración no permite la conformación de un bus de DC ni en la entrada ni en la salida [48]. El SST modular puede tener las características proporcionadas por el convertidor de dos etapas de la figura 1.1 [49]. Para la etapa dc-dc, el uso de un puente activo dual (DAB, por sus siglas en inglés) y convertidores resonantes (SRC, por sus siglas en inglés) pueden ser usados. En SRC, la frecuencia de conmutación opera cerca de la frecuencia de resonancia reduciendo pérdidas, entregando una alta eficiencia. Sin embargo, estas ventajas son opacadas producto que el SRC es incapaz de operar con voltajes multinivel. Es por esta razón que el DAB es preferido [47].

Una variante de la configuración mostrada en la figura 1.2 se puede obtener al conectar tanto las entradas como las salidas en serie (ISOS, por sus siglas en inglés), lo que proporciona bajo contenido armónico y reducido requerimientos de

filtros en ambos lados [50]. Producto de la conexión de salida en serie, se puede usar esta configuración para interconectar diferentes redes de distribución con similares tensiones de funcionamiento [51].

1.1.3. Transformador de Potencia Multidevanado

Esta clasificación reúne los SST cuyo transformador de alta frecuencia tiene múltiples puertos, por lo que el flujo magnético es acoplado entre devanados. Debido al acoplamiento magnético, estos transformadores pueden intercambiar energía entre los puertos siendo útil para balancear la energía transferida a la carga [52]. Esta clasificación no es completamente modular y debido a su estructura de transformador multidevanado, tiene una limitada tolerancia a fallas [53].

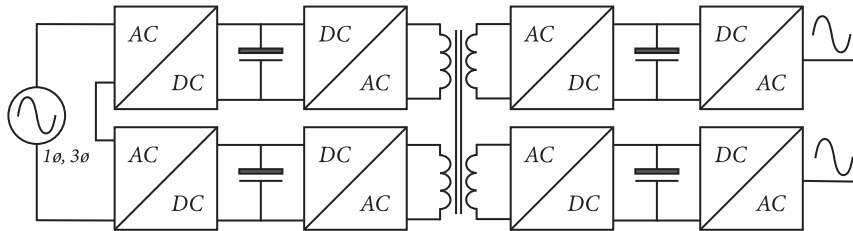


Figura 1.3: Puente Activo Cuádruple simétrico

Estas configuraciones pueden tener un número simétrico de entradas y salidas, como se muestra en la figura 1.3, donde dos puentes activos duales con un núcleo magnético común son conectados en serie en la entrada y salidas independientes. Esta estructura generalmente se conoce como puente cuádruple activo (QAB, por sus siglas en inglés) con un convertidor de dos etapas en ambos lados. El acoplamiento simétrico entre devanados permite aumentar la fiabilidad cuando el convertidor conectado a uno de los puertos falla porque la energía se puede compartir entre los puertos restantes. Esta configuración ha sido propuesta para trenes donde el lado de entrada conectado en serie funciona en el nivel de voltaje de línea mientras que el lado de salida de cada puerto está conectado a máquinas independientes [54]. Esta configuración también ha sido propuesta para integrar DRERS y DESD a la red [55].

1.1.4. Comparación de clasificaciones SST

Características Comparativas del SST			
Descripción	Individual	Modular	Multidevanado
Elementos de transferencia de potencia	1	N	1:N
Confiabilidad	-	+ +	+
Eficiencia	+ + +	+	+ +
Complejidad de control	-	- - -	- - -
Diseño del Transformador	-	-	- - -

Tabla 1.1: Tabla comparativa de las diferentes clasificaciones del SST

Comparando las tres estructuras descritas previamente del SST mediante la tabla 1.1, es posible notar que el SST de transformador individual tiene menor confiabilidad debido a que corresponde a una sola unidad que procesa la potencia y cuenta con un solo transformador de alta frecuencia, desventaja que se compensa con convertidores multinivel modulares (MMC, por sus siglas en inglés). La configuración modular y multidevanado se muestran más confiables debido a que se constituyen de múltiples unidades de transferencia de potencia. La eficiencia del SST modular es mayor que las otras dos alternativas debido a la optimización del transformador de potencia, lo cual se hace difícil cuando la potencia implicada es alta, como en el caso del SST individual o cuando la distribución de energía magnética no es sencilla, como en el caso del SST multidevanado. Del análisis previo, es posible notar que el SST modular es el que mejores características tiene al momento de conectarse a una red de media tensión, ya que cuenta con diferentes configuraciones que permiten procesar una mayor corriente o voltaje tanto en la entrada como en la salida a partir de diferentes conexiones, acercándose a cumplir con las características del transformador convencional. Sin embargo, el gran número de convertidores que deben ser controlados, la sincronización y el balance entre los módulos requiere un sistema de control más complejo que las otras alternativas.

1.2. Desarrollo del mercado del SST

La investigación desarrollada a permitido la vinculación de la industria del SST con redes inteligentes o *smart grids* [56].

Los principales factores que impulsan el crecimiento de la industria del SST son el creciente énfasis en la producción de energía alternativa a nivel mundial y grandes inversiones en smart grids y DESD. Además, se espera que el crecimiento del mercado de vehículos eléctricos impulse el crecimiento del mercado global de SSTs.

ABB Ltd., Alstom SA, Siemens AG, General Electric Co., Schneider Electric SE y Mitsubishi Electric Corporation son algunos de los principales actores del mercado mundial del SST. La creciente demanda de smart grids es uno de los principales factores responsables de impulsar el crecimiento del mercado global.

El segmento de productos comprende SSTs para distribución, tracción y potencia. Se espera que la industria de SSTs de tracción crezca a una tasa más alta debido al cambio considerable de los transformadores convencionales a los transformadores avanzados de estado sólido y a la expansión de locomotoras de tracción en las economías emergentes.

La región de Europa tiene la mayor participación del mercado en todo el mundo, seguida de América del Norte y la región de Asia Pacífico. La región cuenta con una infraestructura

bien establecida, que permite una implementación más rápida de tecnologías avanzadas en comparación con el resto de las regiones. Además, la creciente adopción de smart grids y sistemas de energía, junto con la presencia de actores clave establecidos como Siemens AG y Alstom SA, está impulsando el crecimiento del mercado en la región.

Si bien existe un amplio estudio en torno al potencial mercado del SST, no existen proyectos comerciales que promuevan la venta del SST. Sin embargo, se han construido prototipos de investigación de SST para aplicaciones de sistemas de potencia y aplicaciones de tracción [57].

1.2.1. Sistema FREEDM

El sistema *Future Renewable Electric Energy Delivery and Management*(FREEDM) es una red inteligente propuesta en base a tecnologías como SST. El sistema FREEDM es usado como un banco de pruebas en muchas investigaciones sobre técnicas de control y diseño para SST. Un ejemplo de este sistema consiste en múltiples SSTs habilitados con un dispositivo de indicación de fallas (FID por sus siglas en inglés) y comunicación [58]. El control en cascada tiene cuatro niveles de control:

1. nivel de usuario
2. nivel de SST
3. nivel de sistema FREEDM
4. nivel de múltiples sistemas FREEDM

Los objetivos de control en los niveles 1-3 son manejo de la demanda, regulación de voltaje del bus DC, manejo de potencia y mantenimiento de la calidad de la energía, además de control de fallas y manejo de energía. El nivel 4 coordina múltiples sistemas FREEDM que forman una gran red regional.

1.2.2. Proyecto LEMUR

El proyecto LEMUR tiene un SST de 150 kW con un enlace DC ($750 V_{DC}$) donde una microred dc es conectada, además de dos enlaces AC ($375 V_{AC}, 750 V_{AC}$), donde múltiples nano microrredes son conectadas. La microred dc es conectada a la interconectada red ac de bajo voltaje y a la red dc de bajo voltaje. El proyecto a registrado una eficiencia del 97.17 % incluyendo las pérdidas de IGBT al 100 % del nivel de la carga.

Además de los prototipos realizados en diferentes partes del mundo, el potencial mercado mundial de SSTs está segmentado por componentes, productos y aplicaciones. Analizando el segmento de componentes, el mercado se subdivide en convertidores, interruptores de potencia, transformadores de alta frecuencia y otros. El segmento de convertidores a su vez, se subdivide en convertidores ac-dc, convertidores de dc-ac, convertidores dc-dc y convertidores ac-ac. El segmento de interruptores de potencia se subdivide en diodos de potencia, tiristores de potencia SIC, transistores bipolares de puerta aislada (IGBTs por sus siglas en inglés) y MOSFET de potencia SIC. Considerando que, el segmento de otros se subdivide aún más en inductores de alto voltaje y resistencias de alto voltaje.

En base al segmento de convertidores, a continuación se señalan algunas empresas que potencian la creación de prototipos de SST.

1.2.3. Imperix: Serie PEH

Imperix es una empresa sueca que desarrolla equipos de control de alta gama y hardware para la creación de prototipos en electrónica de potencia, variadores, redes inteligentes y temas relacionados. Dentro de sus productos, ofrece módulos PEH, que corresponden a módulos de potencia puente H. Estos son diseñados para implementación de convertidores multinivel de baja tensión para uso en laboratorio. Los módulos permiten el uso de PWM a una frecuencia máxima de 50 kHz y corrientes de hasta 50 A. Dentro de sus limitaciones, está el disipador de calor, que se limita sólo a 20 W sin flujo de aire y alrededor de 30 W con un flujo de aire .

Estos módulos son idealmente adecuados para implementación de prototipos de convertidores multinivel de bajo voltaje, tales como MMC, CHB y alguna topología similar. Sin embargo, también se pueden combinar fácilmente para construir convertidores dc-dc, puentes activos duales (DAB, por sus siglas en inglés), convertidores resonantes y SSTs de 3 etapas como el que se muestra en la figura 1.1.

1.2.4. Taraz Technologies: Serie SPM

Taraz Technologies es un fabricante paquistaní líder en equipos de electrónica de potencia, que ofrece soluciones de alta gama para clientes de todo el mundo. Entre sus productos, se encuentran los kits de convertidores modulares de potencia, que a su vez permiten escalabilidad. La serie SPM de módulos de potencia son bloques simples y modulares que pueden ser usados en prototipos tales como convertidores elevadores/reductores de voltaje y MMCs, entre otros.

Esta serie de módulos puente H cuentan con un enlace DC de $470[\mu F]$ y permite la interconexión modular entre ellos, dando lugar a la implementación de convertidores resonantes, convertidor elevador de tensión dc/dc entrelazado, DABs y SSTs.

1.3. Topología Propuesta Prototipo Convertidor de Potencia

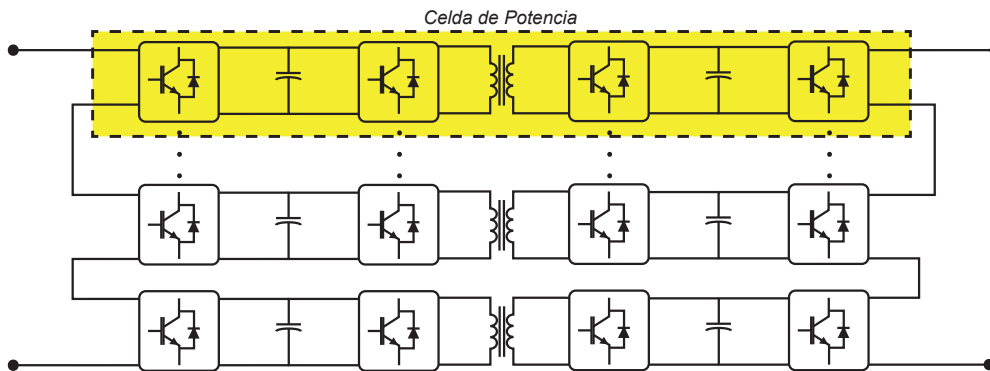


Figura 1.4: Arquitectura del SST modular

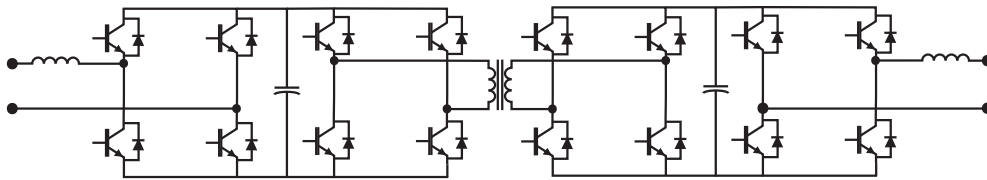


Figura 1.5: Topología de la celda de potencia

Dentro de la literatura propuesta, hay un gran número de topologías de convertidores, cuyas entradas permiten la conexión a media tensión y las salidas permiten controlar corrientes de decenas de amperes. Además, dada la tabla comparativa 1.1, se puede decir que el SST modular tiene características esenciales que permiten considerarlo como una opción para trabajar a media tensión. De esta forma, se propone utilizar el convertidor de potencia modular tal como se muestra en la figura 1.4, para diseñar un prototipo que permita trabajar a media tensión a través de su entrada como su salida y tener aislación galvánica, como se puede ver en la figura 1.5.

A continuación se detalla la función que tendrá cada etapa

1.3.1. Entrada de Media Tensión

La entrada del SST o la etapa de rectificación es responsable de la regulación de voltaje el enlace DC. Esto asegura que el voltaje de entrada al dc-dc sea constante. Adicionalmente, el control del rectificador asegura que la corriente como el voltaje de entrada puedan estar en fase, lo que permite un factor de potencia unitario. Además, este control es responsable de mitigar el flujo de armónicos que va hacia la red, asegurando que las corrientes tengan una forma sinusoidal. Sin embargo, el contenido armónico es definido por el ancho de banda del control PWM, que a su vez depende de la frecuencia de conmutación de la SST [59]. Dentro de los requisitos que se deben cumplir para realizar la conexión a redes de media tensión,

el convertidor de potencia usado en la entrada del SST debe ser capaz de resistir la tensión de red e idealmente generar un voltaje con reducido contenido armónico y bajo voltaje de modo común. Por lo tanto, convertidores puente H multinivel en cascada (CHB, por sus siglas en inglés) y MMC son usualmente empleados. Topologías estándar de convertidores de dos niveles tales como el semipunto o el puente H pueden ser empleadas cuando son implementadas con dispositivos SiC de alto voltaje.

Es posible tener un enlace DC de bajo voltaje modular y conectar la salida monofásica de los convertidores en paralelo, tal como se muestra en la figura 1.5.

1.3.2. Salida de Media Tensión

La salida de media tensión requiere ser capaz de controlar una potencia igual que la etapa de entrada. En esta etapa, se puede elegir una conexión en paralelo de semiconductores, que es normalmente empleada.

La conexión en paralelo de la salida del inversor puente H para generar una alta corriente de salida se muestra en la figura 1.5, usando un puente H monofásico para generar un voltaje ac que permita una salida monofásica.

1.3.3. Transformador de Alta Frecuencia

El transformador de alta frecuencia es la componente principal del convertidor dc-dc, el cual entrega transformación de voltaje y aislación de alta frecuencia entre la red principal y la microrred [60], [61]. Entre las principales características, este transformador debe tener una alta eficiencia, permitir una gran densidad de potencia y en algunos casos ser capaz de elevar o reducir tensión. No obstante, las altas frecuencias generan pérdidas en el devanado y en el núcleo y, en última instancia, en el sistema de refrigeración. Por lo tanto, la optimización de la frecuencia y el tamaño del transformador en base al material del núcleo y del devanado es una preocupación importante en la implementación práctica del SST [62].

Debido a la gran variedad de configuraciones y frecuencias de operación, el diseño de este transformador se ha transformado en un importante tema de investigación, particularmente para estructuras multidevanados, cuyo diseño para un transformador de media frecuencia se ha convertido en un desafío. Recientes investigaciones indican el uso de materiales avanzados tales como el material magnético blando nanocristalino a base de hierro que puede mejorar el funcionamiento de estos elementos [63].

Así, este trabajo propone el diseño de un prototipo para un SST modular en base a celdas de potencia individuales que serán diseñadas mediante dos convertidores (ac-dc y dc-ac), ambos conectados por medio de un DAB que opera a 100 KHz. El diseño se propone de la siguiente forma: En la sección II, se detalla el diseño conceptual de la etapa de potencia de la celda, analizando las funcionalidades de cada etapa y el diseño de componentes en base a requerimientos eléctricos. En la sección III se desarrolla el prototipo de la celda de potencia, detallando los pasos a seguir para elaborar la PCB, añadiendo el diseño de los circuitos auxiliares que permiten el control, la medición de variables y que entregan alimentación auxiliar a las componentes adicionales. Además, se analiza la composición de la PCB y las normas IPC que permiten lograr un diseño estandarizado. Por último, se presentan los archivos de fabricación necesarios para desarrollar el prototipo. Finalmente, este trabajo concluye con las consideraciones a tener en el diseño y las mejores que se pueden realizar al prototipo.

DISEÑO CONCEPTUAL

Se presentan las distintas etapas que contendrá el SST y se detalla la funcionalidad de cada una de ellas. Además, en base a las etapas de conversión de potencia, se obtienen los requerimientos eléctricos para el diseño de componentes. Finalmente, se realiza la elección de las componentes de potencia que montarán la celda y con ello la elección de las componentes electrónicas que permitirán el funcionamiento de la celda.

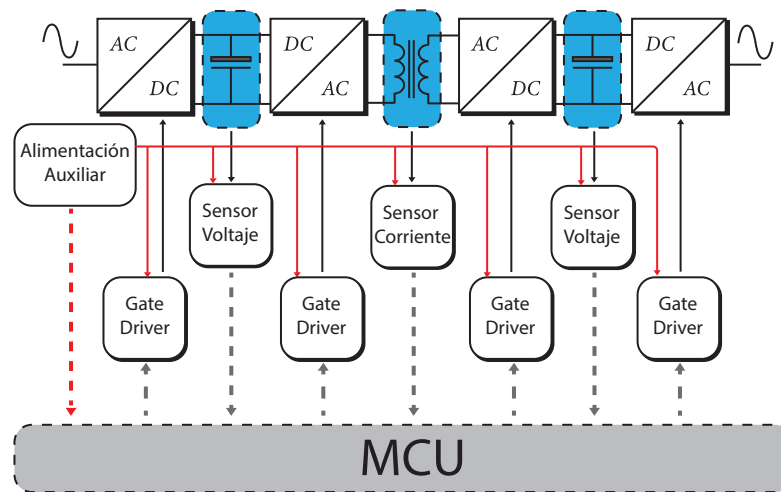


Figura 2.1: Diagrama de bloques descriptivo de módulos internos del SST

2.1. Convertidor AC/DC o Rectificador

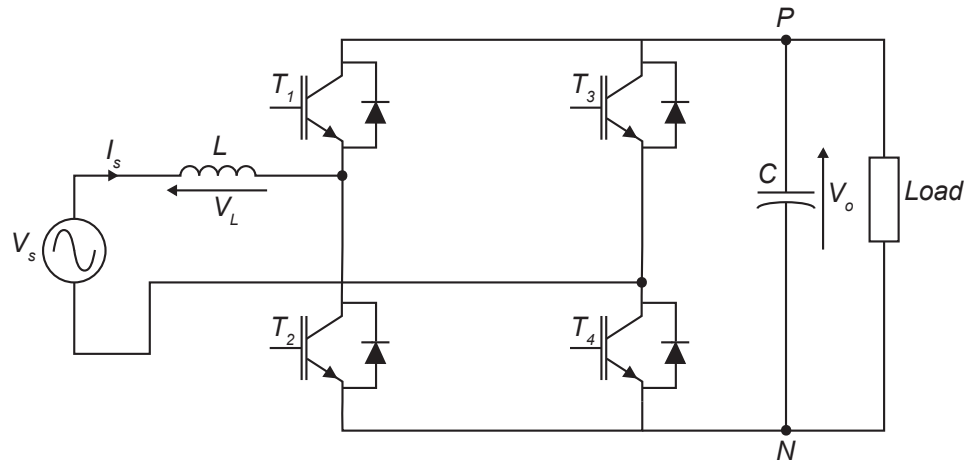


Figura 2.2: Rectificador Puente H o *Full Bridge*

Para el diseño del convertidor ac-dc, se debe tomar en cuenta que el voltaje de entrada tiene un valor de $220[V_{r.m.s}]$ y su frecuencia es de $50[Hz]$.

La alternativa a considerar para esta etapa de entrada es un rectificador controlado puente H en base a IGBTs, tal como se muestra en la figura 2.2. Dentro de las ventajas que trae utilizar esta configuración está la mejora significativa en la distorsión armónica total del sistema eléctrico y por lo tanto en la calidad de la energía, cumpliendo de esta forma con estándares tales como el IEC 61000-3-2 clase D. Además, a través de esta configuración es posible tener un manejo sobre el factor de potencia, debido a que la corriente generada por el control de los semiconductores puede quedar en fase con la tensión.

Este rectificador ocupa cuatro transistores con diodos antiparalelos para producir un voltaje dc controlado v_o . Usando una estrategia de conmutación por modulación de ancho de pulso (PWM, por sus siglas en inglés) bipolar, este convertidor puede tener dos estados de conducción: en el primer estado se tiene a los transistores T1 y T4 encendidos y T2 con T3 en estado apagados y el segundo estado se tiene lo inverso, los transistores T2 y T3 encendidos y T1 con T4 apagados. En esta topología, el voltaje de salida v_o debe ser mayor que el valor máximo del voltaje v_s , con tal de asegurar un control apropiado en la corriente de entrada.

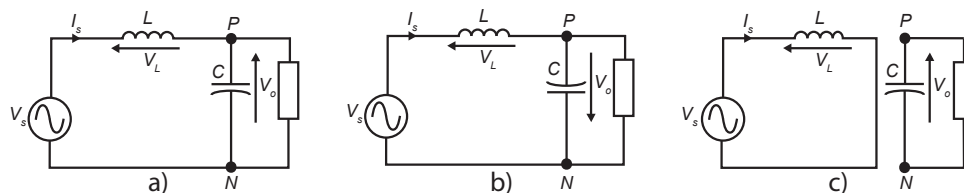


Figura 2.3: Circuitos equivalentes en estados de conducción

La figura 2.3-a) muestra el circuito equivalente con los transistores T1 y T4 encendidos.

En este caso, el voltaje del inductor esta dado por

$$v_L = L \frac{di_s}{dt} = v_s(t) - V_o < 0 \quad (2.1)$$

Por lo tanto, en esta condición se produce una reducción de la corriente del inductor i_s . La figura 2.3-b) muestra el circuito equivalente con T2 y T3 encendidos. De esta forma, el voltaje del inductor se puede expresar como

$$v_L = L \frac{di_s}{dt} = v_s(t) + V_o > 0 \quad (2.2)$$

lo que significa un incremento en el valor instantáneo de la corriente de entrada i_s .

Finalmente, la figura 2.3-c) muestra el circuito equivalente cuando los dos semiconductores superiores o inferiores se encuentran encendidos a la vez. En este caso, el voltaje de entrada es cortocircuitado a través del inductor y queda expresado por la igualdad

$$v_L = L \frac{di_s}{dt} = v_s(t) + V_o > 0 \quad (2.3)$$

Esta expresión implica que el valor del corriente dependerá del signo del voltaje v_s . La forma de onda de la corriente de entrada i_s puede ser controlada por la conmutación apropiada de los transistores $T_1 - T_4$ y $T_2 - T_3$, originando una forma de onda singular. La forma de onda de la corriente de entrada puede ser ligeramente mejorada usando el estado 2.3-c). Esto se puede realizar reemplazando el control de corriente por histéresis por un control lineal complejo más un modulador PWM de tres niveles. Este método reduce la frecuencia de conmutación y provee un espectro de corriente mas definido.

Finalmente, debe ser dicho que una de las características más atractivas del convertidor puente H controlado es su capacidad de regeneración. En efecto, estos rectificadores pueden entregar potencia desde la carga hacia la fuente monofásica, operando con corriente sinusoidal y un factor de potencia $PF > 0,99$.

2.1.1. Diseño Enlace DC

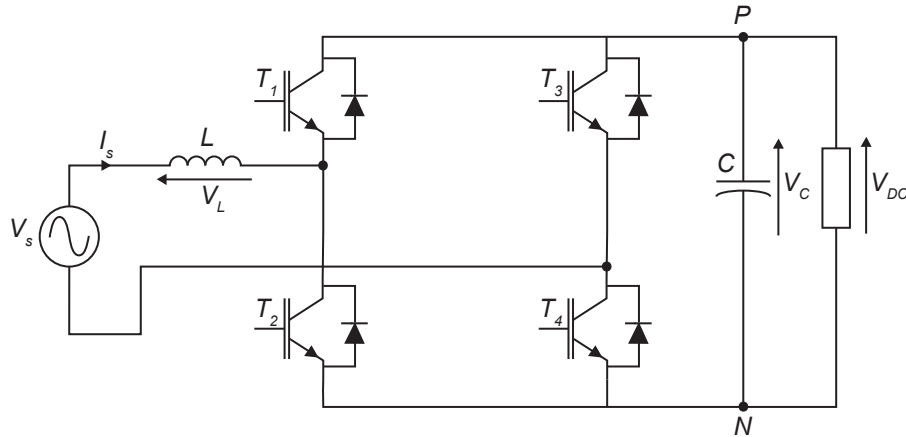


Figura 2.4: Circuito para diseño enlace DC

Para el diseño del condensador de enlace DC en la figura 2.4, se procederá a obtener la potencia instantánea que inyecta la fuente de voltaje V_s , considerando que dicha fuente tiene un voltaje sinusoidal en estado estacionario. Esto implica que todos los voltajes y corrientes de los elementos serán voltajes sinusoidales con la misma frecuencia que el voltaje de entrada.

Al hacer el cálculo de la potencia instantánea que entrega la fuente de voltaje, se obtiene:

$$p_s(t) = V_s(t) \cdot I_s(t) = V_m \sin(\omega t) \cdot I_m \sin(\omega t + \phi) \quad (2.4)$$

Al ver la multiplicación de senos que se produce en la ecuación 2.4, se puede utilizar la siguiente identidad trigonométrica

$$\sin(\omega t + \phi) = \sin(\omega t) \cdot \cos(\phi) + \cos(\omega t) \cdot \sin(\phi) \quad (2.5)$$

De esta forma, la potencia instantánea queda de la siguiente forma:

$$p_s(t) = V_m I_m \sin(\omega t) \cdot [\sin(\omega t) \cdot \cos(\phi) + \cos(\omega t) \cdot \sin(\phi)] \quad (2.6)$$

Luego, al agrupar términos se generan expresiones que puedan ser semejantes a identidades trigonométricas conocidas y así reducir la expresión aún más.

$$p_s(t) = V_m I_m \cdot \left[\sin^2(\omega t) \cdot \cos(\phi) + \sin(\omega t) \cos(\omega t) \cdot \sin(\phi) \right] \quad (2.7)$$

$$p_s(t) = V_m I_m \cdot \left[\left(\frac{1 + \cos(2\omega t)}{2} \right) \cos(\phi) + \left(\frac{1 + \sin(2\omega t)}{2} \right) \sin(\phi) \right] \quad (2.8)$$

$$p_s(t) = \frac{V_m I_m}{2} \cdot \cos(\phi) + \frac{V_m I_m}{2} \cdot (\cos(2\omega t) \cos(\phi) + \sin(2\omega t) \sin(\phi)) \quad (2.9)$$

$$p_s(t) = \frac{V_m I_m}{2} \cdot \cos(\phi) + \frac{V_m I_m}{2} \cdot \cos(2\omega t + \phi) \quad (2.10)$$

La potencia instantánea transmitida que se deduce de la ecuación 2.10 tiene dos términos: el primer término es independiente del tiempo y sólo depende del ángulo ϕ , el cual corresponde a la diferencia entre el ángulo de fase del voltaje θ_v y el ángulo de fase de la corriente inyectada por la fuente θ_i ; El segundo término varía de manera sinusoidal con una frecuencia que es dos veces mayor a la frecuencia del voltaje de la fuente V_s . Así, al obtener la potencia promedio integrando la ecuación 2.10 en un periodo, se obtiene la igualdad 2.11, la cual también puede ser relacionada con la potencia que consume la carga R.

$$P = \frac{V_m I_m}{2} \cdot \cos(\phi) = I_{DC} \cdot V_{DC} \quad (2.11)$$

De la ecuación 2.11 se puede analizar que si el ángulo de desfase ϕ es igual a cero, quiere decir que la potencia promedio tiene igual magnitud que la potencia aparente y que la corriente está en fase con el voltaje, lo que se puede obtener mediante el control que se pueda realizar en el rectificador puente H.

Teniendo presente que se busca que la fuente inyecte una potencia de 2kW a la carga y que ésta tenga valores de voltaje continuo que vayan entre 400 a 600[V], se pueden obtener los valores máximos y mínimos para la corriente I_{DC}

$$V_{DC} = 400[V] \rightarrow I_{DC_{max}} = 5[A] \quad (2.12)$$

$$V_{DC} = 600[V] \rightarrow I_{DC_{min}} = 3,33[A] \quad (2.13)$$

Teniendo estos valores para la corriente de carga I_{DC} , se puede obtener el valor máximo para la magnitud de la corriente $I_s(t)$, o sea, I_m , considerando que el voltaje V_s se encuentre en fase con la corriente I_s ($\phi = 0$).

$$I_{m_{max}} = \frac{2 \cdot I_{DC} \cdot V_{DC}}{V_m} = 12,86[A] \quad (2.14)$$

Por otro lado, la igualdad 2.4 se puede dividir por el valor de voltaje V_{DC} para obtener una de corriente.

$$I'_s(t) = \frac{V_m I_m}{2V_{DC}} \cdot \cos(\phi) + \frac{V_m I_m}{2V_{DC}} \cdot \cos(2\omega t + \phi) \quad (2.15)$$

La ecuación 2.15 se puede expresar como la suma de dos corrientes.

$$I'_s = I_{DC}(t) + i_c(t) \quad (2.16)$$

La corriente $I'_s(t)$ se puede interpretar como una superposición de una corriente continua y una corriente sinusoidal. Esto implica que el voltaje de rizado ΔV se produzca por la carga y la descarga del condensador, voltaje que debiese tener pequeña magnitud. Este voltaje de rizado ΔV será producto de la corriente $i_c(t)$, que circulará en parte por C y en parte por R.

Para el diseño del condensador de enlace DC, se considerará el caso ideal en que la corriente $i_c(t)$ circule solamente por C, para que la potencia promedio sea producto netamente de la corriente $I_{DC}(t)$ circulando a través de R. Así, se supondrá que la corriente $i_c(t)$ circulará sólo a través de la impedancia asociada a C, o sea, Z_c , lo que implicará a su vez que dicha impedancia tienda a un valor cercano a cero, o sea, que el valor de C tienda a infinito, valor que será limitado por el valor máximo de la corriente y el valor de voltaje de rizado.

A través del análisis fasorial, se puede encontrar el valor de C. Para esto, se considerará la forma fasorial de $i_c(t)$.

$$\Delta I = \frac{V_m I_m}{2 \cdot V_{DC}} \quad (2.17)$$

$$i_c(t) = \Delta I \cdot \cos(2\omega t + \phi) = \text{Re}\{\Delta I \cdot e^{j(2\omega t + \phi)}\} \rightarrow I_c(\hat{\omega}) = \Delta I \angle \phi \quad (2.18)$$

De la ecuación 2.18, se considera que $\hat{\omega} = 2\omega$.

Así, el voltaje en el condensador se puede escribir como

$$V_c(\hat{\omega}) = \frac{I_c(\hat{\omega})}{j\hat{\omega}C} \quad (2.19)$$

De esta forma, es necesario analizar a través de fasores las magnitudes del voltaje de condensador $V_c(t)$ y la corriente del condensador $i_c(t)$, para luego poder relacionar el valor del condensador C con los valores de voltaje y corriente.

$$|V_c(\hat{\omega})| = \frac{|I_c(\hat{\omega})|}{\hat{\omega} \cdot C} \rightarrow C = \frac{|I_c(\hat{\omega})|}{\hat{\omega} \cdot |V_c(\hat{\omega})|} \quad (2.20)$$

Si se pretende que la amplitud del voltaje de rizado $|V_c(\hat{\omega})|$ sea menor al 10% de la amplitud del voltaje de entrada V_s , como por ejemplo, 16[V]. Se obtiene entonces que el valor para el condensador es

$$C = \frac{5}{2(2\pi \cdot 50) \cdot 16} = 497[\mu F] \approx 500[\mu F] \quad (2.21)$$

Lo que se busca es que la tensión de rizado sea lo más pequeña posible, ya que el es un efecto no deseado cuando se intenta conseguir una tensión continua. Por lo tanto, mientras más pequeño sea, más se asemeja la tensión que proporciona la fuente a una tensión continua.

2.1.2. Simulación Rectificador Monofásico

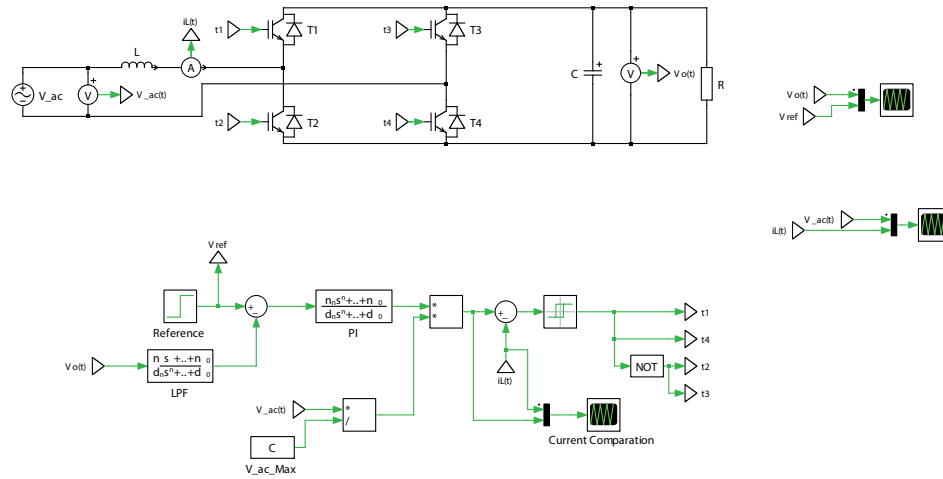


Figura 2.5: Rectificador controlado con corrección de factor de potencia

En la figura 2.5 se muestra el rectificador monofásico con una carga RC a la salida. A continuación se presentan las componentes y voltajes utilizados:

R	L	C	V _{ac}	V _{ref}
100[Ω]	10[mH]	500[μF]	220[V]	400[V]-600[V]

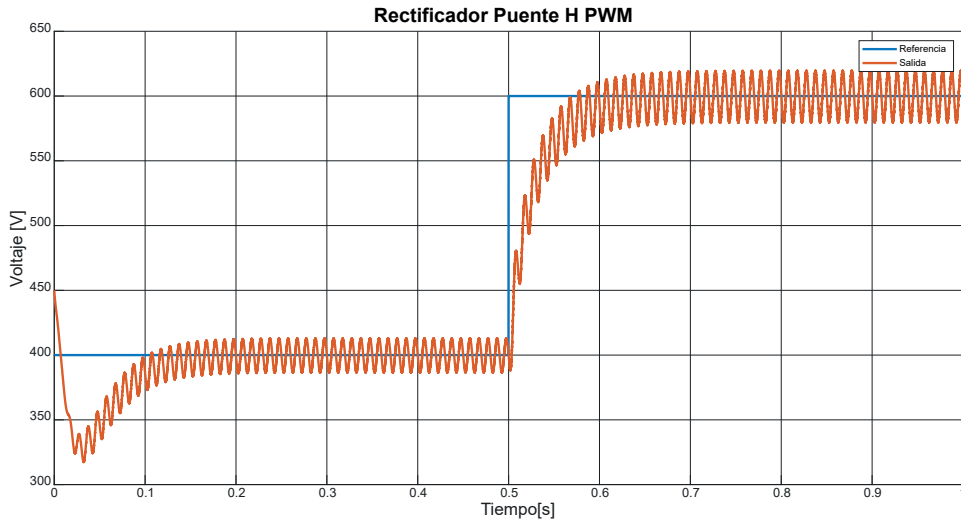


Figura 2.6: Seguimiento a referencia salida rectificador monofásico

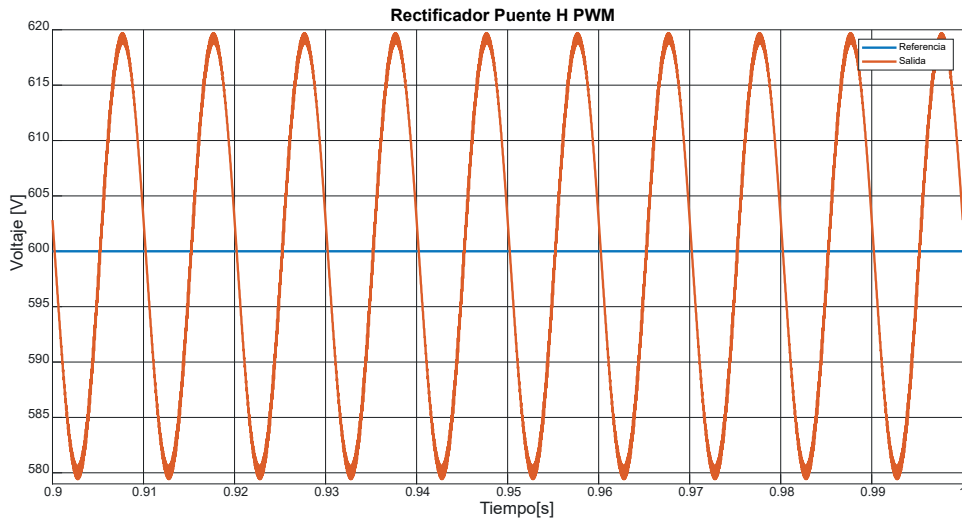


Figura 2.7: Voltaje rizado salida rectificador monofásico

En la figura 2.6, se puede observar que al aumentar el voltaje de referencia, también se ve un aumento en la amplitud del voltaje de rizado. La figura 2.7 muestra que dicho voltaje de rizado tiene un valor aproximado de $40[V_{pp}]$, que corresponde a un 6.43% del voltaje de entrada V_{ac} , lo que corrobora el diseño para el enlace DC.

2.2. Convertidor Dual-Active-Bridge

El área de convertidores dc/dc de alta densidad de potencia ha sido un tema de investigación importante. Reconociendo que las frecuencias elevadas son la clave para reducir el tamaño del transformador y los elementos que conforman los filtros, es evidente que se requiera alguna forma de reducir pérdidas de conmutación si la eficiencia del sistema y el tamaño del disipador de calor se mantienen a un nivel razonable. Otro problema son los sistemas de almacenamiento de energía, los que tienen que ser usados para compensar las variaciones de las RES para compensar variaciones, por lo que se hace necesario un convertidor bidireccional usualmente con aislación galvánica, que permita el control de flujo de potencia entre el almacenamiento de energía y la carga.

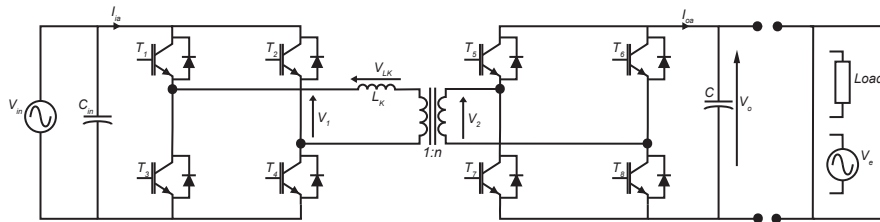


Figura 2.8: Circuito Doble Punte Activo o *Dual Active Bridge* (DAB), que incorpora un transformador ideal y su inductancia de dispersión señalada por L_K .

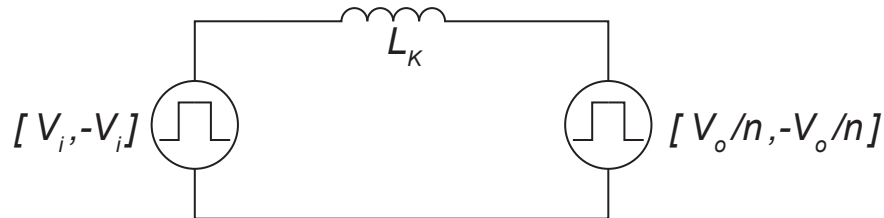


Figura 2.9: Simplificación esquemática DAB.

El convertidor Punte Dual Activo o DAB es un convertidor dc/dc bidireccional basado en dos puente H interconectados a través de un transformador de alta frecuencia, cuyo elemento importante es la inductancia de dispersión, tal como se aprecia en la figura 2.8. Este convertidor permite el flujo de potencia en ambos sentidos en caso de cargas activas.

Cada puente H es controlado a través con un ciclo de trabajo constante (50%) para generar un voltaje de onda cuadrada de alta frecuencia en los terminales del transformador ($\pm v_i, \pm v_o$). Considerando la presencia de la inductancia de dispersión L_K del transformador, cuyo valor es conocido, las dos ondas cuadradas pueden ser apropiadamente desplazadas en fase para controlar el flujo de potencia desde una fuente dc hacia la otra, por lo que se puede lograr una transferencia de potencia bidireccional.

2.2.1. Análisis del DAB operando en condiciones de estado estacionario

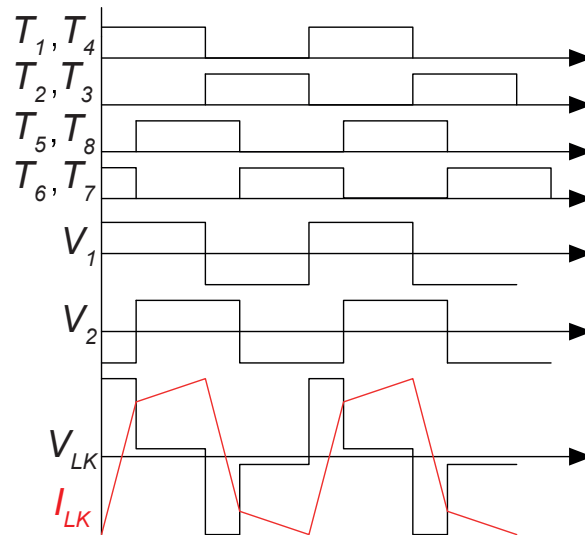


Figura 2.10: Señales de disparo y corriente en inductancia de dispersión

Las principales formas de onda del convertidor DAB son mostradas en la figura 2.10. En este estudio se asumieron que todos los elementos no presentan pérdidas y también que todas las formas de onda son ideales. El puente H primario es compuesto por T_1 , T_2 , T_3 y T_4 . Las señales de disparo de T_1 y T_4 son la misma, al igual que las señales de disparo de T_2 y T_3 . Las señales de disparo de T_1 y T_2 con señales complementarias con un ciclo de trabajo del 50%. Con estas señales de control, el voltaje V_1 , cuyos valores son $\pm v_i$, es generado en el primario del transformador. De manera similar, un voltaje V_2 , con valores $\pm v_o$ es generado en el secundario del transformador, para controlar los interruptores de potencia del segundo puente H (T_5 , T_6 , T_7 y T_8). Todas las señales de control del puente H del secundario son similares a las señales del primario, pero teniendo en cuenta un cierto desfase. Ambas señales desfasadas de voltaje (V_1 y V_2) generan un voltaje (V_{LK}) en la inductancia de dispersión del transformador (L_K) y una cierta corriente de fluye a través de ella. Esta corriente es controlada por el desfase entre los voltajes del primario y secundario del transformador.

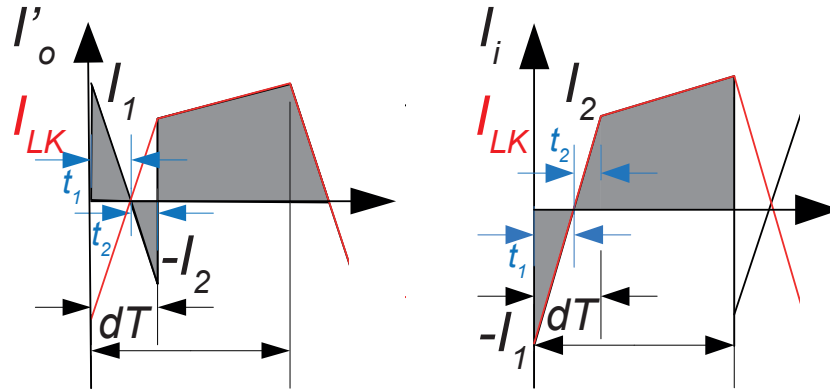


Figura 2.11: Comparación Corrientes

Una vez que la corriente a través de L_K es determinada, la corriente de entrada y de salida pueden ser evaluadas, tal como se puede ver en la figura 2.11. En esta figura todas las corrientes son reflejadas en el primario del transformador. Debido a la simetría del circuito, sólo es necesario deducir las ecuaciones para un semiciclo. Utilizando la ley de Faraday y considerando la representación de la corriente de salida mostrada en la figura 2.11, se obtienen las siguientes ecuaciones, para los dos diferentes estados del convertidor en un semiperíodo.

$$0 < t < dT \longrightarrow v_i + v'_o = L_k \frac{I_1 + I_2}{dT} \quad (2.22)$$

$$dT < t < T \longrightarrow v_i - v'_o = L_k \frac{I_1 - I_2}{dT} \quad (2.23)$$

en donde

- $V'_o = V_o/n$
- $I_1/t_1 = I_2/t_2$
- $t_1 + t_2 = dT$

Al resolver este set conjunto de ecuaciones se obtienen las siguientes igualdades:

$$I_1 = \frac{T}{2L_K} (2v'_o d + v_i + v'_o) \quad (2.24)$$

$$I_2 = \frac{T}{2L_K} (2v_i d - v_i + v'_o) \quad (2.25)$$

$$t_1 = T \left(\frac{2v'_o d + v_i - v'_o}{2(v'_o + v_i)} \right) \quad (2.26)$$

$$t_2 = T \left(\frac{2v_i d + v'_o - v_i}{2(v'_o + v_i)} \right) \quad (2.27)$$

Además, la corriente promedio inyectada, como se ve en la figura 2.8, es:

$$i_{oa} = \frac{1}{T} \left(\frac{1}{2} I_1 t_1 - \frac{1}{2} I_2 t_2 + (1-d) T I_2 + (1-d) T \frac{1}{2} (I_1 - I_2) \right) \quad (2.28)$$

La ecuación anterior, junto con las ecuaciones anteriormente presentadas, permiten reescribir la expresión para i_{oa} :

$$i_{oa} = \frac{(1-d)dT v_i}{L_K} \quad (2.29)$$

La relación del voltaje de entrada y de salida puede ser obtenida como

$$M = \frac{v_o}{n v_i} = \frac{d(1-d)TR}{L n^2} = d(1-d)k \quad (2.30)$$

El máximo voltaje de salida es mejorado por medio de un ciclo de trabajo del 50%, como lo demuestran las dos ecuaciones anteriores. Usando el mismo análisis que el que se utilizó para obtener la corriente de salida, la corriente promedio de entrada puede ser obtenida y tiene la siguiente expresión

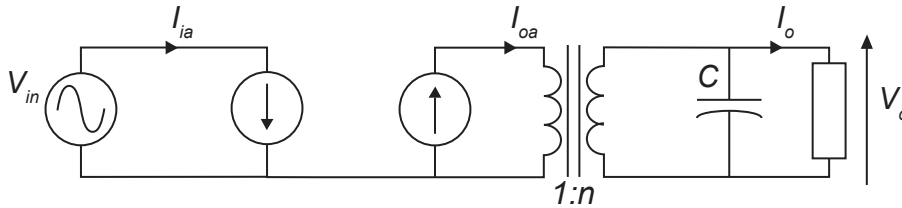


Figura 2.12: Circuito equivalente DAB

Finalmente, con las dos ecuaciones anteriores se puede obtener el modelo promedio de la figura 2.12.

En casos ideales con convertidores de puente activos duales, la conmutación de voltaje cero (ZVS) se puede realizar cuando la relación de transferencia de voltaje (M) a través del transformador es igual a uno.

En casos no ideales, ZVS depende de la relación resonante entre la capacitancia de salida en cada dispositivo y la inductancia equivalente durante diferentes intervalos de comunicación. Durante los eventos de conmutación, la corriente a través de uno de los dispositivos complementarios se interrumpe, pero debido a la inductancia de transferencia de energía, la corriente se suministra a través de condensador de salida y se fuerza a través del diodo antiparalelo del dispositivo.

2.2.2. Simulación DAB

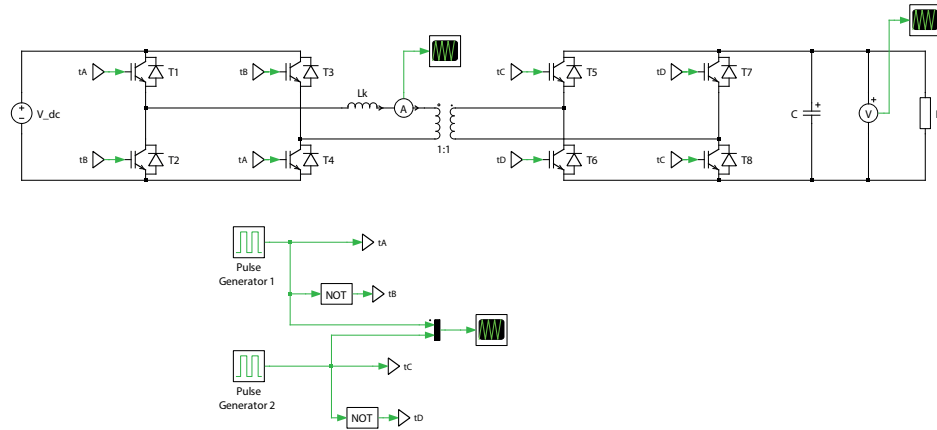


Figura 2.13: Circuito esquemático convertidor DAB para entrega de potencia desde V_{dc} hacia la carga

En la figura 2.13 se presenta el convertidor DAB simulado para un flujo de potencia unidireccional. Mediante un desfase entre los pulsos de disparo de ambos puente H, se pretende lograr que el valor en el voltaje de carga sea igual al voltaje de entrada V_{dc} . Se menciona además que el transformador de alta frecuencia cuenta con una pequeña inductancia de dispersión y una relación de vueltas 1 : 1. A continuación se presentan los valores de componentes y voltajes:

ϕ	L_k	Vdc	f_s	P
0.805[μs]	45[μH]	400 [V]	100[KHz]	1.6[kW]

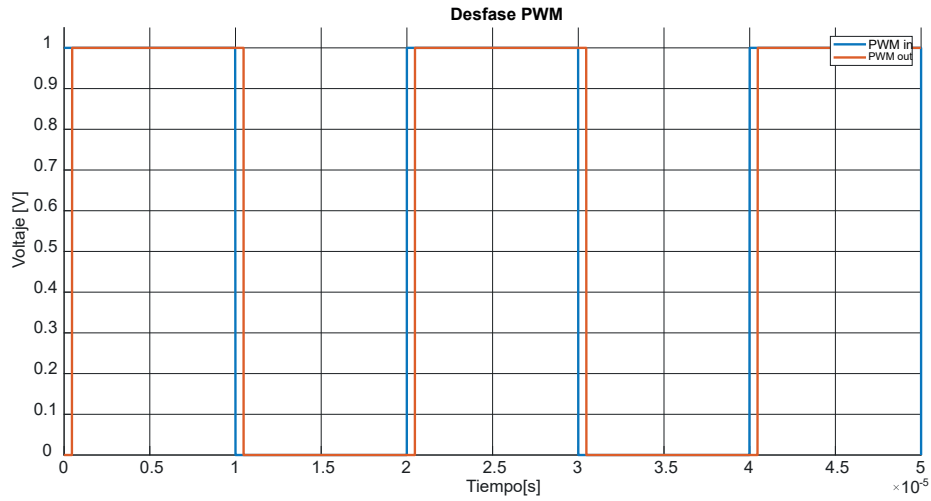


Figura 2.14: Señales de disparo para Puente H del primario (azul) y secundario (naranja).

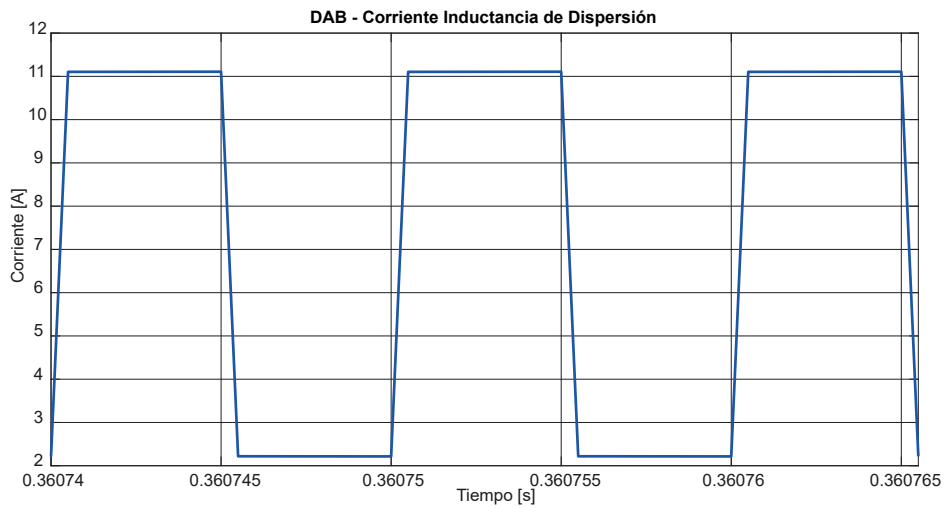


Figura 2.15: Corriente inductancia de dispersión transformador de alta frecuencia.

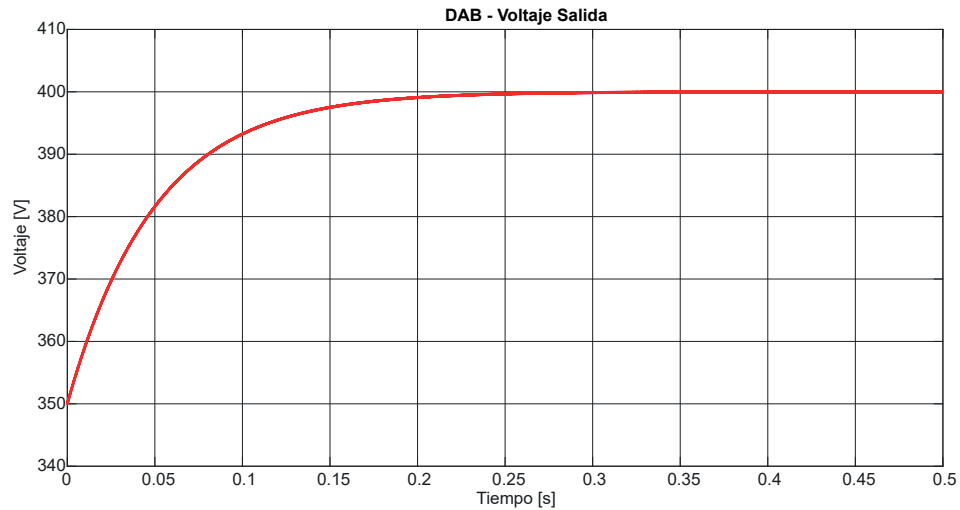


Figura 2.16: Voltaje de salida convertidor DAB.

En la figura 2.22 se muestra un desfase de $0.805[\mu s]$ entre trenes de disparo. Se desfasa el tren de disparo del puente H conectado a la carga para obtener un aumento de voltaje a la salida, pretendiendo que vaya desde 350 (valor inicial) a $400[V]$. En la figura 2.15, se muestra la forma de onda de la corriente a través de la inductancia de dispersión, en donde se aprecia levemente que la corriente no aumenta de forma instantánea producto del desfase entre señales de disparo y que cuenta con una componente dc de $7 [A]$ aproximadamente.

Por último, en la figura 2.16 se aprecia que la carga alcanza el voltaje de entrada V_{DC} , lo que permite concluir que es posible obtener una relación entre el desfase de las señales de disparo y los voltajes de entrada y salida para poder controlar estas variables, con la utilización de un transformador de alta frecuencia cuya relación de vueltas sea 1:1.

2.3. Convertidor DC/AC o Inversor de Voltaje

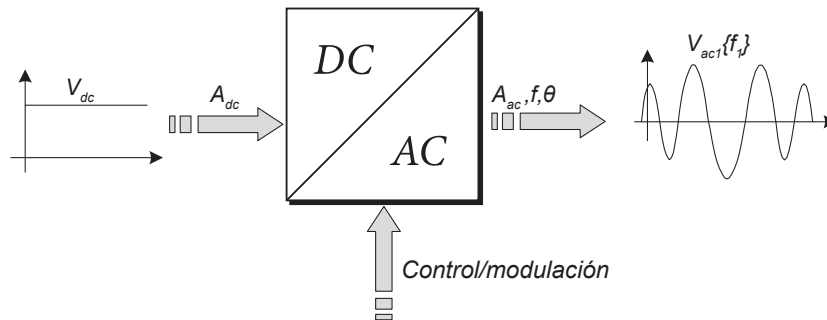


Figura 2.17: Inversor de voltaje

Los inversores de voltaje utilizan una fuente dc para generar una forma de onda conmutada en la salida con una componente fundamental cuya frecuencia, fase y amplitud puedan ser ajustadas mediante un voltaje de referencia deseado, tal como se puede ver en la figura 2.17. Por otro lado, la corriente de salida del inversor puede ser sinusoidal si el voltaje generado tiene una componente fundamental sinusoidal y también si la carga conectada a la salida son inductivas, como es el caso de los motores [64].

Los inversores de voltaje son los sistemas de conversión de potencia más comunes en aplicaciones dc-ac, particularmente en baja y media tensión, ya sea en sistemas monofásicos o trifásicos.

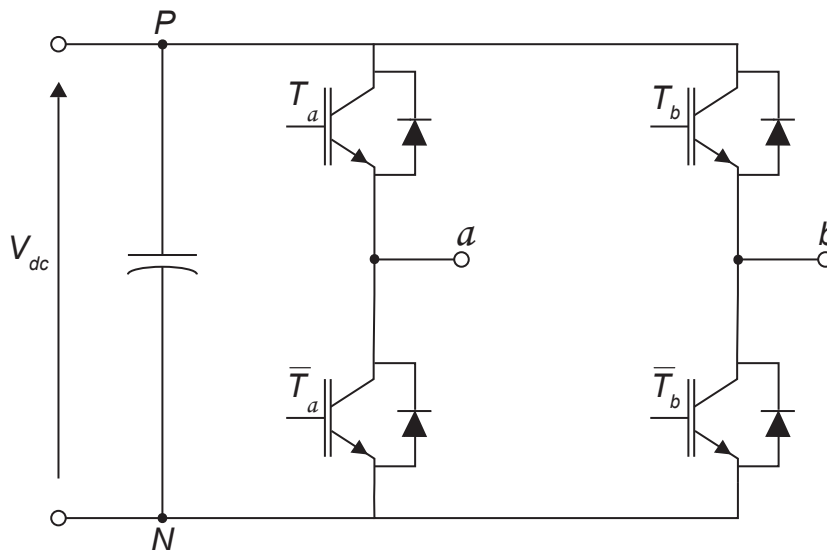


Figura 2.18: Inversor de voltaje puente H

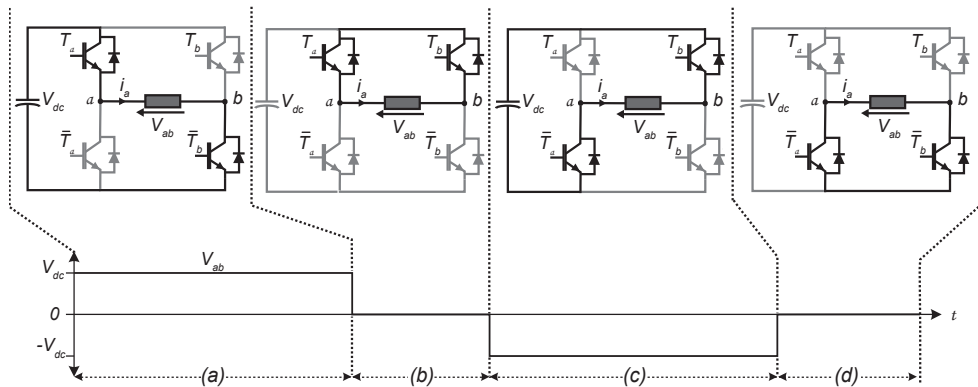


Figura 2.19: Estados inversor de Voltaje

Dentro de los convertidores de potencia dc-ac monofásicos más populares se encuentran el VSI Puente H. Este convertidor está compuesto por dos inversores semipunte en paralelo que proveen dos salidas a y b para conectar la carga entre ellos, como se muestra en la figura 2.18. Debido a que la carga es conectada entre los dos inversores semipuentes, el enlace DC no necesita tener punto medio, lo que permitiría considerar sólo un capacitor como enlace DC. Cada pierna tiene su propia señal de control binaria $T_{a,b} \in \{1, 0\}$, donde 1 representa el interruptor cerrado o encendido y 0 representa el estado apagado o interruptor abierto. Los interruptores de una pierna del inversor (de voltaje) son controladas con señales complementarias para prevenir que ambos conduzcan al mismo tiempo. Así el inversor es controlado con dos señales binarias, contando con $2^2 = 4$ diferentes estados de conmutación definidos por (T_a, T_b) , como se muestra en la figura 2.19, resaltando las respectivas partes del circuito.

Una expresión general para el voltaje de salida es

$$v_{ab} = (T_a - T_b)V_{dc}, \quad T_{a,b} \in \{1, 0\} \quad (2.31)$$

Reemplazando en la ecuación (2.31) las diferentes combinaciones binarias de las señales de entrada, es fácil obtener diferentes salidas de voltaje. Notar que los estados (1, 1) y (0, 0) generan un nivel de voltaje cero. Esta característica es llamada nivel de voltaje redundante y puede ser usado para otros propósitos de control, ya que no afecta el nivel de voltaje generado en el lado de la carga. Así, este convertidor tiene tres niveles de voltaje de salida $\{V_{dc}, 0, -V_{dc}\}$ comparado con los dos niveles del semipunte. De esta forma, la topología puente H es clasificada como una topología de tres niveles y puede ser considerada como un inversor multinivel.

2.3.1. PWM Unipolar para Inversor Puente H Monofásico

El método *PWM* (*Pulse-Width Modulation*) es un método de modulación ampliamente desarrollado y aplicado para convertidores de potencia en la industria. Dentro de las principales razones están su simple implementación, operación online y su calidad de potencia. Dentro de las desventajas se encuentra la necesidad de altas frecuencias de conmutación que afectan la eficiencia del sistema introduciendo pérdidas de conmutación.

La idea básica detrás de la PWM, es alternar entre los diferentes estados de conmutación

del inversor de tal forma que el tiempo promedio del voltaje conmutado sea igual al de la referencia conmutada. Así, los niveles del voltaje de salida del inversor son fijos. La modulación es realizada para cambiar el ancho de los pulsos, también conocido como *duty cycle*.

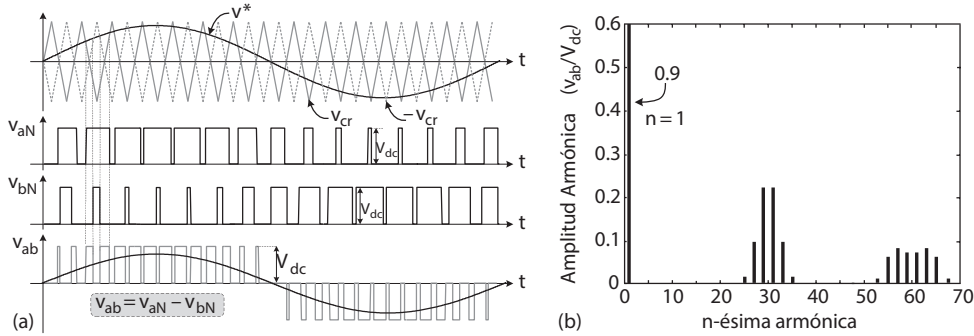


Figura 2.20: Formas de onda dadas por PWM unipolar

A modo de graficar, en la figura 2.20 se puede ver la señal portadora triangular v_{cr} , que se compara con la señal de referencia v^* . Si ésta se encuentra por sobre la señal portadora ($v^* \geq v_{vr}$) la señal lógica de disparo del semiconductor es 1, encendiendo el interruptor de potencia y conectando de esta forma el lado positivo del capacitor de enlace DC a la salida del puente H, generando así que $v_{ao} = V_{dc}$. Caso contrario, en que $v^* \leq v_{vr}$, la señal lógica de entrada al interruptor de potencia es 0 y la salida se conecta al negativo del capacitor de enlace DC, generando así que $v_{ao} = -V_{dc}$.

Mientras mayor sea la frecuencia de la señal portadora con respecto a la señal modulada, los pulsos aproximarán de mejor manera el tiempo promedio, y por lo tanto, habrá un mejor seguimiento a referencia. Sin embargo, esto trae como costo una mayor frecuencia de conmutación, afectando la eficiencia producto de las pérdidas de conmutación, lo cual constituye una restricción de diseño.

Para entender y analizar el método PWM, existen dos conceptos útiles:

- Índice de modulación de amplitud m_a .
- Índice de modulación en frecuencia m_f .

El índice de modulación de amplitud define la relación entre la amplitud de la componente fundamental y la amplitud de la forma de onda ac conmutada, usualmente el voltaje del enlace DC. Así, para un puente H monofásico, el índice es definido como:

$$m_a = \frac{\hat{v}_{ao}(f_1)}{V_{dc}} \quad (2.32)$$

donde f_1 es la frecuencia fundamental. Ya que la señal portadora es definida de tal forma que cubre el rango de modulación completo, es proporcional al voltaje del enlace DC. De la misma forma la componente fundamental de salida es el tiempo promedio del voltaje de referencia. Así, el índice de modulación puede ser definido también como

$$m_a = \frac{\hat{v}^*}{\hat{v}_{cr}} \quad (2.33)$$

Por otro lado, el índice de modulación en frecuencia es la relación entre la frecuencia del voltaje de referencia y la frecuencia de la portadora

$$m_f = \frac{f_{cr}}{f_1} \quad (2.34)$$

El índice de modulación en frecuencia es útil para saber donde el contenido armónico de la forma de onda conmutada será localizado en el espectro en frecuencia.

El método PWM puede ser clasificado dentro de dos diferentes categorías: bipolar, unipolar. Para la primera, el voltaje de salida conmuta entre una salida de voltaje negativo y una salida de voltaje positiva, mientras que en unipolar el voltaje de salida conmuta entre cero y el valor positivo de voltaje o entre cero y el valor negativo del voltaje del inversor. Cabe mencionar que existe también una estrategia multiportadora PWM que es sólo para convertidores multinivel.

La PWM unipolar es especialmente usada por puentes H monofásicos. En este caso, los interruptores de ambas piernas no conmutan en el mismo instante, sino que ambas piernas se controlan de forma independiente. La principal diferencia es que la portadora para la segunda pierna está desfasada en 180 o en fase opuesta, y la comparación lógica es inversa, es decir, cuando la referencia está por sobre la portadora, la señal de activación es cero en vez de uno, como se puede ver en la figura 2.20.

Desde que la carga es conectada línea a línea, el voltaje de salida es $v_{ab} = v_{aN} - V_{bN}$, lo que permite eliminar el offset DC y produce niveles de voltaje negativo. Ya que cada pierna es modulada usando la frecuencia portadora f_{cr} y entre ellas existe un desfase de 180, la forma de onda resultante tiene el doble de conmutaciones por ciclo. Esto explica el que el espectro en frecuencia de armónicos no dominantes no aparezca en m_f sino que lo haga en $2m_f$ y sus múltiplos enteros ($4m_f, 6m_f$, etc.). La frecuencia de conmutación del semiconductor podría ser reducida a la mitad, logrando la misma calidad de potencia que con la PWM bipolar. Sin embargo, esto no significa una mejora en la eficiencia con respecto al caso del semipunte, debido a que ahora se conmutan dos piernas en vez de una.

2.3.2. Simulaciones Inversor de Voltaje

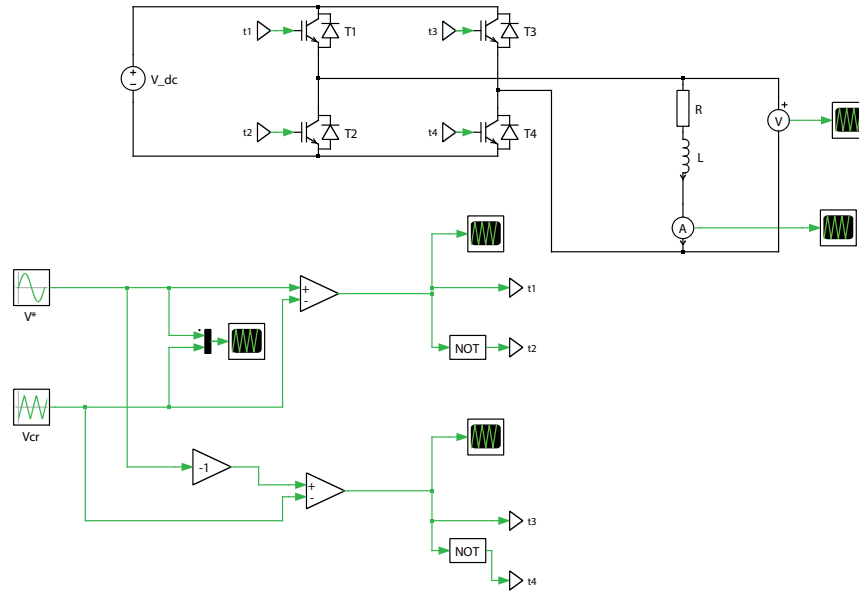


Figura 2.21: Inversor de Voltaje con carga RL

A continuación se presenta en la figura 2.21 el circuito esquemático utilizado para la simulación del inversor de voltaje, el cual considera un índice de modulación de amplitud $m_a=1$ para obtener un voltaje a la salida cuya componente fundamental tenga una amplitud de igual magnitud que el voltaje de entrada. Para eso, se utilizará una carga RL que tiene por finalidad filtrar las componentes de alta frecuencia de la corriente.

Los parámetros de este circuito son los siguientes:

Vdc	f_r	m_a	m_f	R
600[V]	50[Hz]	1	20	10[Ω]

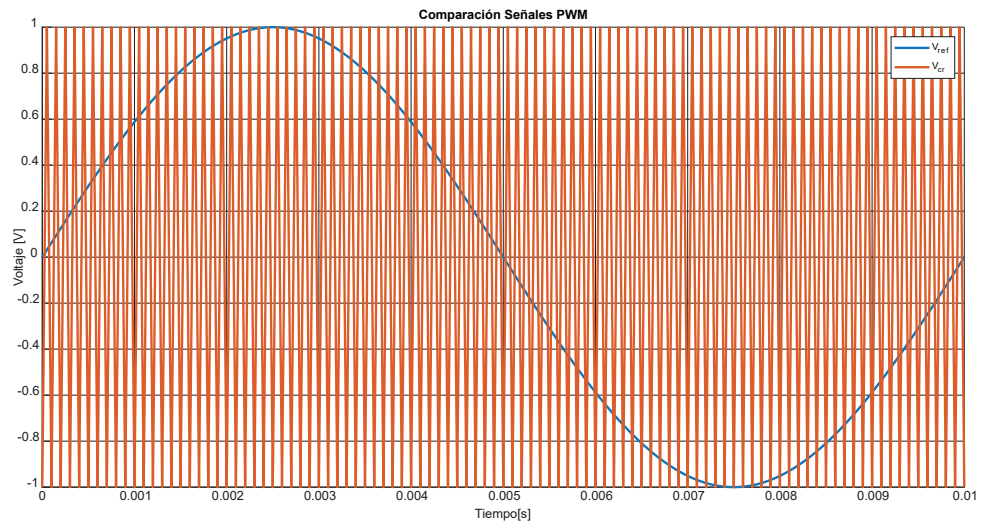


Figura 2.22: Señal de referencia y señal portadora de alta frecuencia.

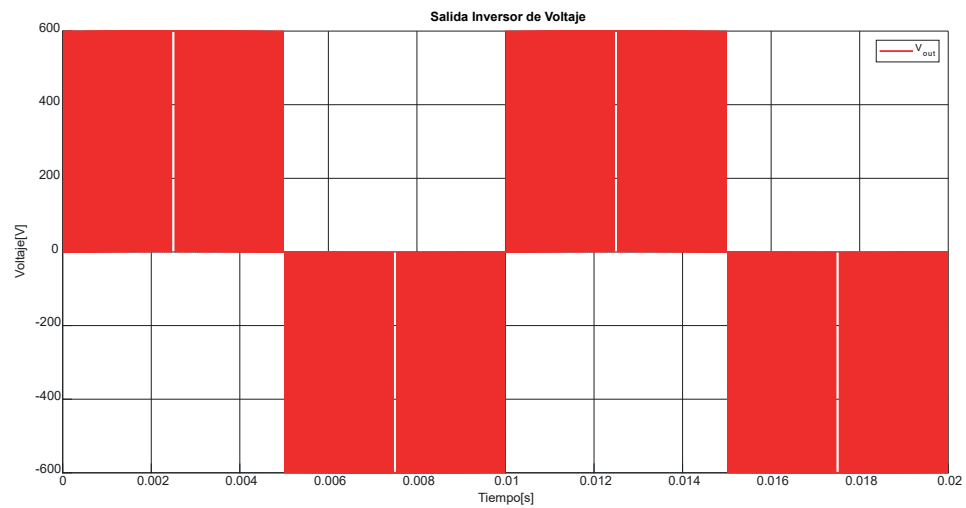


Figura 2.23: Voltaje de salida inversor de voltaje

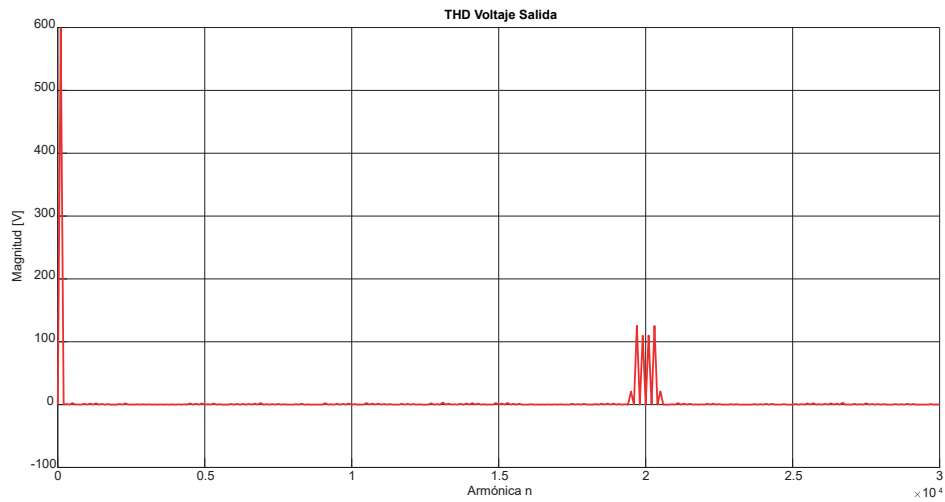


Figura 2.24: Contenido armónico voltaje de salida

La figura 2.22 muestra la señal de referencia y la señal portadora de alta frecuencia que serán comparadas para generar los disparos del inversor. El resultado de esta modulación, se puede ver en la figura 2.23, en donde la salida oscila entre $\pm 600[V]$ por medio de una señal periódica. La figura 2.24 muestra el contenido armónico de la señal, que concentra gran parte de la magnitud en $600[V]$, tal como se esperaba al tener un índice de modulación $m_a=1$. Por otro lado, se puede ver en la figura 2.24 contenido armónico en $n=200$. Esto se debe a que la modulación unipolar entrega armónicas que se ubican en $n = 2m_f \pm 1$, en donde m_f corresponde al índice de modulación en frecuencia mostrado en la ecuación (2.34), cuyo valor es 200, producto que la frecuencia de la señal de referencia es $f_1 = 100[Hz]$ y la frecuencia de la portadora es $f_{cr} = 100[kHz]$.

2.4. Diseño de Componentes y Alternativas Seleccionadas

En esta sección se muestran los criterios para el diseño de componentes y las alternativas de solución consideradas para llevar a cabo la celda de potencia del SST. Principalmente, estas componentes fijarán las restricciones para la electrónica correspondiente a componentes auxiliares que permitirán el correcto funcionamiento de la celda de potencia.

Primero, se analizan las alternativas seleccionadas correspondiente a los semiconductores. Luego, se aborda el transformadores de alta frecuencia, con sus respectivas características y por último se analizan los condensadores que se pretenden implementar en la celda.

2.4.1. Semiconductores: SK15GH063

Para diseñar los semiconductores, se tendrán en cuenta los siguientes criterios de diseño:

- **Voltaje y Corriente Nominal:** El semiconductor elegido debe ser capaz de poder soportar una potencia de 1 kW, por lo que su corriente y voltaje nominal deben permitir el flujo de dicha potencia.
- **Frecuencia de trabajo:** La frecuencia de trabajo debe considerar tanto el funcionamiento en baja frecuencia como en alta frecuencia, con la finalidad de que el mismo semiconductor se pueda utilizar para el DAB y para los convertidores laterales, o sea, el rectificador y el inversor.
- **Dimensiones del empaquetado:** Estas consideran especialmente la dimensión que debe tener la PCB para que pueda ser posicionada en racks. Para eso, se considera una medida estándar de 10x26[cm] de la PCB, por lo que los empaquetados deben incorporarse a esta medida sin problemas de dimensionamiento.
- **Distribución de pines:** La distribución de pines permitirá ubicar los semiconductores y generar las diferentes capas en la PCB, por lo que es necesario que tenga una ubicación acorde a los requerimientos que existen, diseñando capas independientes de alimentación de los semiconductores y además de señal alterna de entrada y de salida, que permitan la creación de pistas sin cruces.



Figura 2.25: Módulo IGBT Puente Completo SEMITOP2 Semikron

En base a los requerimientos de diseño, se consideró como alternativa para el desarrollo de la celda el empaquetado de la figura 2.25.

Este módulo está pensado para ser utilizado en las siguientes aplicaciones:

- Inversor.
- Fuentes de alimentación de modo conmutado.
- Fuentes de poder ininterrumpidas (UPS).

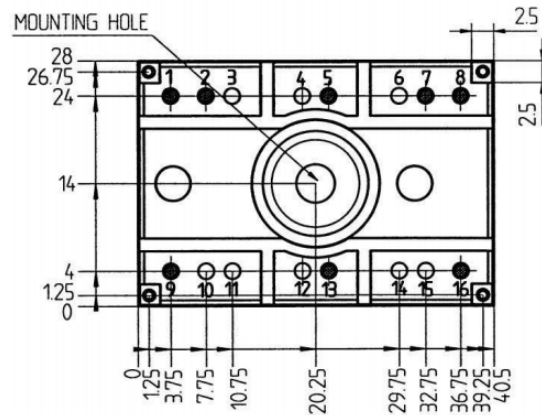


Figura 2.26: Dimensiones asociadas al empaquetado

Se tomaron en cuenta sus características esenciales, en donde destacan su voltaje de ruptura de colector emisor $V_{CES} = 600[V]$ y su corriente nominal de colector $I_C = 15[A]$. Además, su voltaje de entrada V_{GE} puede operar entre 0 y $\pm 15[V]$ y su frecuencia máxima de conmutación es de 2.8[MHz]. Por último, las dimensiones de éste empaquetado son de $40.50 \pm 0.50[mm]$ de largo, $28 \pm 0.50[mm]$ de ancho y $15.43 \pm 0.50[mm]$ de alto, tal como se puede ver en la figura 2.26, dimensiones que pueden ser aprovechadas para el diseño de la celda de potencia. Dentro de sus características técnicas se encuentra su diseño compacto, tornillo de montaje, superficie de transferencia de calor y aislación a través de cobre directo con óxido de aluminio y cerámica, y capacidad de soportar cortocircuitos.

2.4.2. Transformador de Alta Frecuencia: CWS-8EE-12944

Para el diseño del transformador de alta frecuencia, se consideraron los siguientes criterios:

- **Potencia Nominal:** El transformador de alta frecuencia debe permitir el flujo de potencia para el cuál esta diseñada la celda (por lo menos 2 kW).
- **Frecuencia de Trabajo:** La frecuencia de trabajo debe ser de 100 kHz, que corresponderá a la frecuencia de conmutación del DAB.
- **Dimensiones del Empaquetado:** Las dimensiones del empaquetado deben ser menores a 10 cm, ya que la PCB será de 10cmx26cm. Además, el transformador debe tener un peso considerable para no generar problemas mecánicos.
- **Diseño del Transformador:** El transformador debe tener una distribución de pines y una estructura adecuada para permitir la conexión a los semiconductores en la etapa DC/DC.

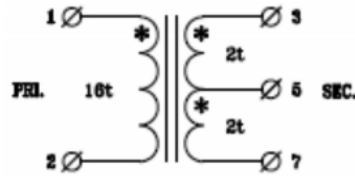


Figura 2.27: Diseño Circuitual del Transformador Size 541

En base a los criterios de diseño, se elige como alternativa para el desarrollo de la celda de potencia el transformador CWS-8EE-12944, ya que se considera una solución para aplicaciones de media y alta potencia tales como mejoras en la calidad de energía, baja interferencia electromagnética (EMI) y un rango de temperatura de operación que va desde -40°C a $+130^{\circ}\text{C}$. Además de eso, su eficiencia típica que va desde el 97 al 99 % y se recomienda que trabaje a una frecuencia que esté cercana a 100[kHz], capaz de conducir una corriente de 10 a 20 [A] y trabajar a una potencia que vaya de 1 a 2[kW]. Este transformador puede ser utilizado en topologías como puente H, semipuente, push-pull, convertidor elevador, convertidor reductor, forward, flyback y topologías resonantes. Su montaje puede ser vertical u horizontal.

A continuación, se muestra un cuadro con las características principales de éste transformador:

Aplicación Transformador				
Capacidad de Potencia	Dimensiones (mm)	Peso Típico	Voltaje de Operación	Corriente de Operación (RMS)
1 a 2 kW	Largo=67.0 max Ancho=67.0 max Alto=57 max	610 gr	280 V _{pp} max	20 A max

2.4.3. Capacitores Enlace DC: Nichicon

Para la elección de una alternativa que permita el desarrollo de la celda de potencia, es necesario tener las siguientes consideraciones de diseño:

- **Voltaje Nominal:** El capacitor que conforme el enlace DC debe trabajar con un voltaje máximo de 600[V], considerado como el voltaje máximo permitido para los enlaces DC dentro de la celda de potencia.
- **Capacitancia:** La capacitancia debe ser de 500[μF], valor que se obtuvo en el diseño del enlace DC.
- **Dimensiones del Empaquetado:** Las dimensiones del empaquetado deben adecuadas para la celda de potencia.



Figura 2.28: Empaquetado del condensador

En base a los criterios de diseño del condensador de potencia, se decide utilizar el capacitor Nichicon, ya que este capacitor está pensado para que trabaje en un rango de temperatura que vaya desde -25°C a $+105^{\circ}\text{C}$, cuyo voltaje nominal es de 400 V y una capacitancia de $1000\ [\mu\text{F}]$. Está diseñado para ser montado en PCB, con 35 mm de diámetro y 50 mm de alto, como se puede observar en la figura 2.29.

Por lo tanto, para llevar a cabo un enlace DC de $500\ [\mu\text{F}]$, será necesaria la utilización de dos capacitores en serie.

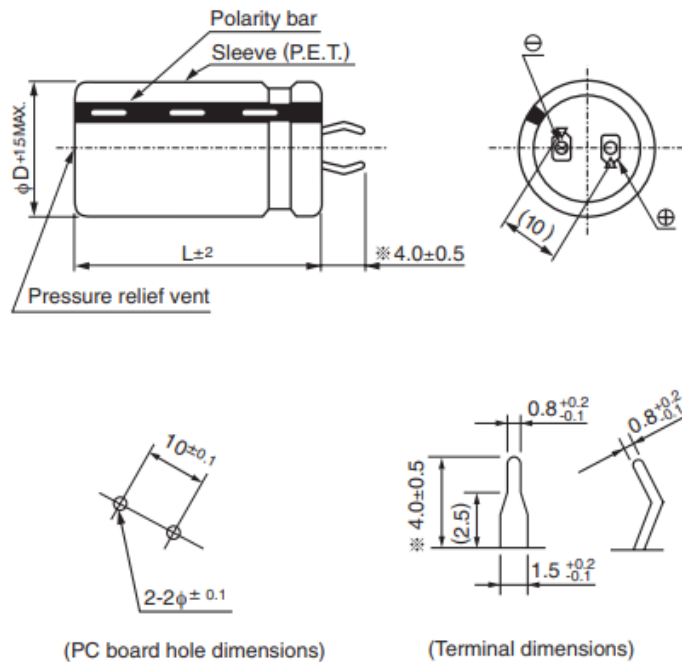


Figura 2.29: Dimensiones del condensador

DISEÑO DE PCB

Este capítulo explica el proceso de diseño para la celda de potencia del SST, desde la incorporación de sus componentes hasta el desarrollo final de la PCB y sus archivos de fabricación. Para esto, se detallará cada proceso realizado, comenzando por la incorporación de componentes a las librerías luego de que estas hayan sido incorporadas al proyecto. Esto es importante, ya que cada componente contendrá información como son parámetros técnicos y comerciales, además del símbolo y de la plantilla PCB (*footprint*), cosas que son necesarias para el trabajo en Altium Designer.

Se utiliza el software de diseño Altium Designer ya que es comúnmente utilizado por profesionales debido a las características de gama alta que tiene y la capacidad de generar documentación técnica relevante para los proyectos. Luego de tener la totalidad de componentes incorporadas a las librerías del proyecto, se elabora el esquemático, en donde se conectan dichas componentes entre sí para escribir los circuitos necesarios que permiten el desarrollo de la celda de potencia. El trabajo a nivel de esquemático se realiza para poder identificar de la mejor forma posible cada etapa de la celda, con la finalidad de realizar de forma fácil correcciones y cambios. Una vez finalizado el trabajo a nivel de esquemático, se procede al trabajo a nivel de PCB, en donde se incorporan las plantillas PCB de las componentes y se disponen a ser ordenadas de tal forma que cumplan con las conexiones desarrolladas a nivel esquemático. Para esto, es necesario trabajar con diferentes planos de cobre en donde se realiza la conexión y el ruteo de las pistas que unen componentes, con la finalidad de evitar cruces. A medida que se trabaja en esta etapa, se pueden realizar modificaciones a nivel de esquemático y actualizar el trabajo a nivel de PCB, como también incorporar componentes al proyecto mientras se está trabajando en esquemático o en PCB. Finalmente, luego de haber realizado la distribución y ruteo de componentes dentro de la PCB, se procede a generar los archivos **gerber** y el **BOM**, que permiten llevar a cabo la fabricación de la PCB y la compra de las componentes, respectivamente.

3.1. Creación de Proyecto

Para comenzar el trabajo de diseño en Altium Designer, se inicia un nuevo proyecto a través del cuadro de diálogo **New Project**. Cada diseño creado en Altium Designer comienza con un archivo de proyecto que almacenan las configuraciones a nivel de proyecto, además de crear un archivo de circuito esquemático y una plantilla inicial para PCB, dos archivos que vienen por defecto en cada proyecto nuevo. Además de crear el nuevo archivo de proyecto en el disco duro, este cuadro de diálogo permite agregar el nuevo proyecto al control de versiones, lo que permite registrar cambios además de realizar actualización de versiones, registrando el desarrollo de cada etapa del proyecto.

Para acceder a esta opción, es necesario seleccionar en la barra de opciones **File>>New>>Project**.

3.2. Creación de Librerías

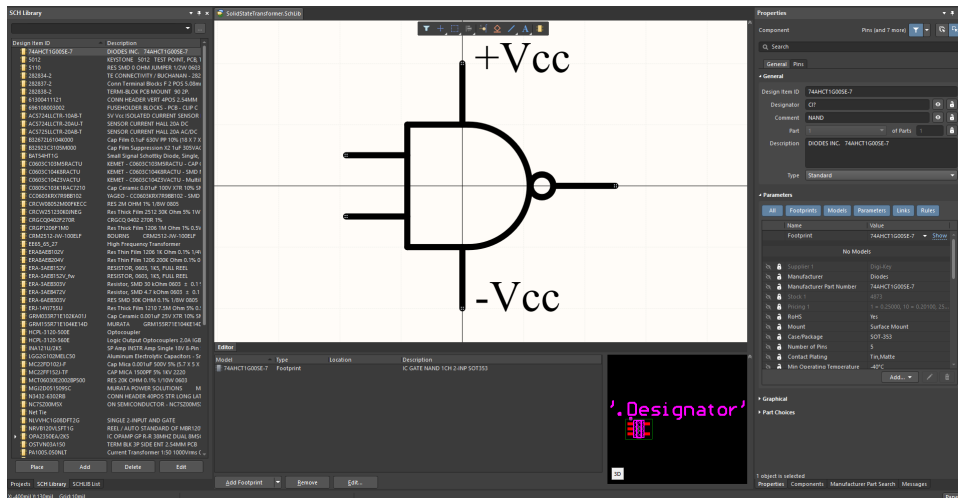


Figura 3.1: Visión interna Librería

Para llevar a cabo la creación de librerías, es necesario de antemano conocer las componentes que serán incorporadas al proyecto. Teniendo esto presente, se utiliza el **número del fabricante**, que permite extraer información de la componente a través de diferentes proveedores. Esta información corresponde a datos técnicos, precio unitario, stock y lo más importante, la **hoja de datos**.

Luego, se procede a buscar la componente a través de la opción *Manufacturer Part Search*, disponible a través del menú *Panels* que se encuentra ubicado en la esquina derecha inferior y que permite encontrar componentes en diferentes proveedores y poder extraer los parámetros a un documento de extensión **.SchLib**, que en este caso tiene el nombre *SolidStateTransformer.SchLib*, en donde se pueden editar las componentes almacenadas, tal como se puede ver en la figura 3.1. Para acceder a la información dentro del documento, es necesario acceder al panel *SCH Library*. Este panel también ofrece la posibilidad de realizar cambios a las componentes que hay dentro de la lista y así actualizar directamente los esquemáticos en los cuales se esté utilizando la componente modificada, lo que simplifica

el trabajo. Para acceder a este panel de edición, click en **View>>Panels>>SCHLIB Library**.

3.2.1. Secciones Panel de Librería

Al momento de ingresar una componente al documento **.SchLib**, esta forma parte de una lista de componentes que pueden ser ingresadas en este documento, en donde se le asigna un nombre y una descripción, que se pueden ver en las columnas *Design Item ID* y *Description*, respectivamente, como se puede ver al costado izquierdo en la imagen 3.1.

Barra de Herramientas Activa

Al seleccionar la componente ingresada, se activa una ventana de edición para esa componente, que permite cambiar su símbolo y añadir, editar o remover información enlazada a la componente según sea necesario. Las opciones que permiten modificar el símbolo de la componente se encuentran en la parte superior de la ventana de edición dentro de una barra activa de herramientas, como se puede observar en la figura 3.1. Entre las opciones de edición utilizadas para éste proyecto, se comentarán las que tuvieron mayor relevancia dentro del proceso de diseño.

Properties

Además de las herramientas anteriormente mencionadas, es necesario modificar la información de la componente asociada al símbolo a través del panel de propiedades o *Properties*, que se puede seleccionar con la opción *Panels* ubicada en la esquina inferior derecha de la pantalla de edición. Esto desplegará la ventana de propiedades de la componente a la derecha de la ventana de edición de símbolo, como se puede ver en la figura 3.1.

Además de esto, la ventana de *Properties* contiene ventanillas adicionales como *Parameters*, que contiene a su vez ventanillas con información del fabricante y proveedores (*Parameters*), plantillas de PCB asociadas a la componente (*Footprints*), modelos para simular a través de Altium (*Models*), enlaces que permiten ver la hoja de datos de la componente (*Links*) y reglas para diseñar (*Rules*). También está la ventana *Part Choices* en donde se puede acceder al datasheet de la componente y ver el valor por unidad de la componente proveedores.

Models

Las componentes pueden ser abstraídas dentro de un amplio rango de dominios de modelos en los que pueden ser diseñadas. Durante la captura de diseño y en el proceso de implementación, una componente puede ser representada como un símbolo para esquemático, una plantilla de PCB, un modelo SPICE para simulación, una descripción de integridad de señal para analizar la calidad de las señales y también un modelo tridimensional para tener la componente 3D y su visualización en PCB. Esto quiere decir que es una componente con diferentes representaciones para cada dominio de diseño. Para este proyecto se abordará sólo la plantilla de PCB, que fue esencial para este proyecto.

Como se puede observar bajo la ventana de edición de la figura 3.1, existe una ventanilla que muestra la información correspondiente a las plantillas de PCB o *footprints* asociados a

la componente diseñada, que son modelos cuya finalidad es asociar los pines del símbolo a los diferentes pads de la plantilla, el cuál servirá para posicionar la componente en la PCB y realizar las conexiones que son representadas en el archivo esquemático.

Además se pueden añadir otros modelos (tanto de plantillas de PCB como de otro tipo) aunque ya exista un modelo enlazado a la componente. Esto se puede realizar con ayuda del menú desplegable **Add Footprint**, que solicita la búsqueda del modelo que se quiera añadir. También, si es necesario se pueden eliminar o editar los modelos enlazados a la componente con las opciones **Remove** y **Edit**, respectivamente.

Por último, una vez añadida la plantilla para PCB a la componente, se puede visualizar en una ventanilla aledaña dicha plantilla tanto en 2D como en 3D.

3.2.2. Creación de Plantillas para PCB

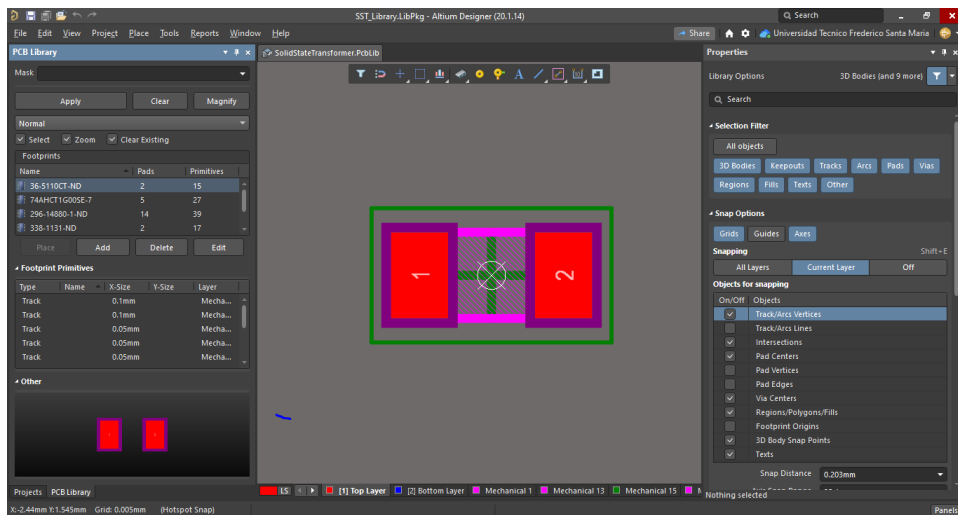


Figura 3.2: Visión Librería PCB's

Para el desarrollo de la plantilla o *footprint* para PCB, se tiene una ventana de edición con diferentes opciones, como se puede observar en la figura 3.2.

Para el desarrollo de estas plantillas, es necesario la utilización de la hoja de datos de la componente. El diseño se puede llevar a cabo mediante dos herramientas:

- Footprint Wizard
- IPC Compliant Footprint Wizard

Footprint Wizard

Esta opción se puede encontrar a través de la barra de herramientas **Tools>>Footprint Wizard**. Permite definir el layout de la plantilla para PCB a través de simples pasos, considerando el espaciamiento de los pads y otros atributos.

Dentro de ésta opción, se puede ver una lista de tipos de plantillas para crear, dependiendo de los requerimientos del usuario. Además, se puede seleccionar la unidad

de medida que puede ser **Imperial(mil)** o **Metric(mm)**. Una vez seleccionada la unidad de medida y el tipo de componente a diseñar, se definen las dimensiones, el espaciamiento y la cantidad de pads que tendrá la componente. Además, permite definir el *silkscreen* de la componente para tener una noción del área que ocupará dentro de la PCB. Para esto, es de ayuda la hoja de datos, que la mayoría de las veces trae un modelo de plantilla o un *footprint layout* recomendado con el cuál se puede diseñar la plantilla de la componente.

Una vez diseñado esto, se procede a verificar que los designadores de cada pad tengan su equivalente en el símbolo de la componente.

IPC Compliant Footprint Wizard

Esta opción se puede encontrar a través de la barra de herramientas **Tools>>IPC Compliant Footprint Wizard**. Esta opción permite dibujar plantillas o footprints mediante el estándar IPC. Dentro de la opción se despliega el nombre de varios tipos de componentes a elegir, en cuya descripción menciona a que tipo de componentes corresponde el modelo. A diferencia de la opción anterior, solamente se encuentra la unidad de medida métrica (mm).

Con ayuda de la hoja de datos de la componente, esta opción permite hacer un diseño 3D por medio de las dimensiones y observar cómo se posicionará en los pads para poder soldar, pads que posteriormente pueden ser modificados con ayuda de las recomendaciones de la hoja de datos.

Finalmente, cuando la plantilla de la componente ha sido diseñada, se realiza una verificación entre los designadores de los pads y los designadores de los símbolos para que concuerden entre sí.

3.2.3. Creación Librería Integrada

Luego de tener todos los símbolos y sus respectivas plantillas o footprints, se procede a crear un único archivo portable, el cuál recibe el nombre de *Integrated Library*. Para desarrollar este archivo, primero es necesario tener el símbolo esquemático en el archivo de librería esquemática. Otros modelos son enlazados al símbolo y posteriormente son definidas dentro de un proyecto del tipo *Integrated Library Package*. Este proyecto es compilado en un solo archivo, llamado *Integrated Library* cuya extensión es **IntLib**.

Dentro de sus beneficios, la información de las componentes se encuentra dentro de un sólo archivo portable, además de que una vez generado el archivo, éste no puede ser modificado. Para realizar cualquier edición, es necesario actualizar el proyecto original de la librería, modificar sus archivos fuente y luego recompilar. El objetivo que tiene la compilación de la librería, es poder reconocer errores entre el símbolo y los modelos enlazados a éste, para detectar de esta manera posibles errores que puedan perjudicar el proceso de diseño.

Para lograr crear una librería integrada, es necesario crear un *Integrated Library Package* (*.LibPkg), que es un tipo de proyecto en Altium usado para reunir el conjunto de documentos requeridos para generar la librería integrada. Dentro de éste proyecto van los símbolos esquemáticos con sus modelos enlazados.

Una vez incorporada la información a este tipo de proyecto, se compila y se genera un único *Integrated Library file* (*.IntLib).

En resumen, hay cuatro pasos esenciales para crear una librería integrada:

1. Crear un proyecto del tipo *Integrated Library Package*.
2. Crear y añadir los documentos requeridos de archivos esquemáticos.

3. Crear y añadir los modelos necesarios a los símbolos creados que representan a las componentes.
4. Compilar el proyecto para generar el archivo correspondiente a la librería integrada.

Luego de realizar la compilación, se reconoce el proyecto como un paquete de librería (<NombrePaqueteLibreria>.IntLib), el cuál puede ser seleccionado para su uso en proyectos.

3.3. Circuito Esquemático

Luego de haber creado la librería de componentes, se procede a trabajar en el circuito esquemático de la celda de potencia del transformador de estado sólido.

La etapa de potencia debe ir acompañada de una etapa de control y alimentación auxiliar, encargada de generar los disparos para los Gate Drivers y una etapa de Medición, encargada de medir voltajes y corrientes necesarias para un posterior control del SST.

De esta forma, el desarrollo esquemático se abordará en tres partes, tal como se muestra en la figura A.1:

- Etapa de Potencia
- Etapa de Control y Alimentación Auxiliar
- Etapa de Medición

3.3.1. Etapa de Potencia

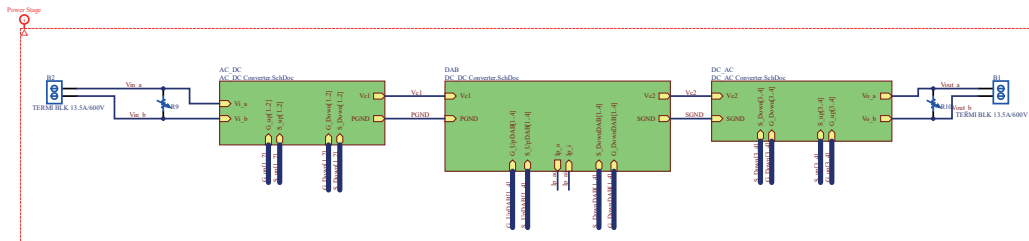


Figura 3.3: Etapa de Potencia en capa alta de esquemático.

La etapa de potencia se puede ver en la figura 3.3. Esta etapa se dividió en tres bloques, cada uno correspondiente a un convertidor de potencia. Así se puede reconocer de izquierda a derecha un rectificador, un DAB y un inversor, teniendo en cuenta que el flujo de potencia de la celda es bidireccional, por lo que el rectificador podría operar como inversor y viceversa. Además, esta etapa cuenta con componentes que permiten la conexión en la entrada y salida.

Etapa de Entrada/Salida

Para lograr una conexión a red y permitir medir el voltaje controlado a la salida, fue necesaria la incorporación de una bornera de dos posiciones y de un varistor en cada lado. La bornera esta pensada para ser conectada a fase y neutro, cuyo voltaje sea $220[V_{rms}]$. Además de ésto, se calculó previamente que la corriente máxima que la celda permite extraer de la red son $9,09[A_{rms}]$, cuyo valor máximo es de $12,85[A]$. De esta forma, se eligen las borneras B1 y B2, las cuáles cumplen con los requisitos de diseño, ya que aguantan una tensión máxima de $600[V]$ y permiten un flujo máximo de $13,5[A]$.

Además de ésto, como medidas de protección se consideró la incorporación de varistores, que permiten proteger las componentes sensibles del circuito de variaciones de tensión. Al activarse un varistor la corriente no fluye a través de las componentes internas, permitiendo que se activen medidas de protección adicionales para cortar el suministro de energía a la

PCB. Los varistores R9 y R10 fueron elegidos debido a que permiten aguantar una tensión máxima de $300[V_{rms}]$.

Rectificador/Inversor

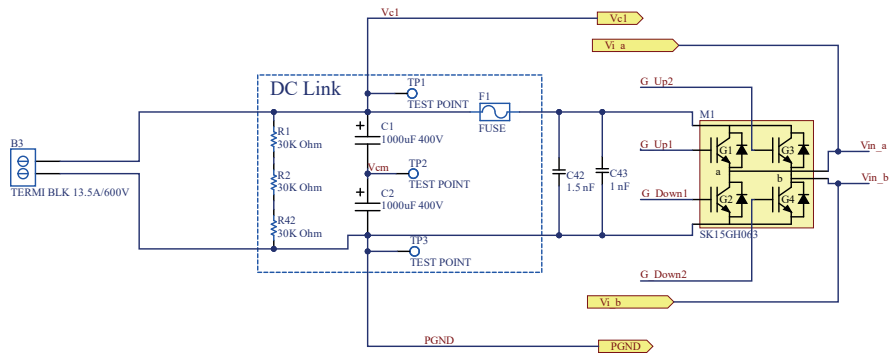


Figura 3.4: Circuito esquemático de etapa de rectificación.

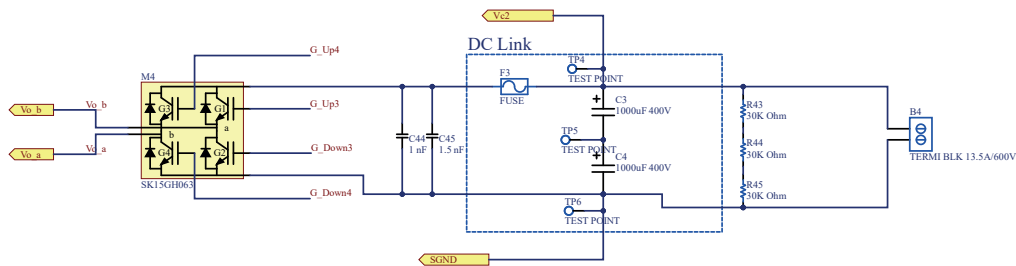


Figura 3.5: Circuito esquemático de etapa de inversión.

La implementación de los circuitos esquemáticos del rectificador de entrada y del inversor de salida, se pueden ver en las figuras 3.4 y 3.5, respectivamente. Ambas imágenes son simétricas, debido a que ambas secciones de la celda pueden cumplir el rol de rectificador o de inversor, dependiendo el flujo de potencia que tenga la celda, lo que simplifica la elección de componentes. Es por eso que se comentará sólo una configuración producto que ambas contienen lo mismo.

Se puede observar el uso de borneras B3 y B4 a la entrada y salida del circuito, respectivamente. Esta bornera tiene la finalidad de aplicar un voltaje dc directamente al

enlace DC. Dicha bornera corresponde a la misma utilizada en la entrada y salida de la celda, o sea, puede aguantar una tensión máxima de $600[V]$ y permite una circulación de corriente de $13.5[A]$.

A continuación, se encuentra el enlace DC, que cuenta con un set de tres resistencias en serie, las cuales están en paralelo al filtro capacitivo. Estas resistencias en serie forman un *bleeder resistor* R_b , que se caracteriza en electrónica por ir conectada en paralelo a un circuito de alimentación de alto voltaje. Tiene como propósito de descargar la carga eléctrica almacenada en el enlace DC del circuito cuando el dispositivo se encuentre apagado, por razones de seguridad. Para el diseño de las resistencias, se consideró que el voltaje máximo que permite aguantar el enlace DC será de $600[V]$ y éste no perdure por más de 4 minutos una vez que el dispositivo se encuentre apagado. Además de eso, se debe tener en consideración que una vez alcanzado el voltaje máximo en el enlace DC, las resistencias en serie deben permitir la circulación de corriente sin quemarse. Conociendo el tiempo estimado de descarga del enlace DC y además teniendo en cuenta que su capacitancia total es de $500[\mu F]$, se puede obtener el valor de la resistencia mediante la siguiente igualdad:

$$5\tau \approx 240[s] \Rightarrow R_b \cdot 500[\mu F] = \tau = 48[s] \quad (3.1)$$

Por lo tanto, de la ecuación anterior se desprende que el valor de la resistencia es igual a $R_b = 96[k\Omega]$. Así, se podrían considerar 3 resistencias de $32[k\Omega]$ cada una. Por comodidad se eligieron resistencias de $30[k\Omega]$, lo que impone un tiempo menor de descarga pero a su vez una mayor corriente máxima circulando en la descarga. Además, el hecho de que se haya considerado dividir R_b en varias resistencias viene dado por las dimensiones de los empacados SMD, que imponen una tolerancia al voltaje entre sus terminales debido a sus medidas. Es por eso que mientras mayor número de resistencias en serie existan, menor será la caída de tensión en cada una de ellas, lo que permitirá controlar una tensión elevada y que la potencia disipada en cada R sea menor. De esta forma, las resistencias elegidas fueron del tipo 2512(6332) y capaces de disipar hasta 1W. Con estos nuevos valores, se puede recalcular el valor de R_b y además calcular el tiempo de descarga (5τ).

$$R_b = 90[k\Omega] \Rightarrow 5\tau = 225[s] \quad (3.2)$$

Cabe mencionar que el voltaje máximo que podrá alcanzar el enlace DC está limitado por el valor de las resistencias que conforman la resistencia *bleeder* y su potencia nominal. Por lo tanto, el voltaje máximo del enlace DC debe regirse a las siguientes igualdades:

$$1[W]/30[k\Omega] = i_{bMax}^2 \Rightarrow i_{bMax} = 5,77[mA] \quad (3.3)$$

$$i_{bmax} \cdot 90[k\Omega] = V_{DCMax} \Rightarrow V_{DCMax} < 519[V] \quad (3.4)$$

Continuando con la clasificación de componentes en el rectificador, se puede observar que entre el enlace DC y el puente H, existe un fusible cuyo objetivo es evitar que circulen más de $20[A]$ y pueda estropear componentes al interior de la celda.

Por último, están los capacitores de desacople, los cuales se encuentran conectados en paralelo al puente H y anteriores al fusible. La finalidad de estos capacitores es filtrar el ruido proveniente de las conmutaciones en alta frecuencia del puente H y hacer que éstas no se propaguen hacia las componentes al interior de la celda de potencia. Para esto, se añaden dos capacitores cerámicos cercanos al puente H, cuyos valores son $1.5[nF]$ y $1[nF]$. Lo importante es que en la PCB se posicionen lo más cerca posible del puente H, ya que el efecto de filtro disminuye a medida que aumenta la distancia de conexión.

La etapa de alimentación auxiliar y de control se puede ver en la figura 3.7. Esta etapa consta de 5 bloques:

- Alimentación Auxiliar
- Alimentación Gate Drivers
- Gate Driver
- Alimentación Gate Driver DAB
- Gate Driver DAB

La finalidad de la etapa de control es replicar las señales provenientes del microcontrolador, añadiendo un mayor rango de voltajes a las señales que permitan realizar la actuación. Esto se puede observar en la imagen 3.8.

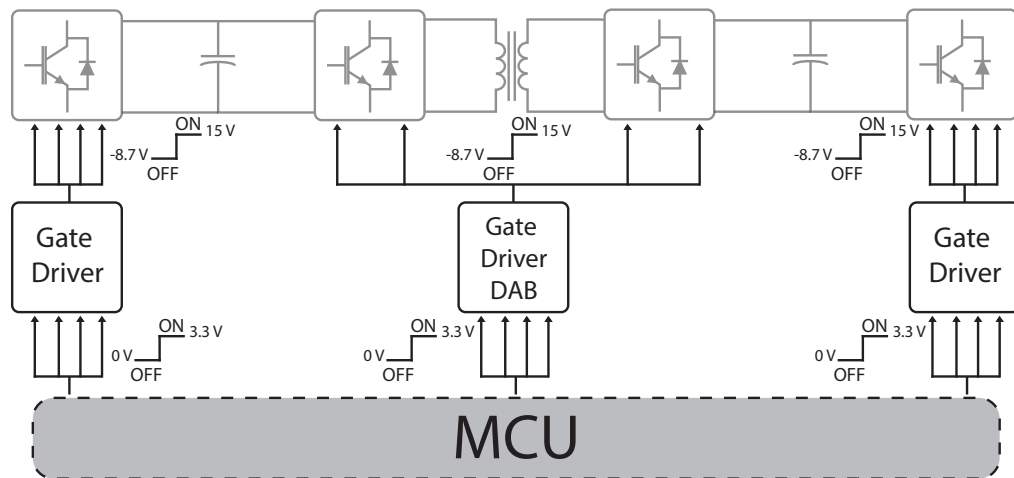


Figura 3.8: Función ilustrada de la etapa de control.

Alimentación Auxiliar

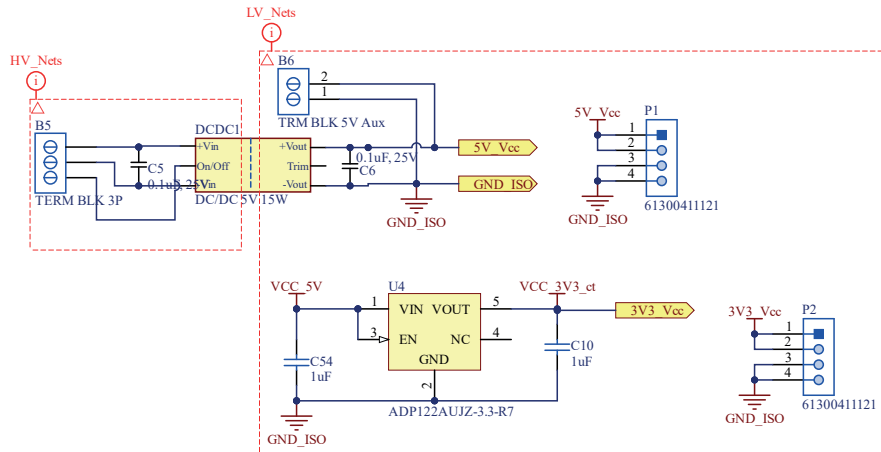


Figura 3.9: Circuito esquemático de la alimentación auxiliar.

La fuente auxiliar cuenta con un DC/DC que entrega aislación a la celda, como se puede ver en la figura 3.9. La función que tiene este bloque es proporcionar 5[V] de alimentación a las componentes de bajo voltaje, separando el lado de alto voltaje con el de bajo voltaje. Para acondicionar este DC/DC, fue necesaria la incorporación de una bornera de tres contactos (B5) cuyo voltaje nominal es de 150[V] y una corriente nominal de 6[A]. Además, se conectó un capacitor de filtro (C5) de $0,1[\mu F]$ para permitir un voltaje de entrada con menos rizado. El DC/DC utilizado fue el THL 15-2411WI, marca Traco Power, el cuál permite tener en la salida un voltaje de 5[V] y una corriente máxima de 3[A]. Para generar esta salida, el voltaje de entrada puede tener un valor desde los 9[V] hasta los 36[V]. Este empaquetado permite aislar hasta 1.5[kV] y cuenta con una eficiencia del 88%. Dentro de sus características se encuentra el encendido/apagado remoto en la entrada y el Trimm en la salida, que permite un ajuste de $\pm 10\%$ del voltaje de salida.

Por el lado de salida de bajo voltaje, se tiene un condensador de filtro (C6) de $0,1[\mu F]$ que permite mantener la salida con bajo rizado y se define GND_ISO como la tierra aislada de bajo voltaje que tendrá la celda. Adicional a esto se tiene una bornera de 2 contactos (B6), cuya finalidad es permitir una alimentación externa directa de 5[V] sin necesidad de utilizar el DC/DC, permitiendo que la celda tenga mayor versatilidad en su funcionamiento. Por último, se tiene un conector P1 para el voltaje de salida, que permite la medición de éste voltaje para verificar la salida.

Además, se puede observar que existe un regulador de tensión de 3.3[V], que tiene por finalidad alimentar al microcontrolador que se conecte de forma externa y así poder controlar la celda de potencia.

Alimentación Gate Driver y Gate Driver DAB

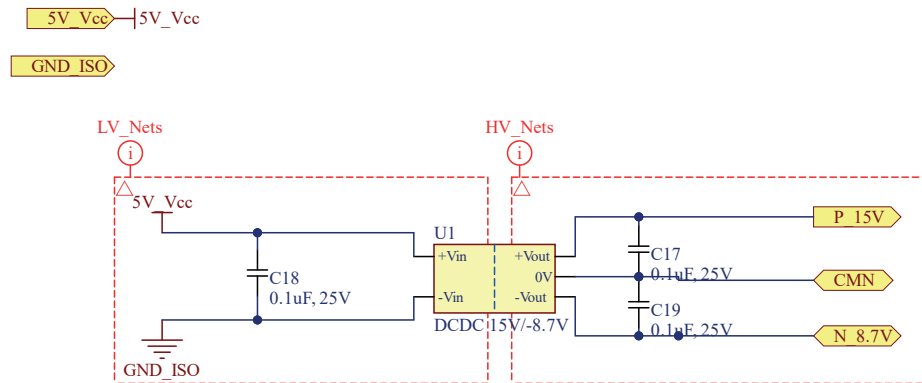


Figura 3.10: Circuito esquemático de la alimentación necesaria para los bloques Gate Drivers.

La alimentación de los gate drivers tanto para el rectificador/inversor como para el DAB se realiza a través de un DC/DC, como se puede observar en la figura 3.10. La finalidad de este bloque, es proporcionar voltajes bipolares para los IGBT al momento de encender y apagar. Cada DC/DC permite alimentar una pierna de cada puente H, por lo que es necesario utilizar 8 configuraciones como la que se muestra en la figura A.7. Todas estas configuraciones se encuentran alimentadas por la alimentación auxiliar, que entrega 5[V] y una corriente nominal que puede llegar a los 3[A]. El DC/DC utilizado para la alimentación de los Gate Drivers fue el MGJ2D051509SC, marca Murata Power. Este, cuenta con dos voltajes de salida de 15[V] y $-8,7[V]$, cuya corriente máxima de salida de $80[mA]$ y $40[mA]$, respectivamente. También, es importante mencionar que el DC/DC utilizado permite aislar hasta $5,2[kVDC]$, lo que hace una separación entre la baja tensión de alimentación y la alta tensión para los IGBT. Tanto en la entrada como en las salidas, se pueden observar capacitores de filtro (C18, C17, C19) cuya objetivo se mencionó anteriormente para el voltaje auxiliar.

Gate Driver y Gate Driver DAB

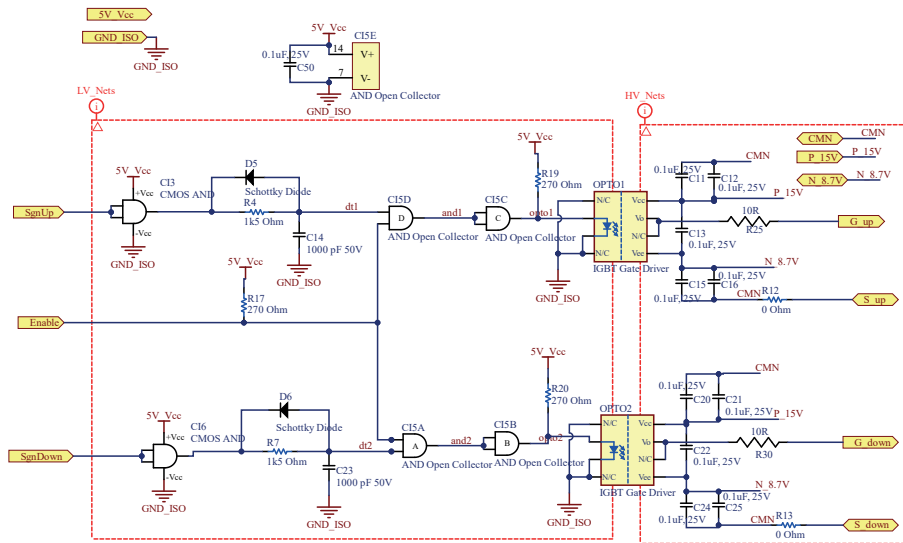


Figura 3.11: Circuito esquemático Gate Driver implementado para las etapas de rectificación e inversión.

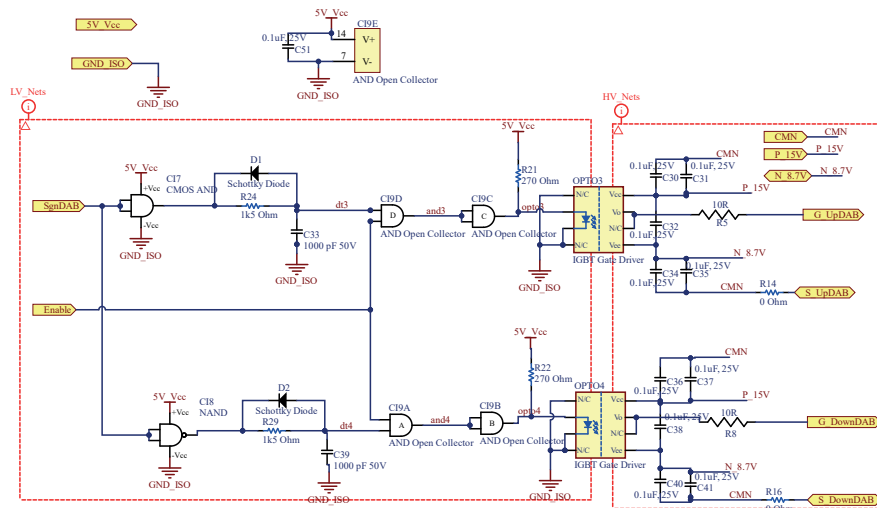


Figura 3.12: Circuito esquemático Gate Driver implementado para la etapa del convertidor DC/DC con aislamiento galvánico (DAB).

La alimentación para bajo voltaje está especialmente pensada para la utilización de Gate Drivers, tal como se muestra en las figura 3.11 y 3.12. Estos bloques Gate Driver tienen por finalidad encender y apagar los IGBTs correspondientes a una pierna del puente H. La diferencia entre las figuras 3.11 y 3.12 es la entrada Enable, producto que el bloque Gate Driver DAB sólo cuenta con una señal de entrada para comandar una pierna del puente H, a diferencia del otro bloque, que cuenta con dos señales independientes. De esta manera, la señal Enable correspondiente al bloque Gate Driver DAB, permite mantener apagados todos los IGBTs de una pierna del puente H, a diferencia del otro Enable que continuamente está encendido, ya que al contar con señales independientes se puede encender y apagar de forma independiente cada IGBT de una pierna por medio de las señales de entrada, cosa que no se puede realizar en el bloque Gate Driver DAB sin ocupar la señal ENABLE. El funcionamiento de ambos bloques de disparo se puede observar en la figura 3.13.

Siguiendo con las diferencias entre ambos bloques, tal como se mencionó anteriormente, en el bloque Gate Driver DAB sólo entra una señal de disparo (SgnDAB), de la cuál se desprende su negado, con tal de encender sólo un IGBT por pierna. En el otro bloque Gate driver, existen dos señales de disparo por pierna que son independientes (SgnUp, SgnDown). Por lo tanto, en término de componentes, la diferencia entre ambos bloques radicará exclusivamente en que el bloque Gate Driver DAB en vez de contar con dos compuertas CMOS AND SN74LV1T08DCKR, contará con una compuerta CMOS AND y con una compuerta CMOS NAND 74AHCT1G00SE-7, para permitir la señal negada. La finalidad de introducir una compuerta AND y NAND, en el caso del Gate Driver DAB, es acondicionar una señal externa que pueda tener un voltaje de 3,3[V] para representarla como una señal de 5[V]. Para eso, se consideró que para ambas compuertas, el voltaje mínimo para obtener una salida de 5[V] (V_{IH} o High-Level Input Voltage) es de 2,1[V], lo que permite voltajes de entrada estándar de 3,3[V] y 5[V].

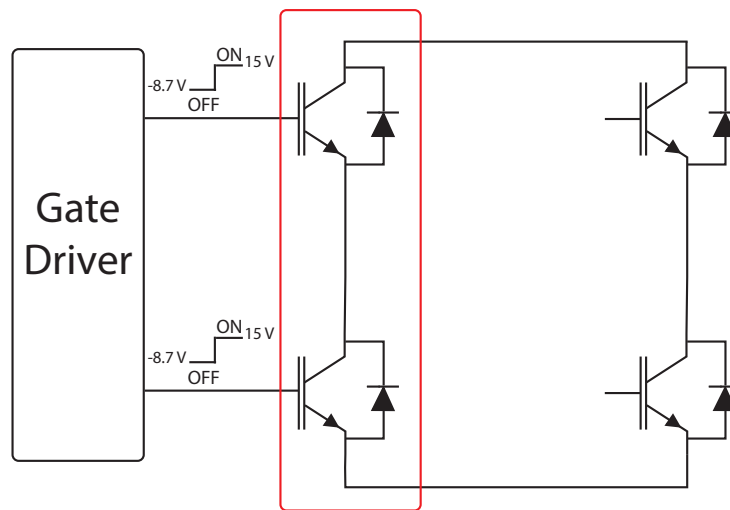


Figura 3.13: Representación gráfica del funcionamiento del bloque Gate Driver y Gate Driver DAB.

Se puede ver en ambos bloques, posterior a la compuerta lógica, un arreglo entre una resistencia en paralelo a un diodo y un condensador. A este arreglo se le conoce como **Tiempo Muerto Análogo**. La finalidad es evitar un cortocircuito en una pierna del puente H. En la teoría, el encendido y apagado de interruptores de potencia se realizan de forma instantánea, en un flanco de subida o bajada. Pero en la práctica, cualquier flanco es una rampa con una pendiente pronunciada, como se podría ver a través de un osciloscopio. Para esto, se añade un “tiempo de seguridad” en donde ambos IGBTs de una pierna se encuentran abiertos, para luego dar la opción de que uno de ellos pueda entrar en modo conducción; a esto se le conoce como tiempo muerto.

Al hacerlo de forma análoga, el tiempo muerto depende de la característica RC del circuito y la característica de la compuerta lógica ubicada posterior al condensador (VIH), la que será denominada compuerta de salida. No es de importancia que el condensador se cargue completamente, sino que su voltaje logre ser igual al voltaje VIH de la compuerta de salida, ya que al momento en que ambos voltajes sean iguales, la compuerta de salida tendrá un 1 en su salida.

En base a la carga de los condensadores para el tiempo muerto de una pierna y el valor de VIH de la compuerta de salida ($\approx 2[V]$), se puede determinar el tiempo muerto entre los IGBTs de una pierna. El tiempo muerto quedará definido en base al convertidor cuya dinámica sea la más rápida, o sea el DAB. Teniendo esto en cuenta, es necesario considerar los tiempos de encendido y apagado de un IGBT:

- $T_d(ON) = 35[ns]$
- $T_r(ON) = 50[ns]$
- $T_d(OFF) = 250[ns]$
- $T_f(OFF) = 20[ns]$

Con estos valores se obtiene que el tiempo total que tarde un IGBT en conmutar es $T_{tot} = 355[ns]$. De esta forma, para asegurar una conmutación efectiva, se designará un tiempo muerto igual a $T_d = 0,7[\mu s]$. Paralelo a esto, se necesita conocer la ecuación de carga del circuito RC, el cual tiene la siguiente ecuación:

$$V_c(t) = V_{IN}(1 - e^{t/RC}) \quad (3.5)$$

de la ecuación 3.5, V_{IN} corresponde al voltaje máximo de entrada proveniente de la compuerta lógica AND (o NAND en caso de la señal negada del DAB), cuyo valor será de $5[V]$. Por lo tanto, se espera que el voltaje del condensador $V_c(t)$ sea igual al voltaje VIH de la compuerta de salida.

$$V_c(t) = V_{IH} = 2[V] \Rightarrow \frac{2}{5} = 1 - e^{t/RC} \quad (3.6)$$

$$e^{-t/RC} = \frac{3}{5} \Rightarrow t/RC = 0,5108 \quad (3.7)$$

En caso de que se quisiera que el voltaje del condensador sea igual a $2[V]$ en un tiempo igual a $T_d = 0,7[\mu s]$, entonces:

$$T_d/RC = 0,5108 \Rightarrow RC = 1,3704[\mu s] \quad (3.8)$$

La constante de tiempo obtenida en 3.8, permite elegir un valor para el condensador C y luego calcular el valor para una resistencia R . Eligiendo un condensador $C = 1000[\mu F]$, se obtiene como valor cercano de resistencia $R = 1,5[k\Omega]$. Así, El valor real de tiempo muerto es de $T_d = 0,766$. Por lo tanto, se eligen esos valores para el arreglo de tiempo muerto, conociendo que la compuerta de salida corresponde a un SN74LS09DR.

Por último, es necesario mencionar que la finalidad de conectar el diodo en paralelo a la resistencia es que, al momento de la descarga del condensador producto que $V_{IN} = 0[V]$, esta se realice de forma instantánea a través del diodo, quien otorgará un cortocircuito a la corriente de descarga. Esto se realiza para evitar que el condensador se encuentre con algo de carga al momento de que V_{IN} sea igual a $5[V]$, lo que traería como consecuencia una disminución en el tiempo muerto y posiblemente un cortocircuito en una pierna del puente H.

Ambas compuertas de salida, una para cada IGBT, son conectadas a su vez con un ENABLE, que es la señal que permite encender o apagar los IGBT de un puente H. Posterior a estas compuertas de salida, vienen otras dos compuertas AND, una para cada compuerta de salida. Esto se debe a que el empaquetado utilizado es un SN74LS09DR, que contiene 4 compuertas AND, por lo que se decidió utilizar el empaquetado completo.

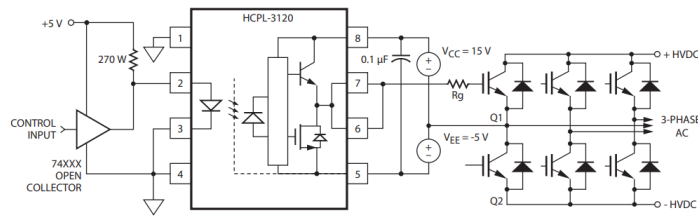


Figura 3.14: Optoacoplador

Para mantener el IGBT firmemente apagado, el integrado HCPL-3120 tiene un valor máximo para V_{OL} igual a $0.5[V]$, lo cual se considera bajo, sabiendo que V_{OL} corresponde al voltaje de salida cuando el optoacoplador está desactivado. Cuando el optoacoplador se encuentra en ese estado, la compuerta del IGBT es cortocircuitada por el emisor a través de R_g , tal como se observa en la figura 3.14. Al minimizar R_g y la inductancia del cable desde el optoacoplador hasta la compuerta y el emisor del IGBT, se puede eliminar el uso de un voltaje negativo en la compuerta del IGBT.

Para seleccionar la resistencia de compuerta R_g que minimice las pérdidas de conmutación, se debe calcular el valor mínimo de R_g a través de las especificaciones del valor máximo de I_{OL} , que es la corriente de salida cuando el optoacoplador está desactivado. De esta forma, se debe cumplir la siguiente desigualdad

$$R_g \geq \frac{(V_{CC} - V_{EE} - V_{OL})}{I_{OLPEAK}} \quad (3.9)$$

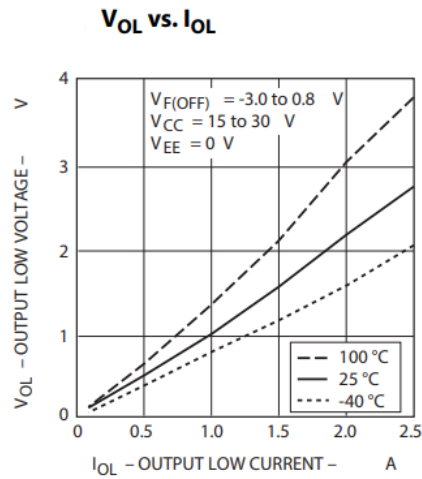


Figura 3.15: V_{OL} vs I_{OL}

El valor V_{OL} corresponde a $2[V]$ ya que es un valor conservativo para un valor máximo de corriente igual a $2.5[A]$, como se puede observar en la figura 3.15, imagen en donde se deduce que el circuito está operando a $40^{\circ}C$. Mientras menor sea el valor de R_g , menos ideal se hace el voltaje aplicado por el optoacoplador. Esto resulta en valores máximos de corriente I_{OL} menores de lo predicho por este análisis.

Para la ecuación 3.9, se tienen los siguientes valores

$$R_g = \frac{15[V] + 8,7[V] - 2[V]}{2,5[A]} = 8,68[\Omega] \quad (3.10)$$

Con este resultado, se aproxima el valor de R_g a $10[\Omega]$, que cumple con la desigualdad de 3.9 y que además es un valor estándar que puede ser encontrado de forma fácil en cualquier proveedor.

3.3.3. Etapa de Medición

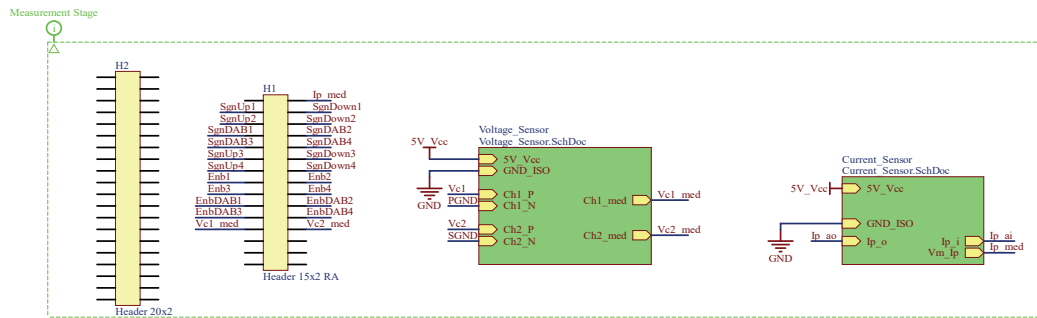


Figura 3.16: Circuito esquemático de la etapa de sensores y entradas/salidas del microcontrolador en capa alta.

Por último, se necesita del bloque de medición para llevar a cabo la celda, bloque que se compone por sensores de voltaje, sensor de corriente y el conector que permitirá la comunicación entre la celda de potencia y la celda de control, en donde se encontrará un MCU que realizará medición y control sobre la celda de potencia. Dicho bloque se puede observar en la figura 3.16, dentro de la franja color verde.

Header MCU

Este conector H1 esta inserto en la celda de potencia y tiene por finalidad permitir la comunicación entre la celda de potencia y la celda de control, tal como se dijo anteriormente. Para esto, se consideró la utilización de un conector macho con abrazaderas, con la finalidad de que se pueda añadir a un par de conectores hembra el respectivo cable plano que permitirá el traspaso de señales. El conector a utilizar corresponde a un Header 15x2 modelo XG4A-3034, marca Omron, que se eligió ya que, a pesar de que no se utilice la totalidad de sus puertos, se puede permite actualizar con posterioridad la PCB de la celda, dando la opción de utilizar los pines que no fueron utilizados en un inicio.

Nota: *Es necesario mencionar que faltaron agregar la alimentación de 3.3[V] necesaria para el microcontrolador y eliminar las señales Enb1, Enb2, Enb3 y Enb4, dado el funcionamiento del Gate Driver descrito anteriormente.*

Sensores de Voltaje

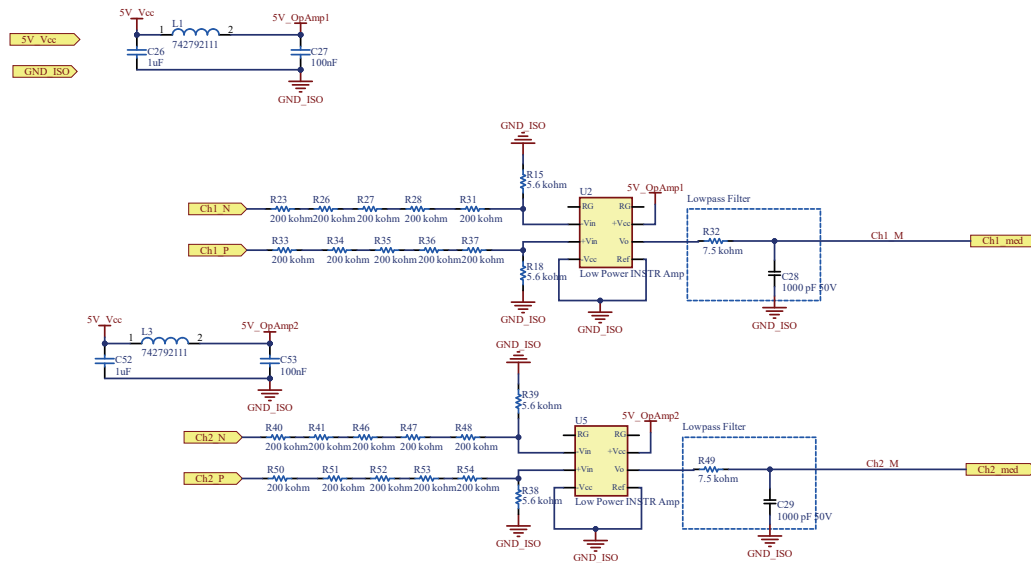


Figura 3.17: Circuito esquemático del sensor de voltaje para medición de tensión en ambos enlaces DC.

Los sensores de voltaje son dos y tienen por finalidad realizar la medición del enlace DC de entrada y de salida, por lo que fue necesario la utilización de dos arreglos de amplificadores diferenciales, tal como se muestra en la figura 3.17.

Para la medición de voltaje, se propuso utilizar el empaquetado INA121, cuya entrada esta constituida por transistores efecto campo (FET) y ofrece gran precisión. El circuito se muestra en detalle en la figura 3.18.

Para poder utilizar este empaquetado, fue necesaria la utilización de la tabla que se muestra en la figura 3.18, en donde se puede modificar el valor de R_G para obtener ganancias superior a 1 ó también se puede dejar sin conexión para tener una ganancia igual a 1. Lo que hizo para poder medir el voltaje en el enlace DC, fue ocupar la fórmula para V_o que se muestra en la figura 3.18 considerando que

$$V_{IN}^+ - V_{IN}^- = 3,3[V] \quad (3.11)$$

De esta forma, se tendrá una ganancia $G = 1$ y se reducirán los 600[V] correspondientes al voltaje máximo del enlace DC a través de divisores resistivos. Lo que se busca, es que la señal de medición que envíe el integrado tenga un valor máximo de 3,3[V], para que pueda ser procesada por un microcontralador cuya alimentación sea del mismo voltaje. Por lo tanto, el divisor de tensión debe cumplir con lo siguiente:

$$\frac{3,3}{600} = \frac{R_2}{R_1 + R_2} \quad (3.12)$$

De esta manera, si se elige $R_1 = 1[M\Omega]$ como un valor estándar, entonces se tiene que $R_2 = 5,5[k\Omega]$. En la práctica, tal como se puede observar en la figura A.10, se dispuso de

cinco resistencias de $200[k\Omega]$ en serie 1206, debido al voltaje máximo que permite aguantar una resistencia de éstas dimensiones. Además y se eligió una resistencia de $5,6[k\Omega]$ como un valor cercano al R_2 teórico. De esta manera, el voltaje máximo se podrá medir a través de un ADC de un microcontrolador.

A la salida del empaquetado INA121, es necesario poner un filtro pasabajos, el cuál tiene por objetivo filtrar el ruido proveniente de las conmutaciones del rectificador y el inversor. De esta forma, se busca que el filtro pasabajos tenga una frecuencia de corte de $20[kHz]$.

$$f_c = \frac{1}{2\pi RC} \quad (3.13)$$

De esta forma, si se elige un valor de $C = 1000[pF]$, se obtiene un valor teórico de $7,95[k\Omega]$, para lo que se elige una R real de $R = 7,5[k\Omega]$, que conlleva a tener una frecuencia de corte igual a $f_c = 21,22[kHz]$.

Por último, se utiliza una ferrita o *Ferrite Bead* en conjunto con los capacitores de filtro para mejorar la alimentación de los integrados y así permitir tener mediciones que no se vean alteradas por problemas con el ruido de alta frecuencia. Una ferrita es una componente pasiva que elimina el ruido de alta frecuencia dentro de un amplio rango de frecuencia. Se recomienda el uso de ferritas para tener control sobre las señales de comunicación en la PCB, dado que, si se conoce la frecuencia de conmutación de los bits de estado, se puede conocer la impedancia exacta que tendrá esta ferrita. Así, se vuelve resistivo en su rango de frecuencia previsto y disipa la energía del ruido en forma de calor. Por lo tanto, si se conoce la frecuencia de trabajo de las señales de comunicación, se puede tener un control preciso sobre el valor de impedancia necesario para trabajar y un control sobre el ruido electromagnético presente. Se conecta en serie a la fuente de alimentación y a menudo es combinada con capacitores a tierra a ambos lados de ésta componente. Esta componente se comporta como una impedancia de $26[\Omega]$ a una frecuencia de $100[MHz]$.

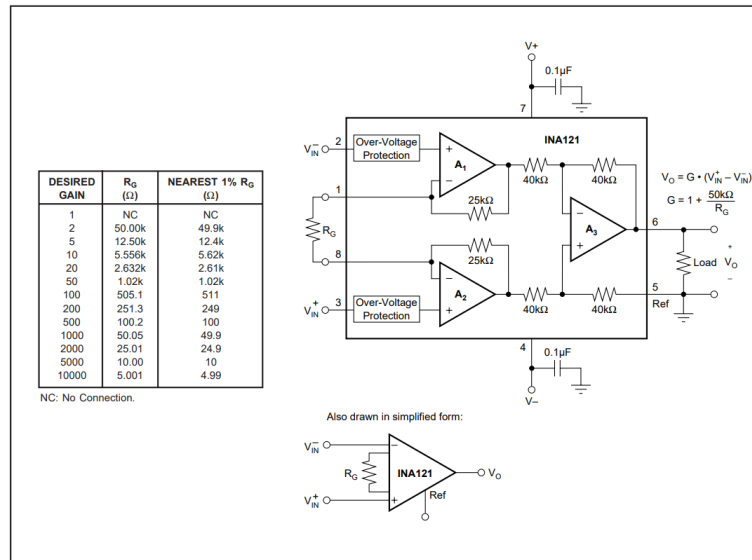


Figura 3.18: INA121

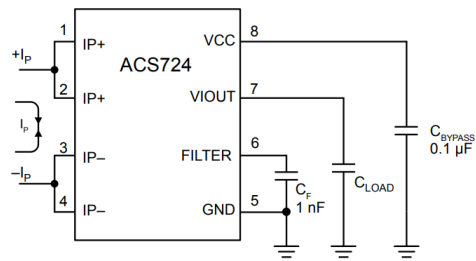


Figura 3.20: Sensor de Corriente ACS724

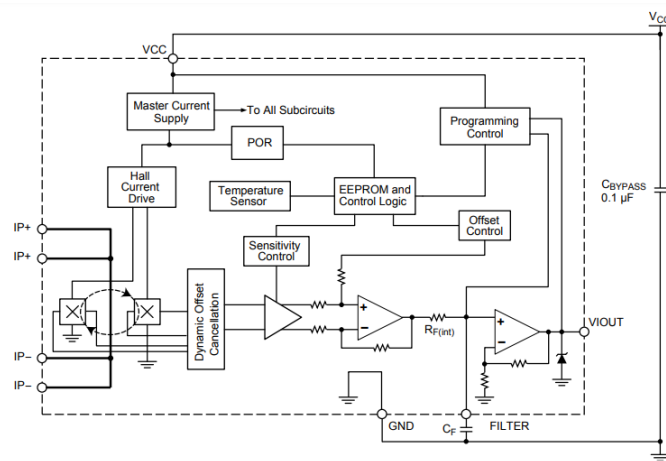


Figura 3.21: Circuito Sensor de Corriente ACS724

3.4. Circuito Impreso

Una vez implementado el circuito esquemático, se procede a compilar para verificar que no existan errores de conexión entre las componentes. Luego de eso, se actualiza el archivo PCB y se obtiene las plantillas o footprints de las componentes que en un inicio fueron elegidas para el desarrollo de los esquemáticos. Por lo tanto, en esta etapa se posicionarán las componentes en la PCB.

Lo primero que se realiza, es la configuración del *Layer Stack Manager* que proporciona el programa. Se fijarán parámetros importantes como las dimensiones y formas de la PCB, además de definir la cantidad de capas que tendrá, en donde posicionarán las diferentes pistas de cobre para la conexión de componentes. Con respecto a las dimensiones y la forma de la PCB, se elige una forma convencional rectangular limitando el ancho por el rack, cuyas dimensiones son $10\text{cm} \times 26\text{cm}$. Una de las consideraciones que se tiene con respecto a la distribución de componentes es que se realiza un diseño simétrico, lo que quiere decir que la PCB tiene una división vertical que separa en dos partes similares el interior de la celda, para una distribución de componentes simétrica.

3.4.1. Top Layer: High Power

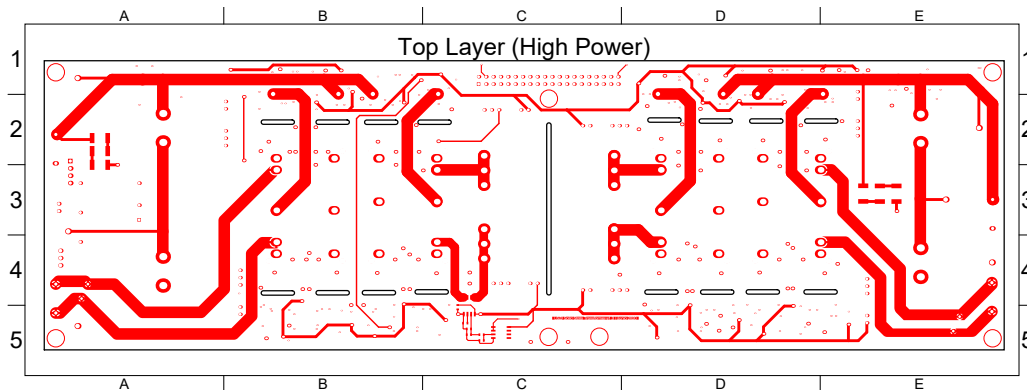


Figura 3.22: Top Layer

Esta capa está destinada en su mayoría a la conexión de pistas que permiten el flujo de potencia de la celda, además de permitir la conexión a red, la inyección y extracción de potencia de los enlaces DC y la aislación mediante un transformador de alta frecuencia. Esta capa es la primera en desarrollarse; Define el posicionamiento de componentes y la conexión de las demás capas. En su mayoría existen pista de cobre de alta potencia, pero adicional a estas son necesarias las pistas que permitirá la medición de tensiones y corrientes.

Para la elección del ancho de pistas y teniendo en cuenta la corriente máxima que puede circular por la celda, se utilizó el programa *Saturn PCB Design*, el cuál permite obtener la pista deseada para la corriente requerida, tal como se puede observar en la figura A.11. Se puede observar en la figura que para un ancho de pista de 4[mm] se podría hacer circular una corriente igual a 12.5[A] . Es por esto que se fija el ancho para las pista de potencia en 4[mm] . Con respecto a las componentes de medición que utilizan esta capa, se tienen las resistencia de descarga del enlace DC y el sensor de corriente.

Para la distribución espacial de las resistencias de descarga, fue necesario tener en cuenta la distancia entre ellas para evitar un cortocircuito debido al alto voltaje y la distancia.

Para esta capa de potencia, se tomaron en cuenta normas de seguridad y aislación.

IPC-2221 es generalmente aceptada en la industria electrónica como un estándar de diseño de PCB. Dentro de esta norma, se especifica la separación entre componentes que se requiere para soportar un voltaje dado en términos de espacio libre (*clearence*) y fuga (*creepage*).

Creepage

La distancia *creepage* es definida como el camino más corto entre dos materiales conductores medido a lo largo de la superficie de un aislante, el cuál está entre ellos. La generación de un camino conductor a lo largo de la superficie de aislación debido al alto voltaje aplicado por largo tiempo, está relacionado al valor RMS, grados de polución y características del material aislante. Cabe señalar que la ruptura de la distancia *creepage* es un fenómeno lento determinado por un voltaje dc o rms en lugar de eventos puntuales de fugas de voltaje. Estas fugas pueden durar días, semanas o incluso meses antes de que se presente una falla.

Así, con estos parámetros se calcula que la distancia mínima entre conductores debía ser 2.5[mm], para evitar riesgos de fugas.

Clearence

La distancia *clearence* describe la distancia más corta entre dos materiales conductores medida a través del aire. Una distancia adecuada previene la ionización del entrehierro y posterior flameo. Similar a la distancia *creepage*, el grado de polución, la temperatura y la humedad relativa influyen en la aparición de una falla. Esta falla es un rápido fenómeno en donde el daño puede ser causado por un pulso de corta duración. Por lo tanto, hay un voltaje máximo, incluyendo transientes, que son usados para determinar el espacio requerido. La distancia *clearence* se dimensionará de manera que los transientes de sobretensión que puedan ingresar al equipo y los voltajes máximos que se puedan generar dentro del equipo no rompan el espacio libre.

En base a la información anteriormente mencionada, se muestra la siguiente tabla: Con la información mostrada en la tabla, se define una distancia mínima entre conectores de 2.5[mm].

3.4.2. Layer 1: GND y Layer 2: GND ISO

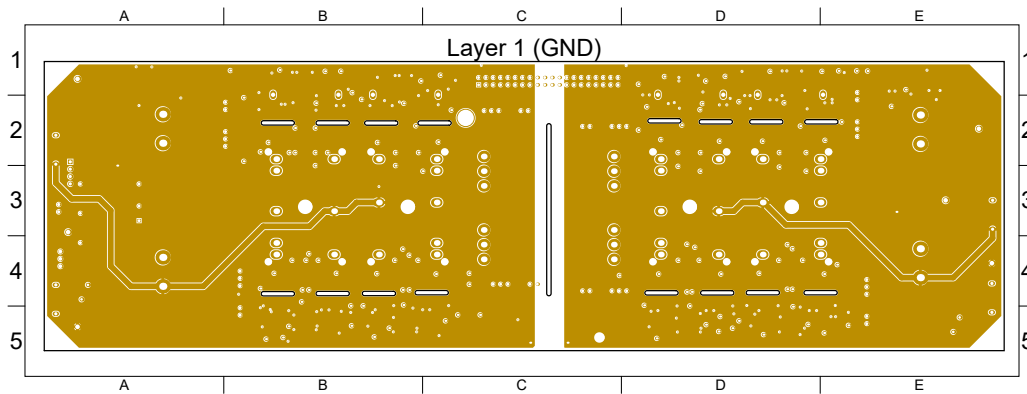


Figura 3.23: GND

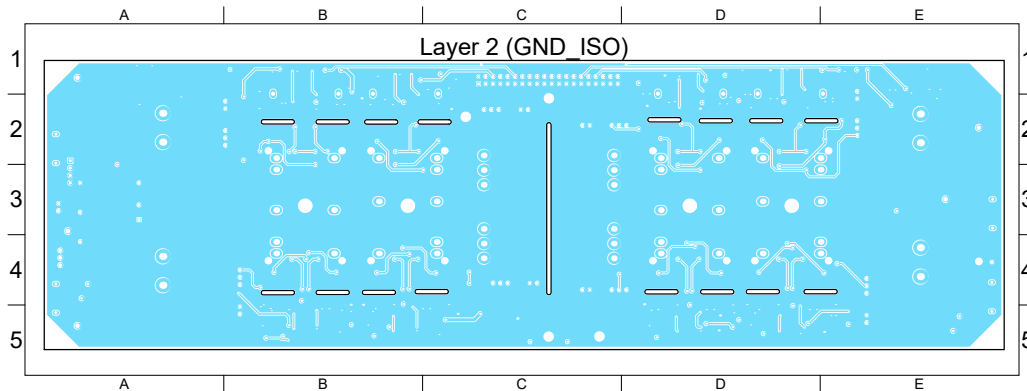


Figura 3.24: GND ISO

Para estas capas se consideró realizar un plano, a diferencia de la capa anterior, que se elaboró en base a pistas de cobre.

Un *plano de tierra* en una PCB es una capa laminada de cobre conectada al punto de conexión del circuito, generalmente una terminal de la fuente de alimentación. Sirve como camino de retorno para la corriente de muchas componentes diferentes.

Un plano de tierra se hace lo más grande posible (siempre que el diseño lo permita y lo requiera), cubriendo la mayor parte del área de la PCB que no está ocupada por pistas de circuito. Esto facilita el diseño eléctrico, permitiendo conectar a tierra cualquier componente sin tener que realizar pistas adicionales, ya que las componentes que necesiten conexión a tierra se conectarán a esta a través de vias. Este plano de cobre también permite que todas las componentes conectadas estén al mismo potencial de referencia; Para este caso, existe una referencia para las componentes de potencia dada por GND y una referencia para las componentes de baja potencia dada por GND ISO.

Para GND y GND ISO, la principal razón para utilizar un gran plano de tierra es suprimir EMI e interferencias a través de los bucles de tierra. Esto ayuda a evitar interferencia entre

las pistas de circuitos adyacentes. Cuando los circuitos digitales o las componentes que conmutan a alta frecuencia cambian de estado, los pulsos de corriente fluyen desde las componentes activas (transistores o circuitos integrados) a través del circuito a tierra. Si la fuente de alimentación y las pistas a tierra tienen una impedancia significativa, la caída de tensión a través de ellas puede crear pulsos de voltaje que agregarán ruido a las señales, contaminando otras partes del circuito (rebote de tierra). El área de conducción grande del plano de tierra tiene una impedancia mucho más baja que alguna pista del circuito, por lo que de esta forma los pulsos de corriente causan menos perturbación.

Para la tierra correspondiente a las señales de potencia (GND), se realiza una separación mediante un slot, ubicado por debajo del transformador de alta frecuencia. Esto tiene por finalidad separar la tierra del primario y del secundario, para permitir una aislación adecuada, además de tener en cuenta el *creepage*, ya que el slot permite aumentar la distancia para evitar fugas de voltaje. Así, GND se divide en PGND y SGND. Dentro de éste plano, se pueden observar pistas de cobre cuyo ancho es de $4[mm]$, que permiten entregar un camino definido a las señales de potencia y conectarse al plano correspondiente, sea PGND o SGND. Para el plano de tierra correspondiente a las señales de baja potencia, o sea GND ISO, se considera un plano único, el cuál se puede ver mayormente fraccionado producto de diferentes pistas que interconectan señales de baja potencia.

Por lo tanto, el objetivo es posicionar un plano de tierra para obtener el máximo rendimiento optimizando la integridad de señal.

3.4.3. Bottom Layer: Low Power

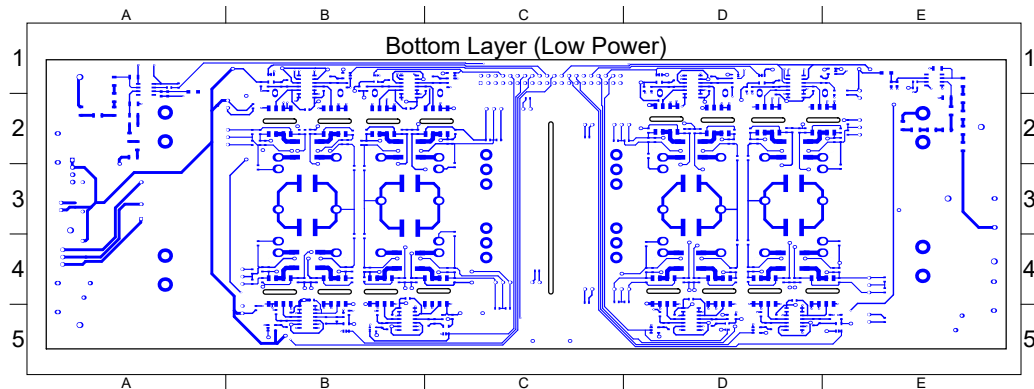


Figura 3.25: Bottom Layer

Por último, la capa inferior, Low Power Layer, esta destinada a las componentes de baja potencia, las cuales permiten realizar el control y medición. Dentro de las prioridades que se buscaron rescatar en esta capa, fue la distribución simétrica con respecto a los gate drivers, debido a que esto facilitaría la conexión de las pistas y mejoraría la distribución de componentes. Además, fue necesario añadir slots bajo los optoacopladores con la finalidad de mejorar la aislación en la PCB, ya que el slot o *air gap* tiene un nivel de ruptura mucho mayor que las superficies sin cobre de la placa. Así, mediante un slot se puede prevenir un arco eléctrico e incrementar la distancia más corta entre dos conductores medida a través del aire (*clearance*) y la distancia más corta medida entre dos conductores a través de la

superficie de aislación (*creepage*).

3.4.4. Diseño Finalizado

Luego de realizar el ruteo correspondiente de las componentes, se puede observar la primera versión de una celda de potencia para un transformador de estado sólido.

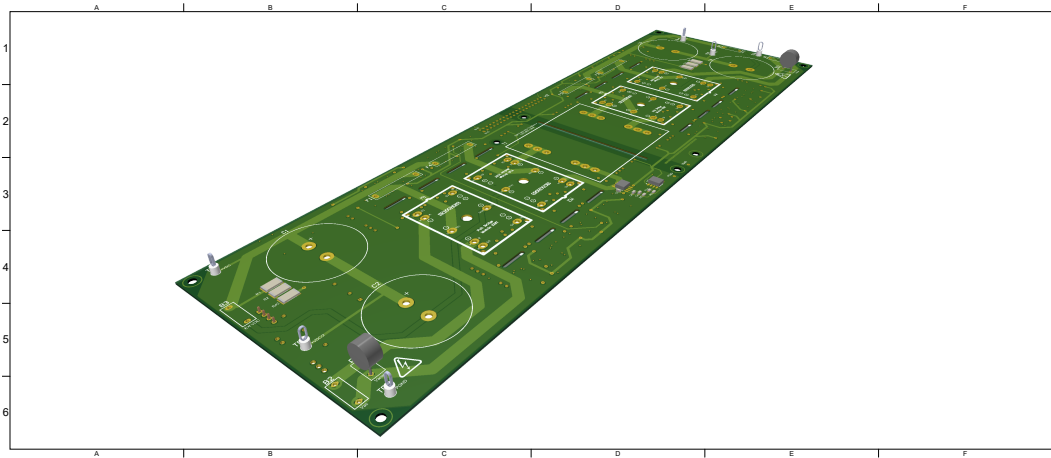


Figura 3.26: View 3D

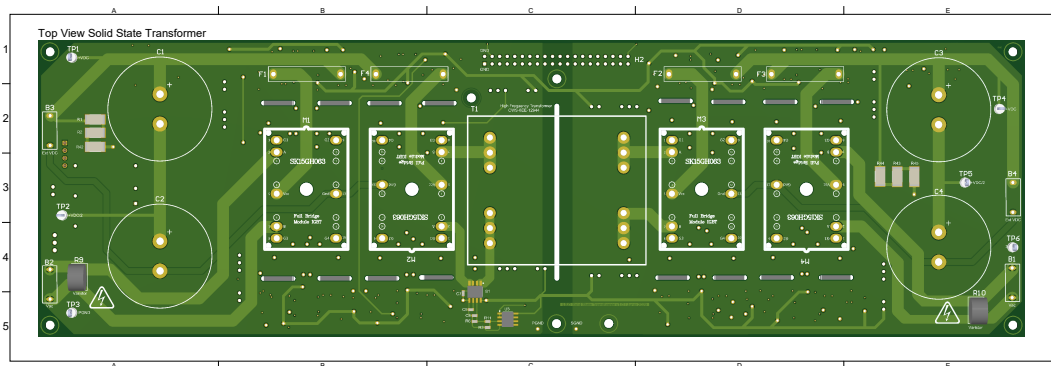


Figura 3.27: top 3D

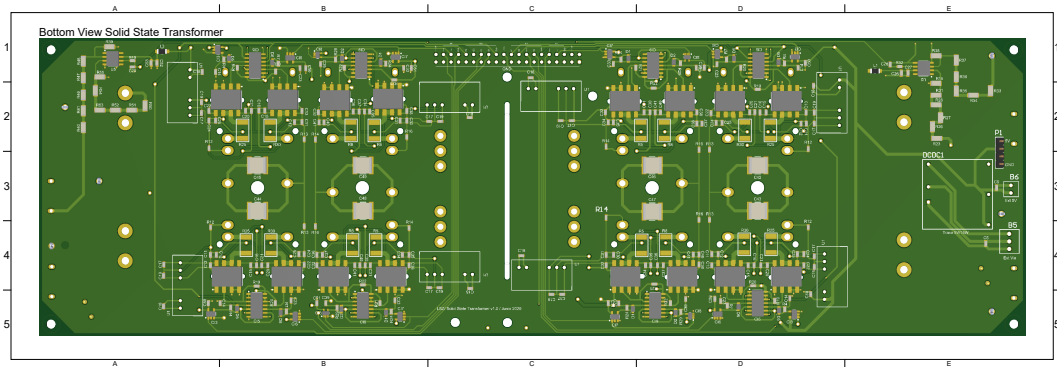


Figura 3.28: bottom 3D

3.5. Documentación Técnica y Archivos de Fabricación

3.5.1. Lista de materiales

Una vez realizada la PCB, se elabora la lista de componentes, tal como lo muestra la figura A.12, A.13 y A.14. Aquí, se puede observar que las componentes requeridas cuentan con información técnica como el número de fabricante, lo que permitirá su búsqueda de manera rápida.

Además de lo que figura en la lista de materiales proveniente de la PCB, es necesario añadir cosas extras que permitirán llevar a cabo mediciones y pruebas. Estos materiales son sujetadores, termopads, etc.

3.5.2. Archivos Gerber

Para que se pueda llevar a cabo el proceso de fabricación, es necesaria la generación de los archivos Gerber, los cuáles proporcionan información de cómo se distribuyen las pistas, vías y pads por cada capa, además de la capa destinada a serigrafía; de esta forma, se tiene una descripción gráfica de la PCB. Estos son archivos de texto ASCII que se componen de cuatro elementos:

- Parámetro de configuración
- Aberturas
- Coordenadas XY
- Comandos Draw y Flash

Estos archivos son enviados al fabricante luego de haber terminado el proyecto y comprobar cuidadosamente que se encuentren todos los archivos.

A continuación se muestran los archivos exportados de la PCB diseñada a través de las imágenes A.15 - A.24

3.5.3. Archivos NC Drill

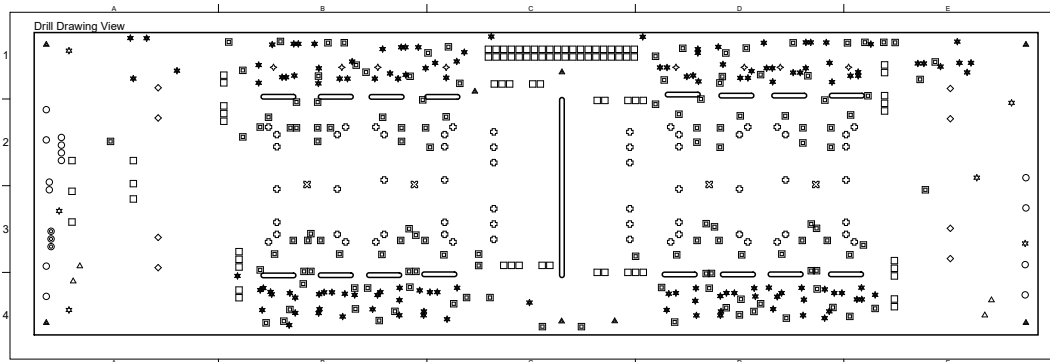


Figura 3.29: Drill

El archivo NC Drill describe el archivo requerido por los fabricantes para controlar las máquinas CNC que perforarán las tarjetas de circuito impreso. Usualmente es un archivo en formato texto que contiene la información del diámetro de las herramientas a usar así como las coordenadas de las perforaciones de las tarjetas.

A continuación se muestra el archivo exportado del proyecto en la figura 3.29.

3.5.4. Archivo Centroida

Este archivo es opcional y es especial para montaje, utilizado para programar rápidamente las máquinas de montaje. Esto también se conoce como inserción, *Pick and Place* o datos XY. Este archivo describe la posición y orientación de todas las componentes de montaje superficial, lo que incluye la referencia, posición X e Y, rotación y lado de la placa (superior o inferior). Este archivo sólo admite componentes de montaje superficial.

3.5.5. Costo por Unidad

A continuación se muestra el costo unitario para llevar a cabo una producción de 10 y de 100 prototipos, a través de las tablas 3.1 y 3.2, respectivamente. Para añadir los costos de fabricación se tomó en cuenta el fabricante *PCBWay*. Las componentes utilizadas para el cálculo del costo se puede analizar en las figuras A.12, A.13 y A.14.

Producción 10 Unidades	
Costo Fabricación PCB	US \$19.8
Costo de Componentes	US \$475.8
Costo Total	US \$495.6

Tabla 3.1: Costos total unitario para realizar 10 unidades.

Producción 100 Unidades	
Costo Fabricación PCB	US \$6.2
Costo de Componentes	US \$370.9
Costo Total	US \$337.1

Tabla 3.2: Costos total unitario para realizar 100 unidades.

Dado que cada celda de potencia esta diseñada para permitir un flujo de 2[kW], se podría hacer la comparación de precios con un transformador convencional cuya potencia pueda ser escalada por medio de la incorporación de celdas de potencia. Por lo tanto, se puede realizar la comparación entre un transformador convencional y otro transformador de estado sólido modular, ambos de la misma potencia nominal (para la comparación de precios, se debe tomar el cuenta el costo por volumen del transformador convencional que otorgue un fabricante, ya que al requerir mayor cantidad de transformadores, menor es el costo unitario).

CONCLUSIONES

4.1. Resumen

Se reconoce que los transformadores convencionales han sido un elemento importante en distribución de energía eléctrica. Sin embargo estos transformadores han mostrado problemas esenciales para el trabajo con redes modernas de potencia tales como control de flujo de potencia y detección de fallas, redes que además incluyen una creciente generación de energía distribuida basándose en energías renovables, vehículos eléctricos, incorporación de elementos de almacenamiento y esquemas de control basados en comunicación e información. En este nuevo escenario, el transformador convencional posee varias desventajas, tales como el tener un gran volumen y peso además de que posee un comportamiento pasivo en términos de transientes, estabilidad y regulación de voltaje. Es así como el SST pretende corregir las desventajas mostradas por el transformador convencional, aún cuando presenta menor eficiencia, ya que se caracteriza por tener una alta densidad de potencia, un control de calidad de energía y además una distribución eficiente de la energía gracias a su sistema de comunicación, siendo un elemento activo en sistemas de potencia modernos que transforman y descentralizan las redes eléctricas convencionales, para integrar y generar interacción entre los sistemas de generación distribuida.

En este trabajo de memoria se elaboró un prototipo para una celda de potencia de un transformador de estado sólido, el cuál fue diseñado mediante dos convertidores de dos etapas (ac/dc , dc/ac), cada uno con un enlace DC disponible, conectados a ambos lados de un transformador de alta frecuencia, el cuál opera a 100[KHz]. Esta celda permite operar con un voltaje de entrada de $220V_{rms}$ y además de mediciones de voltaje en los enlaces DC y medición de corriente de entrada al primario del transformador de alta frecuencia, con la finalidad que dichas mediciones puedan ser adquiridas por un micro controlador que genere los disparos de los semiconductores en los convertidores de potencia.

4.2. Conclusiones

En el trabajo realizado en esta memoria, se pudo concluir que las normas IPC contribuyen no solo a restringir el diseño en base a las consideraciones técnicas que se tienen para la

celda, sino que además permiten tener presente consideraciones que tienen por objetivo lograr un mejor desempeño de los diseños, tales como las normas relacionadas con *creepage* y *clearance* para lograr estándares comerciales. Además, gran parte del trabajo de diseño de la PCB se lo llevan los circuitos auxiliares, que permiten prevenir fallas en la celda de potencia y lograr que el desempeño de ésta sea lo más parecido a lo que se determina en la teoría. Dentro de las consideraciones de diseño, es importante que las señales dentro de la celda sean lo más limpia posible, para lo cual se generan planos de tierra que permiten una reducción de interferencia y EMI para optimizar la integridad de señal.

En conclusión, el trabajo de diseño cumple un rol importante, tan importante como el diseño teórico y simulación de la celda de potencia, ya que permite realizar e implementar un proyecto para que éste se considere funcional, logrando de alguna manera coincidir con los resultados teóricos. Así, es necesario adquirir conocimiento sobre normas y estrategias de diseño de PCB, ya que un diseño profesional será fiel a la teoría que lo antecede, logrando de esta forma la funcionalidad que se espera. Además de esto, al diseñar placas no solamente se deben tener en cuenta las restricciones técnicas propuestas por las normas IPC y restricciones del usuario, sino que es necesario considerar las restricciones que imponen los fabricantes con respecto a la elaboración de la placa. Esto hace necesaria la comunicación con el fabricante, para conocer las reglas de diseño que ellos manejan y elaborar la PCB tomando en cuenta sus requerimientos. Esto da a entender que conocer los procesos de fabricación permite desarrollar un diseño consciente de las limitaciones técnicas del fabricante para optimizar el proceso de diseño. Por otro lado, es necesario tener una idea del presupuesto disponible para realizar un diseño de PCB, para lo cual no sólo es necesario conocer el precio por volumen de las componentes y el precio que tiene la elaboración de las placas, sino que también es necesario conocer el stock y si aún existe producción de las componentes solicitadas, ya que no tener en cuenta esta información podría modificar de forma drástica el diseño, por lo que es necesario tomar en cuenta estas medidas para evitar estos riesgos.

El prototipo diseñado corresponde a una celda de potencia para un SST modular, elección que trae como ventaja la interconexión entre celdas para permitir la conexión a red y reemplazos de celdas en caso de fallas, con el costo de un control que tiene mayor complejidad en comparación con las otras arquitecturas. Por último, este prototipo pretende ser parte de las distintas configuraciones experimentales de SST que existen en todo el mundo, que se presentan con sus respectivas arquitecturas de diseño y control.

4.3. Trabajo Futuro

Dentro de los trabajos futuros, se encuentra la implementación de la celda, obteniendo mediciones en lazo abierto y cerrado, además de conectar varias celdas en serie o en paralelo. De esta forma, se podrían conocer las mejoras necesarias que se deben realizar a la celda, lo que permitiría depurar errores y obtener una nueva versión de la PCB.

4.4. Modificaciones Celda de Potencia

Dentro de los elementos que se deben incorporar en la PCB, están los indicadores de falla y los indicadores de encendido y apagado, ambos indicadores LED, que permiten entregar información rápida a quienes manipulan esta celda de potencia. Además, se podría considerar la incorporación de semiconductores SiC, que permitirían una conmutación mayor y una potencia nominal mayores que las que se tienen los semiconductores de potencia actualmente. Dentro de lo que corresponde a alimentación auxiliar, es necesario indicar si se utiliza sólo

alimentación directa de 5[V] o se alimenta la placa con un voltaje entre 9 a 36[V]. Dentro de las modificaciones, se podría considerar reposicionar los fusibles, para que estos queden cerca de los varistores. De esta forma, se tiene cuidado con las componentes al interior de la celda y se podría reducir la cantidad de fusibles a la mitad. Además, para el diseño 3D se puede incorporar el modelo de las componentes, para poder tener una idea de cómo se verá la celda visualmente. Por último, a modo de ayudar en los procesos de fabricación se puede considerar la incorporación de fiduciales, que son agujeros que permiten llevar a cabo una mejor elaboración de las placas.

4.4.1. Diseño Transformador Alta frecuencia

La incorporación de un transformador de alta frecuencia en esta celda permitió dar funcionamiento al SST, dado que sus parámetros fueron considerados para la etapa de conversión de potencia central (DC/DC con aislación galbánica o DAB), en donde se pudo relacionar el flujo de potencia con parámetros como la relación de vueltas del transformador y fue necesaria la incorporación de la inductancia de dispersión del transformador de alta frecuencia para obtener la medición de la corriente en el primario, lo que permite saber si la potencia se esta inyectando o absorbiendo y en qué magnitud (la potencia esta en función de parámetros del transformador y de variables como el ciclo de trabajo y la magnitud de la corriente promedio en el primario).

Por lo tanto, la finalidad de realizar un diseño del transformador de alta frecuencia es optimizar su funcionamiento, reduciendo las pérdidas del núcleo, mejorando el flujo magnético y la determinando el calibre del cable incorporado en los devanados relacionado a la densidad de corriente obtenida, para obtener una corriente a través del transformador con menor rizado.

4.4.2. Convertidor Dual-Active-Bridge: Soft Switching

El principio de conmutación de voltaje cero o *zero voltage switching* (ZVS), también llamado *soft-switching*, se basa en la relación resonante entre la capacitancia snubber a través de cada dispositivo y la inductancia equivalente del circuito durante diferentes intervalos de conmutación. Esencialmente, durante las conmutaciones la corriente a través de una de los interruptores complementarios es interrumpida, pero debido a la energía transferida a la inductancia, la corriente aplicada a través del capacitor snubber y forzada a través del diodo antiparalelo de la compuerta.

La finalidad es diseñar una variante en la PCB que permita introducir un circuito con la finalidad de realizar *soft switching* para mejorar la eficiencia. Además, se pueden agregar capacitores correspondientes a Snubbers conectados a los interruptores de potencia; esto con la finalidad de poder alcanzar mayores frecuencias de conmutación y tener menores pérdidas.

4.4.3. Microcontrolador Incorporado

Se podría de incorporar un microcontrolador, con la finalidad que eliminar conectores entre la celda de potencia y la PCB de control, para centralizar en una misma placa el control y la actuación.

BIBLIOGRAFÍA

- [1] Felipe Ruiz, *Student Member, IEEE*, Marcelo A. Perez, *Senior Member, IEEE*, Jose R. Espinoza, *Member, IEEE* and Mariusz Malinowski, *Fellow, IEEE*, "Solid-State Transformer Structures and Controls"
- [2] A. Arias Quezada, "El Mercado Eléctrico en Chile", *Comisión Nacional de Energía (CNE), Superintendencia de Electricidad y Combustibles (SEC)*, May 2009. [Online]. Available: <http://www.emb.cl/electroindustria/articulo.mvc?xid=1172>
- [3] Hirsch A, Parag Y, Guerrero J (2018) "Microgrids: A review of technologies, key drivers, and outstanding issues." *Renew Sust Energ*, Rev 90: 402?411.
- [4] Huang AQ, Crow ML, Heydt GT, et al. (2011) "The future renewable electric energy delivery and management (FREEDM) System: The energy internet." *Proc IEEE* 99: 133?148.
- [5] Huber JE, Kolar JW (2019) "Applicability of solid-state transformers in today's and future distribution grids". *IEEE T Smart Grid* 10: 317?326
- [6] Rodrigues WA, Santana RAS, Cota APL, et al. (2016) "Integration of solid state transformer with DC microgrid system". *IEEE 2nd Annual Southern Power Electronics Conference*, Auckland, New Zealand.
- [7] F. Dijkhuizen and S. Norrga, "Fault Tolerant Operation of Power Converter with Cascaded Cells," in *Conference on Power Electronics and Applications (EPE)*, Birmingham, 2011, pp. 1?8.
- [8] P. Lezana, J. Pou, T. A. Meynard, J. Rodriguez, S. Ceballos, and F. Richardeau, "Survey on Fault Operation on Multilevel Inverters," *IEEE Transactions on Industrial Electronics*, vol. 57, no. 7, pp. 2207? 2218, Jul. 2010.
- [9] Liserre M, Buticchi G, Andresen M, et al. (2018) "The smart transformer: Impact on the electric grid and technology challenges". *IEEE Ind Electron Mag* 10: 46?58.
- [10] She, X., Huang, A. (2013, July). "Solid state transformer in the future smart electrical system". In *Power and Energy Society General Meeting (PES)*, 2013 IEEE (pp. 1-5). IEEE.
- [11] W. McMurray, "The thyristor electronic transformer: a power converter using a high-frequency link", *IEEE Transactions on Industry and General Applications*, vol. IGA-7, no. 4, pp. 451-457, July 1971.

- [12] K. Harada, F. Anan, K. Yamasaki, M. Jinno, Y. Kawata, and T. Nakashima, "Intelligent transformer," in *PESC Rec. 27th Annu. IEEE Power Electronics Specialists Conf.*, vol. 2. Piscataway, NJ: IEEE, June 1996, pp. 1337-1341. doi: 10.1109/PESC.1996.548755.
- [13] M. Kang, P. N. Enjeti, and I. J. Pitel, "Analysis and design of electronic transformers for electric power distribution system," *IEEE Trans. Power Electron.*, vol. 14, no. 6, pp. 1133-1141, Nov. 1999. doi: 10.1109/63.803407.
- [14] E. R. Ronan, S. D. Sudhoff, S. F. Glover, and D. L. Galloway, "A power electronic-based distribution transformer," *IEEE Trans. Power Del.*, vol. 17, no. 2, pp. 537-543, Apr. 2002. doi: 10.1109/61.997934.
- [15] A. Q. Huang, Q. Zhu, L. Wang, and L. Zhang, "15 kV SiC MOSFET: An enabling technology for medium voltage solid state transformers," *CPSS Trans. Power Electron. Appl.*, vol. 2, no. 2, pp. 118-130, 2017. doi: 10.24295/CPSSTPEA.2017.00012.
- [16] W. Shen, F. Wang, D. Boroyevich, and C. W. Tipton IV, "High-density nanocrystalline core transformer for high-power high-frequency resonant converter," *IEEE Trans. Ind. Appl.*, vol. 44, no. 1, pp. 213-222, Jan. 2008. doi: 10.1109/TIA.2007.912726.
- [17] R. Prochazka, J. Hlavacek, and K. Draxler, "Magnetic circuit of a high-voltage transformer up to 10 kHz," *IEEE Trans. Magn.*, vol. 51, no. 1, pp. 1-4, Jan. 2015. doi: 10.1109/TMAG.2014.2357784.
- [18] M. Leibl, G. Ortiz, and J. W. Kolar, "Design and experimental analysis of a medium-frequency transformer for solid-state transformer applications," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 5, no. 1, pp. 110-123, March 2017.
- [19] M. Malinowski, "Cascaded multilevel converters in recent research and applications," *Bull. Pol. Acad. Sci. Tech. Sci.*, vol. 65, no. 5, pp. 567-578, 2017. doi: 10.1515/bpasts-2017-0062. [Online]. Available: <https://content.sciendo.com/view/journals/bpasts/65/5/article-p567.xml>
- [20] C. Zhao et al., "Power electronic traction transformer? Medium voltage prototype," *IEEE Trans. Ind. Electron.*, vol. 61, no. 7, pp. 3257-3268, July 2014. doi: 10.1109/TIE.2013.2278960.
- [21] D. Dujic, G. K. Steinke, M. Bellini, M. Rahimo, L. Storasta, and J. K. Steinke, "Characterization of 6.5 kV IGBTs for high-power medium-frequency soft-switched applications," *IEEE Trans. Power Electron.*, vol. 29, no. 2, pp. 906-919, Feb. 2014. doi: 10.1109/TPEL.2013.2259264.
- [22] J. R. Aguero, E. Takayesu, D. Novosel, and R. Masiello, "Modernizing the grid: Challenges and opportunities for a sustainable future," *IEEE Power Energy Mag.*, vol. 15, no. 3, pp. 74-83, May 2017. doi: 10.1109/MPE.2017.2660819.
- [23] M. I. Henderson, D. Novosel, and M. L. Crow, "Electric power grid modernization trends, challenges, and opportunities," IEEE, Piscataway, NJ, Nov. 2017. [Online]. Available: <https://www.ieee.org/content/dam/ieee-org/ieee/web/org/about/corporate/ieee-industry-advisory-board/electric-power-grid-modernization.pdf>

- [24] A. Q. Huang, M. L. Crow, G. T. Heydt, J. P. Zheng, and S. J. Dale, "The future renewable electric energy delivery and management (FREEDM) system: The energy Internet," *Proc. IEEE*, vol. 99, no. 1, pp. 133?148, Jan. 2011. doi: 10.1109/JPROC.2010.2081330.
- [25] M. Liserre, G. Buticchi, M. Andresen, G. D. Carne, L. F. Costa, and Z. Zou, "The smart transformer: Impact on the electric grid and technology challenges," *IEEE Ind. Electron. Mag.*, vol. 10, no. 2, pp. 46?58, June 2016. doi:10.1109/MIE.2016.2551418.
- [26] K. Bhattacharya and J. Zhong, "Reactive power as an ancillary service," *IEEE Trans. Power Syst.*, vol. 16, no. 2, pp. 294?300, May 2001. doi: 10.1109/59.918301.
- [27] H. Qin and J. W. Kimball, "Closed-loop control of dc?dc dual-active-bridge converters driving single-phase inverters," *IEEE Trans. Power Electron.*, vol. 29, no. 2, pp. 1006?1017, Feb. 2014. doi: 10.1109/TPEL.2013.2257859.
- [28] L. F. Costa, G. D. Carne, G. Buticchi, and M. Liserre, "The smart transformer: A solidstate transformer tailored to provide ancillary services to the distribution grid," *IEEE Power Electron. Mag.*, vol. 4, no. 2, pp. 56?67, June 2017. doi: 10.1109/MPEL.2017.2692381.
- [29] H.H.H. De Silva, D.K.J.S. Jayamaha, Lidula Widanagama Arachchige, "Review on design and control of solid state transformer based microgrids", Article in *AIMS Energy*, December 2019.
- [30] Hunziker C, Schulz N (2017) "Potential of solid-state transformers for grid optimization in existing low-voltage grid environments". *Electr pow syst res* 146: 124?131.
- [31] Bui DM, Lien KY, Chen SL, et al. (2016) "Standards commonly used for microgrids-a research project to develop an industry microgrid standard in Taiwan". *Electr Pow Compo Sys* 44: 2143?2160.
- [32] Falcones S, Mao X, Ayyanar R (2010) "Topology comparison for solid state transformer implementation". *IEEE PES General Meeting*, Providence, RI, USA.
- [33] Khan MTA, Milani AA, Chakrabortty A, et al. (2017) "Dynamic modelling and feasibility analysis of a solid state transformer based power distribution system". *IEEE T Ind Appl* 54: 551?561.
- [34] Huber JE, Kolar JW (2019) "Applicability of solid-state transformers in today?s and future distribution grids". *IEEE T Smart Grid* 10: 317?326.
- [35] M. Andresen, L. F. Costa, G. Buticchi, and M. Liserre, "Smart transformer reliability and efficiency through modularity," in Proc. IEEE 8th Int. Power Electronics and Motion Control Conf. (IPEMC-ECCE Asia), May 2016, pp. 3241?3248. doi: 10.1109/IPEMC.2016.7512814.
- [36] X. Yu, X. She, X. Zhou, and A. Q. Huang, "Power management for dc microgrid enabled by solid-state transformer," *IEEE Transactions on Smart Grid*, vol. 5, no. 2, pp. 954?965, March 2014.
- [37] B. M. Grainger, G. F. Reed, A. R. Sparacino, and P. T. Lewis, "Power electronics for grid-scale energy storage," *Proceedings of the IEEE*, vol. 102, no. 6, pp. 1000?1013, June 2014.

- [38] C. Kumar, R. Zhu, G. Buticchi, and M. Liserre, "Sizing and soc management of a smart-transformer-based energy storage system," *IEEE Transactions on Industrial Electronics*, vol. 65, no. 8, pp. 6709–6718, Aug 2018.
- [39] X. Gao, F. Sossan, K. Christakou, M. Paolone, and M. Liserre, "Concurrent voltage control and dispatch of active distribution networks by means of smart transformer and storage," *IEEE Transactions on Industrial Electronics*, vol. 65, no. 8, pp. 6657–6666, Aug 2018.
- [40] A. Maitra, A. Sundaram, M. Gandhi, S. Bird, and S. Doss, "Intelligent universal transformer design and applications," in *CIREED 2009 - 20th International Conference and Exhibition on Electricity Distribution - Part 1*, June 2009, pp. 1–7.
- [41] X. She, A. Q. Huang, and R. Burgos, "Review of solid-state transformer technologies and their application in power distribution systems," *IEEE J. Emerg. Sel. Topics Power Electron.*, vol. 1, no. 3, pp. 186–198, Sept. 2013. doi: 10.1109/JESTPE.2013.2277917.
- [42] T. Zhao, L. Yang, J. Wang, and A. Q. Huang, "270 kva solid state transformer based on 10 kv sic power devices," in *2007 IEEE Electric Ship Technologies Symposium*, May 2007, pp. 145–149.
- [43] Friedeman M, Timmeren AV, Boelman E, et al. (2008) "Concept for a DC?low voltage house". *Smart Sustainable Built Environ* 2008: 85–94.
- [44] Carrasco JM, Franquelo LG, Bialasiewicz JT, et al. (2006) "Power electronic systems for the grid integration of renewable energy sources: A survey". *IEEE T Ind Electron* 53: 1002–1016
- [45] R. Ayyanar, R. Giri, and N. Mohan, "Active input-voltage and loadcurrent sharing in input-series and output-parallel connected modular dc-dc converters using dynamic input-voltage reference scheme," *IEEE Transactions on Power Electronics*, vol. 19, no. 6, pp. 1462–1473, Nov 2004.
- [46] J. W. Kimball, J. T. Mossoba, and P. T. Krein, "A stabilizing, highperformance controller for input series-output parallel converters," *IEEE Transactions on Power Electronics*, vol. 23, no. 3, pp. 1416–1427, May 2008.
- [47] Khan MO, Jamali SZ, Noh CH, et al. (2018) "A Load flow analysis for AC-DC hybrid distribution network incorporated with distributed energy resources for different grid scenarios". *Energy* 11: 367–382.
- [48] R. Raju, M. Dame, and R. Steigerwald, "Solid-state transformers using silicon carbide-based modular building blocks," in *2017 IEEE 12th International Conference on Power Electronics and Drive Systems (PEDS)*, Dec 2017, pp. 1–7.
- [49] D. Wang, J. Tian, C. Mao, J. Lu, Y. Duan, J. Qiu, and H. Cai, "A 10- kv/400-v 500-kva electronic power transformer," *IEEE Transactions on Industrial Electronics*, vol. 63, no. 11, pp. 6653–6663, Nov 2016.
- [50] B. Zhao, Q. Song, L. Jianguo, and W. Liu, "A modular-multilevel-dclink front-to-front dc solid state transformer based on high-frequency dual active phase-shift for hvdc grid integration," *IEEE Transactions on Industrial Electronics*, vol. PP, no. 99, pp. 1–1, 2017.

- [51] S. Bifaretti, P. Zanchetta, A. Watson, L. Tarisciotti, and J. C. Clare, "Advanced power electronic conversion and control system for universal and flexible power management," *IEEE Transactions on Smart Grid*, vol. 2, no. 2, pp. 231-243, June 2011.
- [52] Z. Zheng, Z. Gao, C. Gu, L. Xu, K. Wang, and Y. Li, "Stability and voltage balance control of a modular converter with multiwinding high-frequency transformer," *IEEE Transactions on Power Electronics*, vol. 29, no. 8, pp. 4183-4194, Aug 2014.
- [53] G. Buticchi, M. Andresen, M. Wutti, and M. Liserre, "Lifetime-based power routing of a quadruple active bridge dc/dc converter," *IEEE Transactions on Power Electronics*, vol. 32, no. 11, pp. 8892-8903, Nov 2017.
- [54] C. Gu, Z. Zheng, L. Xu, K. Wang, and Y. Li, "Modeling and control of a multiport power electronic transformer (pet) for electric traction applications," *IEEE Transactions on Power Electronics*, vol. 31, no. 2, pp. 915-927, Feb 2016.
- [55] S. Falcones, R. Ayyanar, and X. Mao, "A dc-dc multiport-converterbased solid-state transformer integrating distributed generation and storage," *IEEE Transactions on Power Electronics*, vol. 28, no. 5, pp. 2192-2203, May 2013.
- [56] "Solid State Transformer Market Research Report: By Component (Converters, Switches), by Product (Distribution Transformer, Traction Transformer, Power Transformer), by Application (Traction Locomotives, EV Charging Stations)? Global Forecast till 2023" ID: MRFR/SEM/4401-HCR, September 2020. [Online]. Available: <https://www.marketresearchfuture.com/reports/solid-state-transformer-market-5857>
- [57] H. H. H. De Silva, D.K.J.S. Jayamaha and N.W.A. Lidula, "Review on design and control of solid state transformer based microgrids," *AIMS Energy*, 7(6): 901-923, DOI: 10.3934/energy.2019.6.901.
- [58] Huang AQ, Crow ML, Heydt GT, et al. (2011) "The future renewable electric energy delivery and management (FREEDM) System: The energy internet," *Proc IEEE* 99: 133-148.
- [59] Bifaretti S, Zanchetta P, Watson A, et al. (2011) "Advanced power electronic conversion and control system for universal and flexible power management". *IEEE T Smart Grid* 2: 231-243.
- [60] Rodrigues WA, Morais LMF, Oliveira TR, et al. (2017) "Analysis of solid state transformer based microgrid system". 2016 *IEEE International Conference on Industry Applications (INDUSCON)*, Curitiba, Brazil.
- [61] She X (2013) "Control and design of a high voltage solid state transformer and its integration with renewable energy resources and microgrid system". North Carolina State University, Raleigh, North Carolina. Available from: <https://repository.lib.ncsu.edu/bitstream/handle/1840.16/9027/etd.pdf?sequence=1&isAllowed=y>.
- [62] Islam MR, Muttaqi KM, Sutanto D, et al. (2018) "Design and implementation of amorphous magnetic material common magnetic bus for the replacement of common DC bus". *IEEE T Magn* 54: 1-4.
- [63] L. Heinemann, "An actively cooled high power, high frequency transformer with high insulation capability," in *APEC*. Seventeenth Annual

- [64] Bodgan M. Wilamowski, J. David Irwin, "The Industrial Electronics Handbook, Power Electronics and Motor Drives,"

Apéndice A

ANEXO

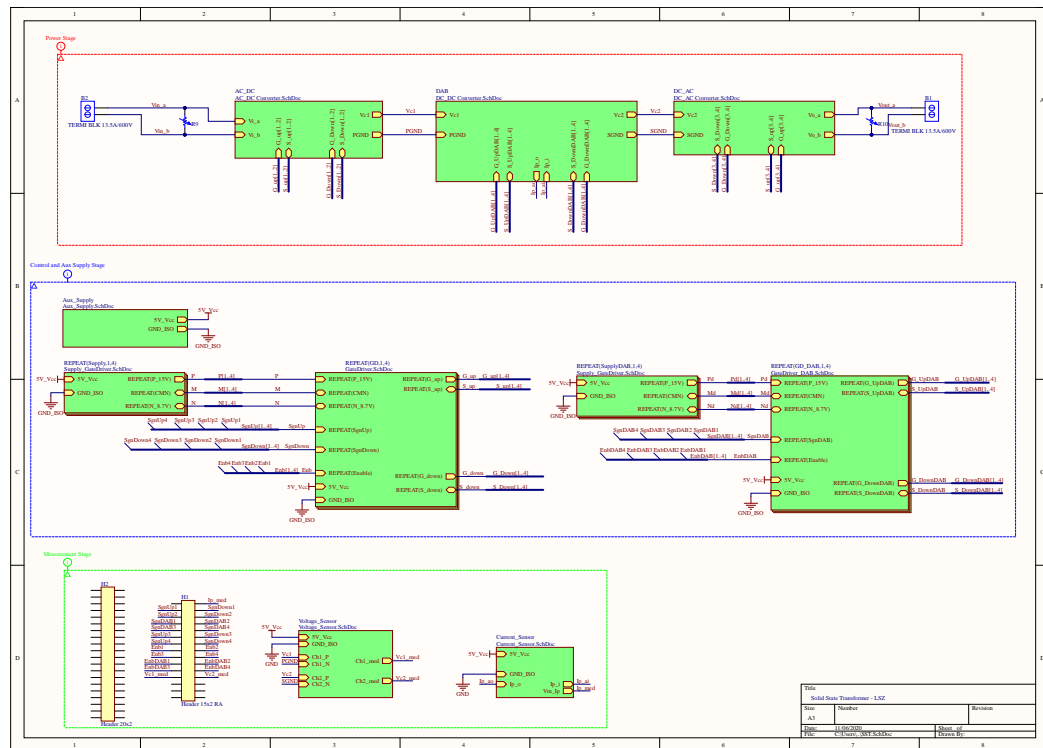


Figura A.1: Esquemático SST

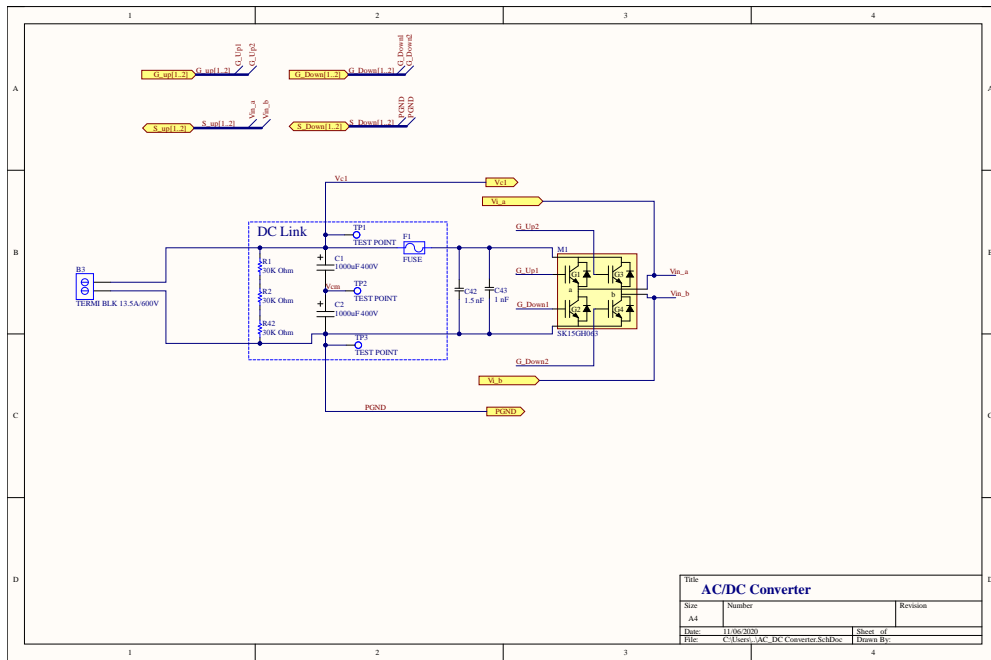


Figura A.2: Rectificador entrada

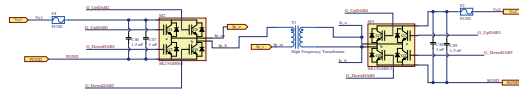


Figura A.3: Dual Active Bridge

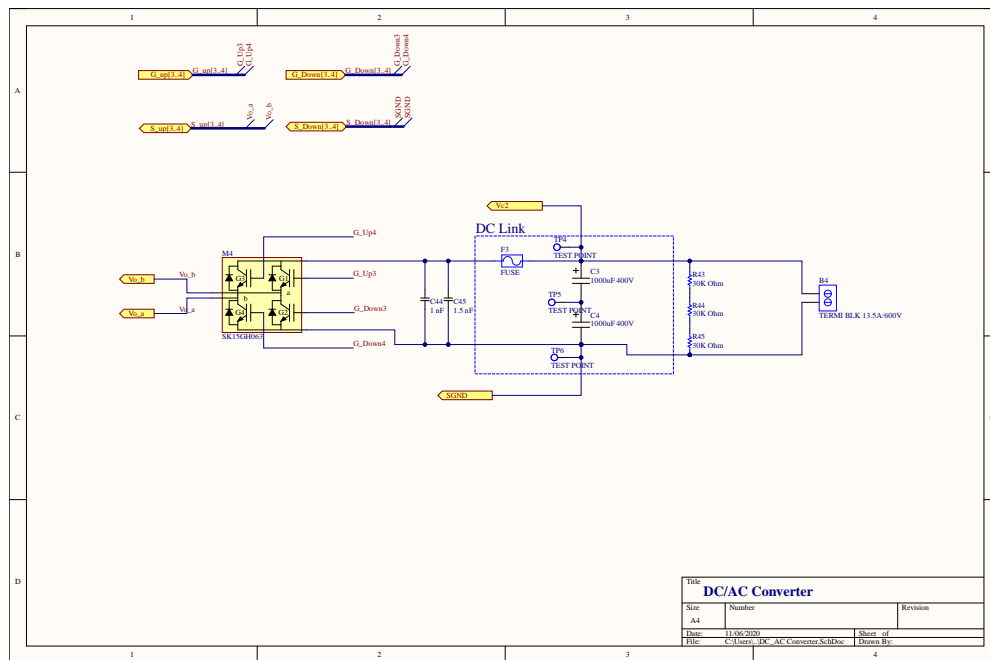


Figura A.4: Inversor salida

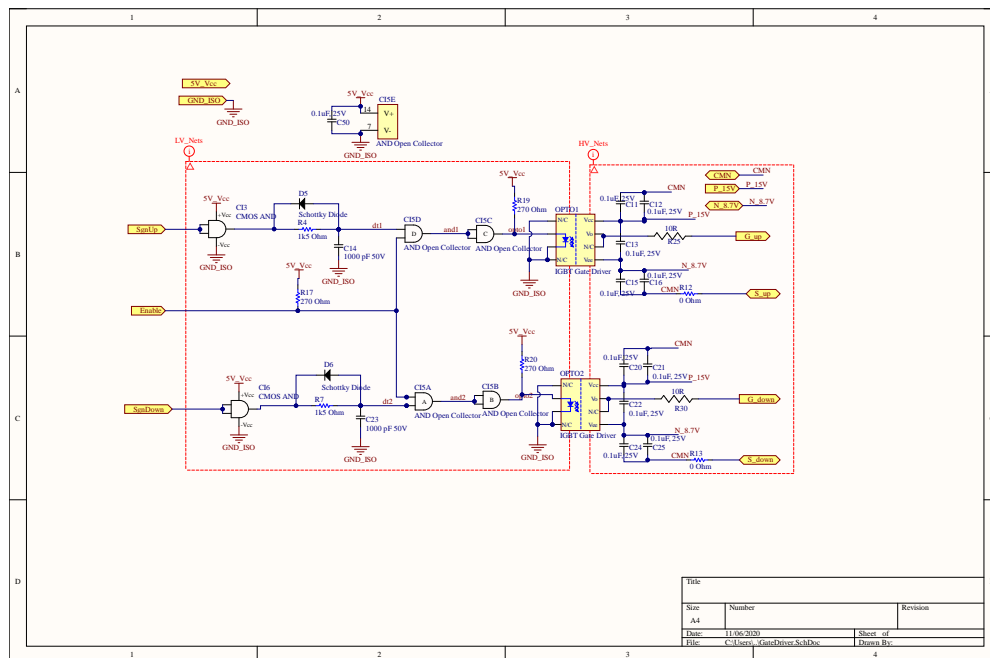


Figura A.5: Gate Driver

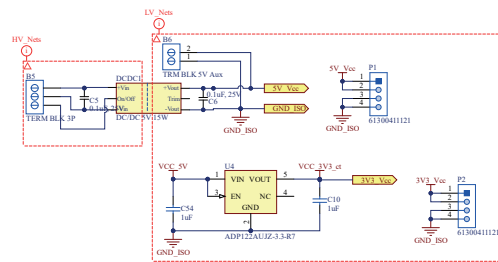


Figura A.8: Aux Supply

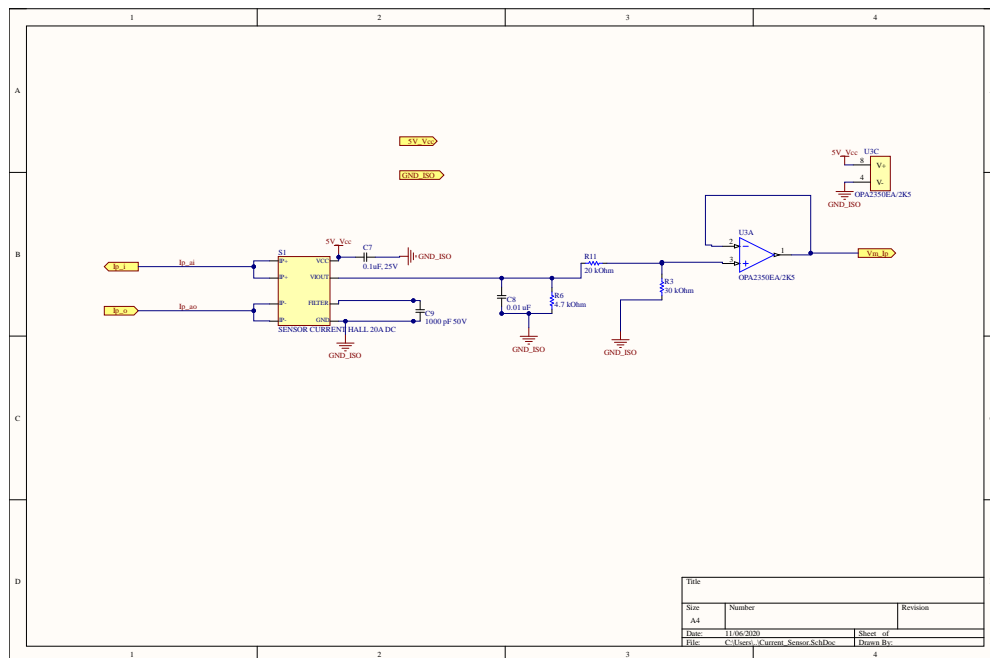


Figura A.9: Current Sensor

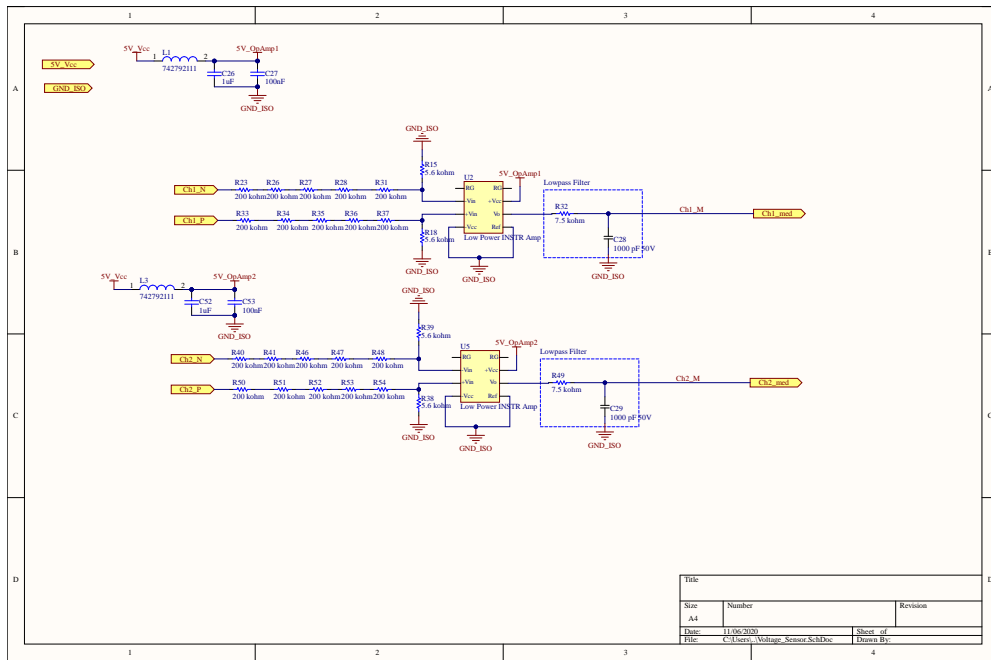


Figura A.10: Voltage Sensor

Saturn PCB Design, Inc. - PCB Toolkit V7.11 - www.saturnpcb.com

File Program Function Tools Help | Contact Saturn PCB Design, Inc.

Conductor Spacing Conductor Impedance Conversion Data Planar Inductors PDN Calculator Thermal Fusing Current
 Embedded Resistors PPM Calculator Crosstalk Calculator Wavelength Calculator Er Effective Ohm's Law Reactance
 Via Properties Conductor Properties Bandwidth & Max Conductor Length Differential Pairs Padstack Calculator Mechanical Information

Conductor Characteristics

Solve For
 Amperage Conductor Width

Plane Present?
 No Yes

Conductor Width: **4 mm**

Conductor Length: **25.4 mm**

PCB Thickness: **1.5748 mm**

Frequency: AC DC
1 MHz

Distance to Plane: **0.071 mm**

Parallel Conductors?
 No Yes

IPC-2152 with modifiers mode Etch Factor: 1:1

Skin Depth: **66.00620 um**

Power Dissipation: **0.31388 Watts**

Conductor DC Resistance: **0.00200 Ohms**

Skin Depth Percentage: **100%**

Power Dissipation in dBm: **24.9676 dBm**

Conductor Cross Section: **0.275 Sq.mm**

Voltage Drop: **0.0251 Volts**

Conductor Current: **12.5262 Amps**

Options

Base Copper Weight
 9um 18um 35um 53um 70um 88um 106um 142um 178um

Units
 Imperial Metric

Substrate Options
 Material Selection: **FR-4 STD**

Er: **4.6** Tg (°C): **130**

Temp Rise (°C): **20**

Temp in (°F) = 36.0

Ambient Temp (°C): **22**

Temp in (°F) = 71.6

Plating Thickness
 Bare PCB 18um 35um 53um 70um 88um 106um

Plane Thickness
 35um 70um

Conductor Layer
 Internal Layer External Layer

Information
 Total Copper Thickness: 70 um
 Via Thermal Resistance: N/A
 Via Count: 10
 Conductor Temperature: N/A
 Temp in (°C) = 42.0
 Temp in (°F) = 107.6
 Via Voltage Drop: N/A

Print Solve!

SATURN PCB DESIGN, INC. Turnkey Electronic Engineering Solutions





Follow Us    

Figura A.11: Saturn PCB Design

Bill Of Materials				
Line #	Designator	Comment	Quantity	Manufacturer Part Number
1	B1, B2, B3, B4	TERM BLK 13.5A/600V	4	282838-2
2	B5	TERM BLK 3P	1	OSTVN03A150
3	B6	TRM BLK 5V Aux	1	282834-2
4	C1, C2, C3, C4	1000uF 400V	4	
5	C5, C6, C7, C11A, C11B, C11C, C11D, C12A, C12B, C12C, C12D, C13A, C13B, C13C, C13D, C15A, C15B, C15C, C15D, C16A, C16B, C16C, C16D, C17A, C17B, C17C, C17D, C17E, C17F, C17G, C17H, C18A, C18B, C18C, C18D, C18E, C18F, C18G, C18H, C19A, C19B, C19C, C19D, C19E, C19F, C19G, C19H, C20A, C20B, C20C, C20D, C21A, C21B, C21C, C21D, C22A, C22B, C22C, C22D, C24A, C24B, C24C, C24D, C25A, C25B, C25C, C25D, C30A, C30B, C30C, C30D, C31A, C31B, C31C, C31D, C32A, C32B, C32C, C32D, C34A, C34B, C34C, C34D, C35A, C35B, C35C, C35D, C36A, C36B, C36C, C36D, C37A, C37B, C37C, C37D, C38A, C38B, C38C, C38D, C40A, C40B, C40C, C40D, C41A, C41B, C41C, C41D, C50A, C50B, C50C, C50D, C51A, C51B, C51C, C51D	0.1uF, 25V	115	C0603C104Z3VACTU
6	C8	0.01 uF	1	C0603C103M9RACTU
7	C9, C14A, C14B, C14C, C14D, C23A, C23B, C23C, C23D, C28, C29, C33A, C33B, C33C, C33D, C39A, C39B, C39C, C39D	1000 pF 50V	19	CC0603KRX7R9BB102
8	C26, C52	CAP 1uF 50V 0603(1608)	2	
9	C27, C53	CAP 100nF 10V 0603(1608)	2	
10	C42, C45, C46, C49	1.5 nF	4	MC22FF152J-TF
11	C43, C44, C47, C48	1 nF	4	MC22FD102J-F
12	C13A, C13B, C13C, C13D, C16A, C16B, C16C, C16D, C17A, C17B, C17C, C17D	CMOS AND	12	SN74LV1T08DCKR
13	C15A, C15B, C15C, C15D, C19A, C19B, C19C, C19D	AND Open Collector	8	SN74LS09DR
14	C18A, C18B, C18C, C18D	NAND	4	74AHCT1G00SE-7

Figura A.12: Lista de Materiales

Bill Of Materials				
Line #	Designator	Comment	Quantity	Manufacturer Part Number
15	D1A, D1B, D1C, D1D, D2A, D2B, D2C, D2D, D5A, D5B, D5C, D5D, D6A, D6B, D6C, D6D	Schottky Diode	16	BAT54HT1G
16	DCDC1	DC/DC 5V 15W	1	THL15-2411WI
17	F1	FUSE	1	696108003002
18	F2, F3, F4	FUSE	3	696108003002
19	H1	Header 15x2 RA	1	XG4A-3034
20	H2	Header 20x2	1	N3432-6302RB
21	L1, L3	742792111	2	
22	M1, M2, M3, M4	SK15GH063	4	
23	OPTO1A, OPTO1B, OPTO1C, OPTO1D, OPTO2A, OPTO2B, OPTO2C, OPTO2D, OPTO3A, OPTO3B, OPTO3C, OPTO3D, OPTO4A, OPTO4B, OPTO4C, OPTO4D	IGBT Gate Driver	16	HCPL-3120-560E
24	P1	61300411121	1	61300411121
25	R1, R2, R42, R43, R44, R45	30K Ohm	6	CRCW251230K0JNEG
26	R3	30 kOhm	1	ERA-3AEB303V
27	R4A, R4B, R4C, R4D, R7A, R7B, R7C, R7D, R24A, R24B, R24C, R24D, R29A, R29B, R29C, R29D	1k5 Ohm	16	ERA-3AEB152V
28	R5A, R5B, R5C, R5D, R8A, R8B, R8C, R8D, R25A, R25B, R25C, R25D, R30A, R30B, R30C, R30D	10R	16	CRM2512-JW-100ELF
29	R6	4.7 kOhm	1	ERA-3AEB472V
30	R9, R10	VDRS07H300BSE	2	VDRS07H300BSE
31	R11	20 kOhm	1	MCT06030E2002BP500
32	R12A, R12B, R12C, R12D, R13A, R13B, R13C, R13D, R14A, R14B, R14C, R14D, R16A, R16B, R16C, R16D	0 Ohm	16	5110
33	R15, R18, R38, R39	5.6 kohm	4	RC1206JR-075K6L
34	R17A, R17B, R17C, R17D, R19A, R19B, R19C, R19D, R20A, R20B, R20C, R20D, R21A, R21B, R21C, R21D, R22A, R22B, R22C, R22D	270 Ohm	20	RR0816P-271-D
35	R23, R26, R27, R28, R31, R33, R34, R35, R36, R37, R40, R41, R46, R47, R48, R50, R51, R52, R53, R54	200 kohm	20	ER8AEB204V
36	R32, R49	7.5 kohm	2	RR0816P-752-D
37	S1	SENSOR CURRENT HALL 20A DC	1	ACS724LLCTR-20AU-T
38	T1	High Frequency Transformer	1	
39	TP1, TP2, TP3, TP4, TP5, TP6	TEST POINT	6	5012

Figura A.13: Lista de Materiales

New_job (Current screen) Scale=0.53 Thu Oct 1 23:16:38 2020

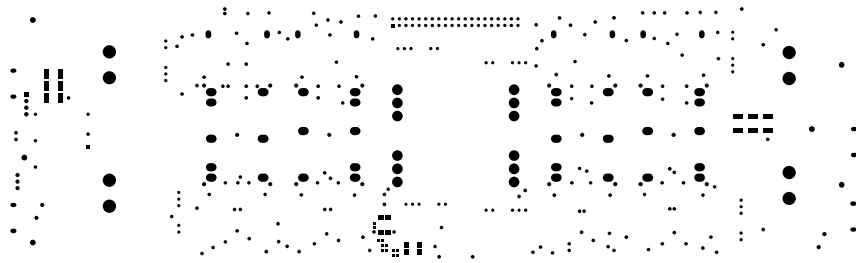


Figura A.15: Gerber Top Solder

New_job (Current screen) Scale=0.53 Thu Oct 1 23:14:04 2020

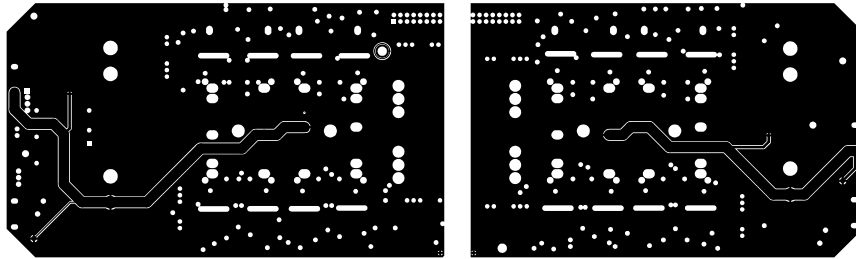


Figura A.16: G1

New_job (Current screen) Scale=0.53 Thu Oct 1 23:14:23 2020

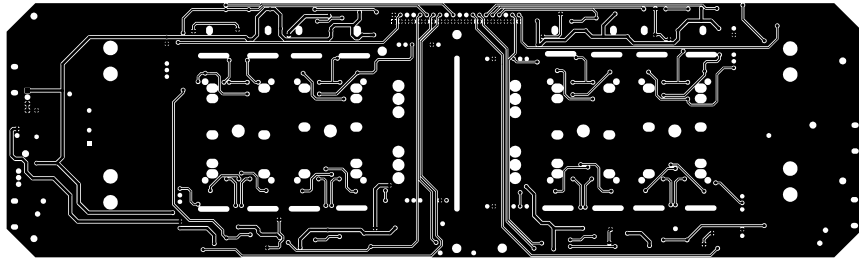


Figura A.17: G2

New_job (Current screen) Scale=0.53 Thu Oct 1 23:14:43 2020

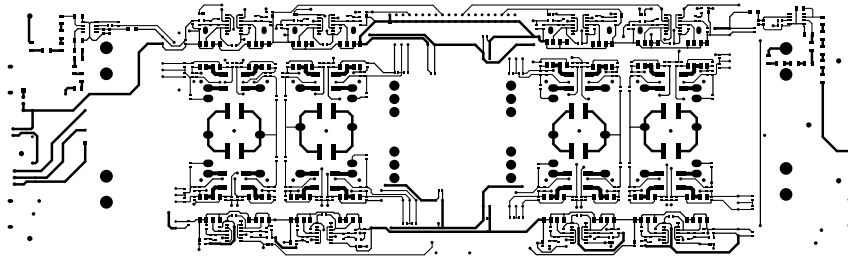


Figura A.18: GBL

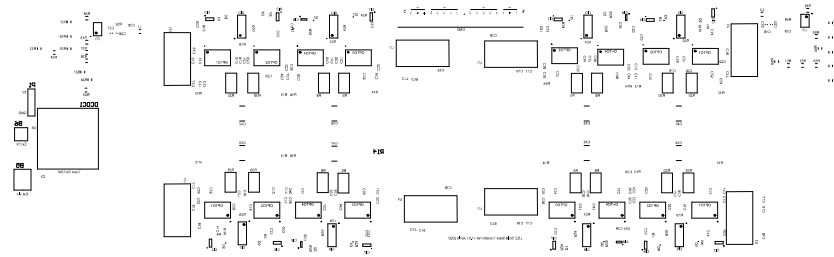


Figura A.19: GBO

New_job (Current screen) Scale=0.53 Thu Oct 1 23:15:17 2020

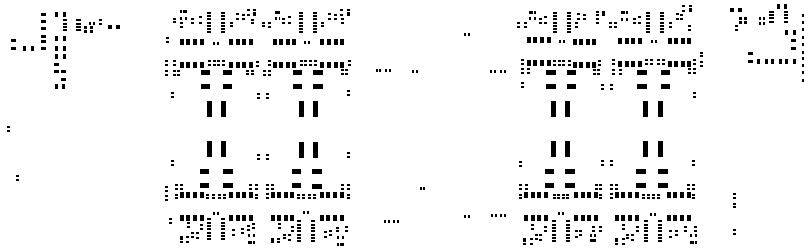


Figura A.20: GBP

New_job (Current screen) Scale=0.53 Thu Oct 1 23:15:40 2020

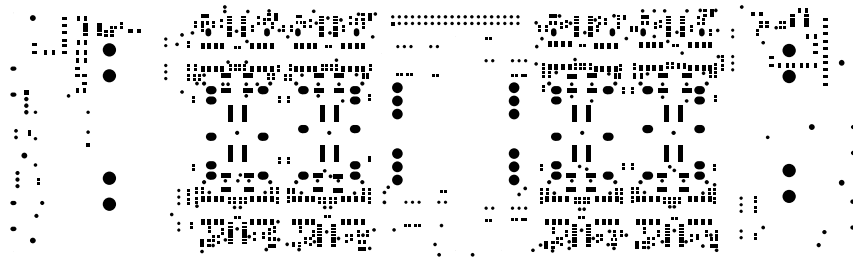


Figura A.21: GBS

New_job (Current screen) Scale=0.53 Thu Oct 1 23:15:53 2020

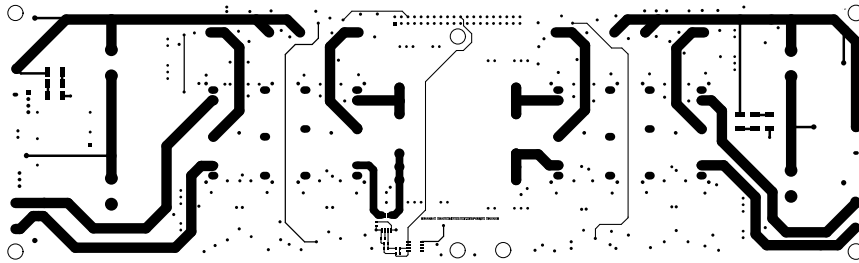


Figura A.22: GTL

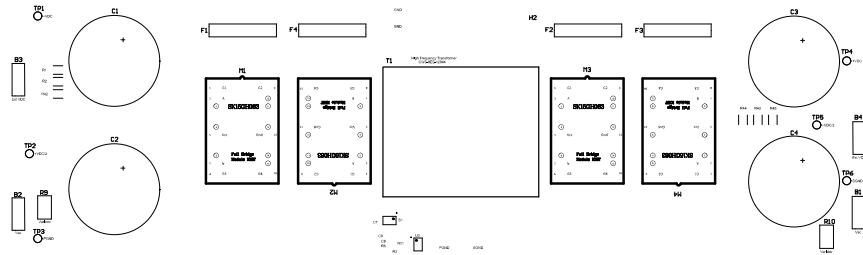


Figura A.23: GTO

New_job (Current screen) Scale=0.53 Thu Oct 1 23:16:24 2020



Figura A.24: GTP

