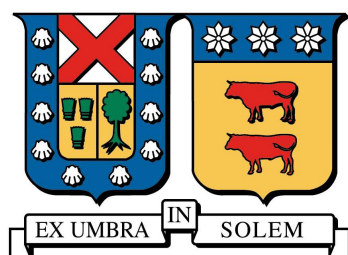


UNIVERSIDAD TÉCNICA FEDERICO SANTA MARÍA
DEPARTAMENTO DE INGENIERÍA ELÉCTRICA
SANTIAGO - CHILE



DESARROLLO DE CONVERTIDOR Y ESTRATEGIA
DE CONTROL DE INYECCIÓN DE ENERGÍA DESDE
UN GENERADOR TETRAFÁSICO HACIA UNA RED
MONOFÁSICA

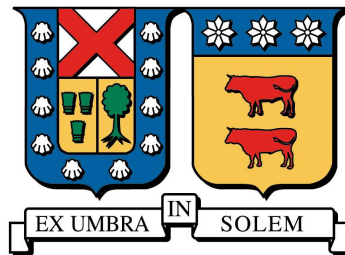
DANIEL ESTEBAN SÁNCHEZ MOLINA

MEMORIA DE TITULACIÓN PARA OPTAR AL TÍTULO DE
INGENIERO CIVIL ELECTRICISTA

PROFESORES GUÍAS: SR. ANTONIO SÁNCHEZ SQUELLA
SR. ÁLVARO ORELLANA CORTÉS

OCTUBRE 2017

UNIVERSIDAD TÉCNICA FEDERICO SANTA MARÍA
DEPARTAMENTO DE INGENIERÍA ELÉCTRICA
SANTIAGO - CHILE



**DESARROLLO DE CONVERTIDOR Y
ESTRATEGIA DE CONTROL DE INYECCIÓN DE
ENERGÍA DESDE UN GENERADOR
TETRAFÁSICO HACIA UNA RED MONOFÁSICA**

DANIEL ESTEBAN SÁNCHEZ MOLINA

**MEMORIA DE TITULACIÓN PARA OPTAR AL TÍTULO DE
INGENIERO CIVIL ELECTRICISTA**

**PROFESORES GUÍAS: SR. ANTONIO SÁNCHEZ SQUELLA
 SR. ÁLVARO ORELLANA CORTÉS**

OCTUBRE 2017

Material de referencia, su uso no involucra responsabilidad del autor o de la Institución

*Dedicado a
Raúl y Ube*

Agradecimientos

No es posible resumir en unas cuantas palabras todas las experiencias, aprendizajes y anécdotas adquiridas durante mi estancia en la Universidad, como tampoco me es posible nombrar a cada una de las personas que, de manera intencional o no, me han brindado su apoyo en las distintas formas que se pueda realizar. Sólo espero haber devuelto la mano de la misma forma.

Este largo camino me ha enseñado que la perseverancia, resiliencia, sacrificio y humildad son las principales herramientas que poseemos para poder cumplir nuestros deseos y superar los obstáculos que siempre se presentarán.

Mis más sinceros agradecimientos están dirigidos a mi familia, formada por mis padres, hermanos, mis abuelas y mi madrina, por el apoyo incondicional que me han transmitido, por creer en mí, este logro se los debo a ustedes. A mi polola Paz, por estar en los buenos y, más aún, en los malos momentos. A su madre, Magaly, por apoyarme como la mía. A mis amigos, por ser parte de mi vida. A mis compañeros, porque este camino lo hemos recorrido juntos, este logro también se lo debo a ellos, sin duda. A mi primo Raúl y Ube, a quienes dedico este trabajo, que ya no nos acompañan ¡pero están más presentes que nunca!

También, tengo palabras de agradecimiento para los profesores Antonio y Álvaro, por brindarme la oportunidad de llevar a cabo este trabajo, siempre contando con su apoyo, guía y buena disposición. Ha sido un gusto trabajar con ustedes y espero haber cumplido con sus exigencias.

De la misma forma, agradezco a todos los profesores del departamento y funcionarios de la Universidad, en especial a Marcela de biblioteca y, Romina y Nancy del departamento, por su gentileza, gratos momentos compartidos y valiosos consejos que siempre supieron entregar.

Por último, agradezco el apoyo recibido por parte del proyecto Fondecyt #11150911.

Resumen

La motivación de esta investigación surge de un proyecto de generación eléctrica de pequeña escala, donde un generador polifásico es diseñado para aprovechar la energía proveniente de bicicletas de ejercicios estáticas. Para ello, el diseño de un convertidor estático, que permita contribuir en el control del grado de carga del generador y en la transferencia de energía hacia la red de baja tensión nivel residencial, es fundamental y el foco de este trabajo.

Los principales desafíos técnicos del proyecto son, el diseño de un generador eléctrico de baja tensión y velocidad nominal del orden de 100 rpm, diseño del convertidor con control de corriente de entrada, que emule el ajuste del grado de carga de la bicicleta estática, y la capacidad de inyección de energía a la red monofásica de 220 V y 50 Hz.

Dos topologías de convertidores son desarrolladas, basadas en estudios de aplicaciones similares como generación fotovoltaica y convertidores de baja potencia. Una, la topología tipo fuente de tensión, incorpora un convertidor boost, un banco de condensadores en enlace dc, y un inversor puente H. La otra, una topología tipo fuente de corriente, consta de un reactor de alta inductancia y un inversor puente H. Ambas topologías operan *on grid*, conectadas mediante un filtro LC. Un marco de referencia sincronizado con la red es utilizado en los modelamientos, lo que permite el control de reactivos transferidos a la red en la topología VSI.

Los esquemas propuestos son evaluados a través de simulaciones computacionales, en escenarios representativos de la operación en una rutina de ejercicios real. Estos escenarios definidos son, control de grado de carga ante variación de la velocidad, representado por cambio de tensión del generador, y, modificación de la carga de la bicicleta manteniendo cadencia de pedaleo, representado por un cambio de consigna en la corriente de entrada manteniendo tensión del generador constante.

La evaluación de los convertidores propuestos dependerá de la rapidez de respuesta del control, criterios de estabilidad, versatilidad en rangos de operación, contenido armónico de la corriente inyectada a la red y beneficios adicionales.

Palabras clave—Control lineal desacoplado, CSI monofásico, VSI dq monofásico.

Abstract

The motivation of this research arises from the design of a low scale electric generation project, where a poly-phase generator is designed to harvest the energy from stationary exercise bicycles. To do this, the static converter design, allowing load control of the generator and energy injection capability to low voltage residential newtwork, is fundamental and the focus of this work.

The main challenges involved in this project are, the low voltage electric generator design whose typical speeds are below 100 rpm, the static converter design with input current control strategy to emulate the load control of the exercise bicycle, and the energy injection capability to 220 V and 50 Hz single-phase grid.

Two converters topologies are developed, based on similar applications such as photovoltaic generators and low power converters. One, the voltage source inverter topology, incorporates a boost converter, a dc-link capacitor bank, and a single-phase full brigde inverter. The other, a current source inverter topology, consists in high inductance reactor and a full bridge single-phase current inverter. Both topologies work on grid, connected by LC filter. A reference framework synchronized with single-phase grid is used for converters modelling, allowing reactive transfer control to the grid in the VSI topology.

The schemes proposed are evaluated by computational simulations, in representatives scenarios of typical performance regimes of an exercise bike routine. The scenarios defined are, load control and speed variations, represented by generator voltage change, and, shift of bycycle resistance at same pedaling rate, represented by modification of input current reference keeping generator voltage level.

The assessment of the converters proposed will depends of dynamics of the control response, stability criteria, versatility of operating ranges, harmonic content of grid current and additional benefits.

Keywords—*Decoupled linear control, dq single-phase VSI, single-phase CSI.*

Nomenclatura

dc	Régimen de corriente continua
ac	Régimen de corriente alterna
BJT	Transistor de unión bipolar
MOSFET	Transistor de efecto de campo óxido metálico semiconductor
GTO	Tiristores desactivables por puerta
IGBT	Transistores bipolares de puerta aislada
Tiempo muerto	Ventana temporal de seguridad para dispositivos de conducción controlada
<i>Peak-to-peak</i>	Amplitud entre valor máximo y mínimo de una señal
CCM	Modo de conducción continua
DCM	Modo de conducción discontinua
VSI	Inversor de tipo fuente de tensión
CSI	Inversor de tipo fuente de corriente
PWM	Modulación por ancho de pulso
SPWM	Modulación por ancho de pulso de tipo sinusoidal
PLL	Esquema de seguimiento de fase <i>phase locked loop</i>
dc-link	Enlace de corriente continua
v_{ce}	Tensión colector-emisor
i_g	Corriente de disparo de puerta <i>gate</i>
t_{on}	Tiempo de encendido de los IGBT
t_{off}	Tiempo de apagado de los IGBT
f_{comm}	Frecuencia de conmutación
f_1	Frecuencia de la red
T_{red}	Periodo de la señal alterna de la red
T_h	Paso de simulación
T_m	Tiempo de muestreo
T_{rise}	Tiempo de levantamiento de la planta ante respuesta escalón

N_r	Número de muestras por tiempo de levantamiento
d	Índice de modulación
$v_{control}$	Señal de referencia deseada para control de convertidor
v_{tri}	Señal de alta frecuencia para comparación señal de referencia en convertidores
v_{in}	Tensión de entrada
v_o	Tensión de salida de convertidor
f_{corte}	Frecuencia definida por diseño en filtro elimina-banda
$\mathbf{T}$	Matriz de transformación desde marco de referencia estático a móvil
K_p	Ganancia de controlador tipo proporcional
K_i	Ganancia de controlador tipo integrativo
PI	Controlador tipo proporcional-integral
τ_i	Constante de tiempo de controlador tipo PI

Índice general

Agradecimientos	I
Resumen	II
Abstract	III
Nomenclatura	IV
1. Introducción	1
2. Marco teórico	3
2.1. Dispositivos de conmutación	3
2.2. Convertidores de electrónica de potencia	5
2.2.1. Convertidores ac–dc no controlados	6
2.2.2. Convertidores dc–dc	7
2.2.3. Convertidores dc–ac con modulación por ancho de pulso PWM	9
2.3. Banco de condensadores en enlace dc	11
2.4. Esquemas de convertidores propuestos	11
2.5. Transformación al plano discreto Z	13
2.6. Transformación marco de referencia dq	14
2.7. Esquema de seguimiento de fase PLL	16
2.8. Saturación y estructuras antienrollamiento	17
2.9. Estrategia de control para convertidor de topología tipo VSI	18
2.9.1. Modelo del inversor puente H tipo VSI	18
2.9.1.1. Circuitos ortogonales $\alpha\beta$	19
2.9.2. Modelo del banco de condensadores	22

2.9.3. Modelo de convertidor boost	23
2.10. Estrategia de control para convertidor de topología tipo CSI	25
3. Diseño del circuito de potencia	28
3.1. Filtro LC	28
3.2. Banco de condensadores	30
3.3. Convertidor boost	30
3.4. Inversor de la topología tipo CSI	32
4. Diseño del control: Plantas y ajuste de controladores	33
4.1. Tiempo de simulación y de muestreo	33
4.2. Seguimiento de fase PLL	34
4.3. Inversor de topología tipo VSI	35
4.4. Control de tensión banco de condensadores	39
4.5. Convertidor boost	41
4.6. Inversor de topología tipo CSI	43
5. Simulaciones	48
5.1. Topología de convertidor tipo VSI	49
5.1.1. Control de corriente dq del inversor VSI con fuente dc ideal	50
5.1.2. Cambio de referencia de tensión dc para convertidor completo	53
5.1.3. Convertidor completo con tensión de entrada <i>peak</i> 100 V fase-neutro	58
5.1.4. Convertidor completo ante cambio de tensión de entrada	62
5.1.5. Convertidor completo ante cambio de referencia de corriente de entrada	65
5.2. Topología de convertidor tipo CSI	68
5.2.1. Convertidor completo con tensión de entrada <i>peak</i> 100 V fase-neutro	69
5.2.2. Convertidor completo ante cambio de tensión de entrada	71
5.2.3. Convertidor completo ante cambio de referencia de corriente de entrada	73
6. Resultados	77
7. Conclusiones	80
7.1. Trabajos futuros	81
Bibliografía	82

Anexos	84
A. Código para control de corriente en modelo dq del inversor VSI	85
B. Control de corriente en modelo dq de inversor en topología tipo VSI	85
C. Topología VSI ante cambio de referencia de tensión de	87
D. Topología VSI ante cambio de tensión de entrada	88
E. Topología VSI con cambio en nivel de corriente de entrada	90
F. Topología tipo CSI con tensión de entrada de <i>peak</i> 100 V fase–neutro	92
G. Topología tipo CSI con cambio de tensión de entrada	94
H. Topología tipo CSI con cambio de referencia de la corriente de entrada	96

Índice de tablas

2.1. Estados de conmutación del inversor CSI	26
3.1. Resumen de parámetros para topología de convertidor tipo VSI	32
3.2. Resumen de parámetros para topología de convertidor tipo CSI	32
5.1. Consignas de $i_{d,q}^*$ en el tiempo para simulación del control de corriente en inversor VSI	50

Índice de figuras

2.1. Rango de operación de semiconductores de conmutación forzada	5
2.2. Característica i-v ideal y modelo circuital del IGBT	5
2.3. Modelos de los convertidores buck y boost	9
2.4. Modelo simplificado del convertidor monofásico dc-ac y su característica i-v de operación	10
2.5. Modelos circuitales de los convertidores propuestos de topologías VSI y CSI . .	11
2.6. Esquema simplificado del convertidor de topología tipo VSI	13
2.7. Esquema simplificado del convertidor de topología tipo CSI	13
2.8. Representación gráfica de la transformación desde marco de referencia estático a móvil	15
2.9. Esquema de control del PLL	17
2.10. Esquema en diagrama de bloques para antienrollamiento	18
2.11. Modelo circuital del inversor en topología tipo VSI conectado a la red	19
2.12. Modelo circuital $\alpha\beta$ del inversor aplicando media móvil a variables	21
2.13. Modelo en componentes dq del inversor monofásico en topología tipo VSI	22
2.14. Balance de energía en modelo del banco de condensadores	22
2.15. Esquema circuital convertidor boost	23
2.16. Modelo circuital del inversor en topología tipo CSI conectado a red monofásica	26
4.1. Respuesta a escalón del esquema de control del PLL y diagrama de polos y ceros	35
4.2. Planta en ejes dq del modelo del inversor en topología tipo VSI	36
4.3. Diagrama operacional de la lógica de control del inversor puente H en modelo dq	38
4.4. Diagrama de polos y ceros, y respuestas ante escalón de entrada y perturbación en modelo dq del inversor en topología VSI	39
4.5. Planta del modelo del banco de condensadores	40
4.6. Lazo de control de tensión del banco de condensadores	41

4.7. Diagrama de polos y ceros, y respuesta ante escalón para control de tensión dc	41
4.8. Planta del convertidor boost	42
4.9. Diagrama de ceros y polos, y respuesta a escalón en control del convertidor boost	43
4.10. Esquema de control del convertidor boost	43
4.11. Planta del convertidor de topología tipo CSI	44
4.12. Diagrama de Bode del filtro elimina-banda	45
4.13. Diagrama polos y ceros, y respuesta ante escalón de entrada en convertidor de topología CSI	46
4.14. Lazo de control de corriente en convertidor de topología tipo CSI	47
4.15. Tensión de entrada en función de índice de modulación en inversor CSI	47
5.1. Componente i_d de corriente de red bajo control de corriente en inversor VSI	51
5.2. Componente i_q de corriente de red bajo control de corriente en inversor VSI	52
5.3. Corriente sinusoidal inyectada a la red bajo control de corriente inversor VSI	52
5.4. Índices de modulación dq en control de corriente de inversor VSI	52
5.5. Media móvil de potencias en inversor VSI bajo control de corrientes dq	53
5.6. Sistema trifásico de tensión de entrada en ensayo de control de tensión dc en topología tipo VSI	54
5.7. Corriente reactor de entrada y su espectro de frecuencia ante cambio de consigna tensión dc topología VSI	55
5.8. Tensión dc y su espectro de frecuencia ante cambio de referencia en topología tipo VSI	55
5.9. Corriente dc y su espectro de frecuencia ante cambio de referencia en tensión dc en topología VSI	55
5.10. Índices de modulación $d_{d,q}$ ante cambio en referencia de tensión dc en topología VSI	57
5.11. Corriente de red y su espectro de frecuencia ante cambio de consigna de tensión dc en topología VSI	57
5.12. Componentes dq de corriente de red ante cambio de consigna tensión dc en topología VSI	58
5.13. Potencias ante cambio de referencia de tensión dc en topología VSI	58
5.14. Esquema simplificado de topología VSI y contenido armónico presente	58
5.15. Corriente convertidor boost para tensión media rectificada 165,4 V topología VSI	60
5.16. Tensión dc para tensión media rectificada de entrada 165,4 V topología VSI	60

5.17. Índices de modulación dq en inversor para tensión media rectificada de entrada de 165,4 V en topología VSI	60
5.18. Componentes dq de corriente de red para tensión media rectificada de entrada 165,4 V topología VSI	61
5.19. Corriente de red y su espectro de frecuencia ante tensión media rectificada de entrada 165,4 V en topología VSI	61
5.20. Balance potencias ante tensión media rectificada de entrada 165,4 V topología VSI	61
5.21. Potencias instantáneas ante tensión media rectificada de entrada 165,4 V topología VSI	62
5.22. Sistema trifásico de tensión del generador ante su cambio de tensión en topología VSI	63
5.23. Corriente en reactor de entrada ante cambio de tensión de entrada topología VSI	63
5.24. Tensión de ante cambio de tensión de entrada en topología VSI	64
5.25. Componentes dq de corriente de red ante cambio de tensión de entrada topología VSI	64
5.26. Índices de modulación dq del inversor ante cambio tensión de entrada topología VSI	64
5.27. Balance de potencias ante cambio tensión de entrada en topología VSI	65
5.28. Corriente de red y espectro de frecuencia ante cambio tensión de entrada topología VSI	65
5.29. Corriente de entrada i_L ante su modificación en topología tipo VSI	66
5.30. Tensión de ante modificación de i_L^* en topología tipo VSI	67
5.31. Índices de modulación dq del inversor ante cambio de i_L^* en topología VSI	67
5.32. Componentes dq de corriente de red ante cambio de i_L^* en topología VSI	67
5.33. Corriente de red y su espectro de frecuencia ante cambio de i_L^* topología VSI	68
5.34. Balance de potencias ante cambio de i_L^* en topología VSI	68
5.35. Corriente reactor de entrada y espectro de frecuencia ante tensión media rectificada de entrada 165,4 V topología CSI	70
5.36. Corriente de red ante tensión media rectificada de entrada 165,4 V topología CSI	70
5.37. Espectro de frecuencia de i_{red} ante tensión media rectificada de entrada 165,4 V en topología CSI	70
5.38. Balance de potencias ante tensión media rectificada de entrada 165,4 V en topología CSI	71
5.39. Corriente reactor de entrada y espectro de frecuencia ante cambio de tensión entrada topología CSI	72

5.40. Corriente de red ante cambio de tensión entrada topología CSI	72
5.41. Espectro de frecuencia de i_{red} ante cambio de tensión entrada topología CSI	73
5.42. Balance de potencias ante cambio de tensión entrada topología CSI	73
5.43. Modificación de referencia de i_L en topología tipo CSI	74
5.44. Espectro de frecuencia de i_L ante su cambio de referencia topología CSI	75
5.45. Corriente de red ante cambio de referencia corriente i_L en topología CSI	75
5.46. Espectro de frecuencia de i_{red} ante cambio de referencia corriente i_L en topología CSI	75
5.47. Balance de potencias ante cambio de referencia corriente i_L en topología CSI	76
7.1. Señal triangular e índice modulación real ante control de corriente dq inversor VSI	85
7.2. Tensión de salida del inversor v_o ante control corrientes dq topología VSI	86
7.3. Componentes $\alpha\beta$ de corriente de red ante control de corrientes dq topología VSI	86
7.4. Corriente rama capacitiva filtro LC ante control corrientes dq topología VSI	86
7.5. Potencias instantáneas ante control de corrientes dq topología VSI	87
7.6. Señal triangular e índice modulación real ante cambio tensión dc inversor VSI	87
7.7. Tensión de salida del inversor ante cambio tensión dc en topología VSI	87
7.8. Componentes $\alpha\beta$ de corriente de red ante cambio tensión dc en topología VSI	88
7.9. Corriente rama capacitiva de filtro LC ante cambio tensión dc topología VSI	88
7.10. Potencias instantáneas ante cambio de tensión dc en topología VSI	88
7.11. Señal triangular con índice modulación real ante cambio tensión de entrada topología VSI	89
7.12. Tensión de salida del inversor ante cambio tensión de entrada topología VSI	89
7.13. Componentes $\alpha\beta$ de corriente de red ante cambio tensión de entrada en topología VSI	89
7.14. Corriente rama capacitiva del filtro LC ante cambio tensión de entrada topología VSI	90
7.15. Potencias instantáneas ante cambio de tensión de entrada en topología tipo VSI	90
7.16. Señal triangular e índice de modulación real ante cambio de i_L topología VSI	90
7.17. Tensión de salida del inversor ante cambio i_L topología VSI	91
7.18. Componentes $\alpha\beta$ de corriente de red ante cambio i_L topología VSI	91
7.19. Corriente rama capacitiva de filtro LC ante cambio de i_L topología VSI	91
7.20. Potencias instantáneas ante cambio de i_L en topología VSI	92

7.21. Señal triangular e índice de modulación con tensión entrada constante en topología CSI	92
7.22. Tensión de salida del inversor con tensión entrada constante topología CSI . . .	93
7.23. Componentes $\alpha\beta$ de corriente de red con tensión entrada constante topología CSI	93
7.24. Corriente rama capacitiva del filtro LC con tensión entrada constante topología CSI	93
7.25. Potencias instantáneas con tensión de entrada constante topología CSI	94
7.26. Señal triangular e índice de modulación real ante cambio tensión entrada topología CSI	94
7.27. Tensión de salida del inversor ante cambio de tensión de entrada topología CSI	95
7.28. Componentes $\alpha\beta$ de corriente de red ante cambio de tensión de entrada topología CSI	95
7.29. Corriente rama capacitiva del filtro LC ante cambio de tensión entrada topología CSI	95
7.30. Potencias instantáneas ante cambio de tensión de entrada topología CSI	96
7.31. Señal triangular e índice de modulación real ante cambio de i_L topología CSI .	96
7.32. Tensión de salida del inversor ante cambio de ante cambio de i_L topología CSI	97
7.33. Componentes $\alpha\beta$ ante cambio de i_L topología CSI	97
7.34. Corriente rama capacitiva del filtro LC ante cambio de i_L topología CSI	97
7.35. Potencias instantáneas ante cambio de i_L en topología CSI	98

Capítulo 1

Introducción

En la actualidad, el aumento del consumo de energía eléctrica a nivel mundial es parte tanto del desarrollo a nivel tecnológico y social de los países como del aumento poblacional. Ante este escenario, los sistemas eléctricos, en sus niveles de generación, transmisión y distribución se proyectan y dimensionan para asegurar el continuo suministro de energía eléctrica, cumpliendo estándares de calidad y seguridad. Sistemas tradicionales de generación como hidroeléctricos, termoeléctricos, de energía nuclear y en base a Energías Renovables No Convencionales (ERNC), entre otras tecnologías, son sometidos a estrictas evaluaciones ambientales, lo que aumenta los tiempos en llevar a cabo algún proyecto de este tipo. Lo anterior, sumado al surgimiento de pequeños y medianos proyectos de generación a nivel de distribución (PMGD) y al gran desarrollo que han tenido tanto las tecnologías para generación solar de tipo fotovoltaica como los sistemas de almacenamiento, generando una disminución considerable de sus costos de inversión durante los últimos 20 años, permite proyectar un surgimiento de generación a nivel de distribución, contribuyendo en una disminución de la demanda neta por energía eléctrica en un sector caracterizado por un consumo de tipo residencial-industrial. Si bien el marco eléctrico regulatorio chileno continúa perfeccionándose ante este escenario, un elemento fundamental para las ERNC fue la promulgación, en abril de 2008, de la Ley para el desarrollo de las ERNC (Ley 20.257) [1], como también metas a nivel gubernamental como abastecer el 70 % de la generación eléctrica con energías renovables para el año 2050 [2].

El crecimiento de proyectos de generación renovables debe ir acompañado de un desarrollo de tecnologías que permitan la integración al sistema. En este contexto, el presente trabajo contribuye al desarrollo de un proyecto de generación de pequeña escala basado en una bicicleta de ejercicios o estática integrada a un generador eléctrico. Este proyecto conlleva grandes desafíos desde el punto de vista del diseño del generador, estrategias de control de grado de carga y diseño e implementación del convertidor estático para la aplicación. El potencial de generación estimado según las características de esta aplicación [3] es de 350 W, con niveles

de tensión de amplitud menor a 150 V. Este trabajo consiste en el estudio y desarrollo de un convertidor estático de electrónica de potencia que permita la conexión a la red de baja tensión monofásica a nivel residencial y asegure la inyección de energía eléctrica de manera rápida, estable y eficiente.

Para la determinación del convertidor estático que mejores prestaciones brinde para la aplicación se han estudiado esquemas de aplicaciones similares en fuentes de energías renovables [4], de generación fotovoltaica [5] y convertidores típicos en accionamientos de máquinas eléctricas trifásicas [6]. En base a lo anterior, dos topologías han sido propuestas, una basada en un esquema de convertidor tipo fuente de tensión (VSI), y la otra, en uno tipo fuente de corriente (CSI).

Ambos esquemas consideran un rectificador no controlado de entrada en base a diodos. Conectados en cascada al rectificador, el convertidor tipo VSI considera un convertidor elevador boost dc-dc para operar con las bajas tensiones de entrada, un banco de condensadores en el enlace dc y un inversor tipo Puente H de IGBT controlado a través de un modelo en marco de referencia dq [7] que es posible realizar gracias a un control de seguimiento de fase (PLL) que permite el control de reactivos inyectados a la red. Por su parte, el convertidor tipo CSI, considera al rectificador de entrada conectado a través de un reactor de inductancia elevada al inversor de salida permite llevar a cabo la tarea con menos etapas. El diseño del control de los convertidores desarrollados se basa en controladores lineales tipo proporcional-integral considerando esquemas de antienrollamiento y la generación de disparos se realiza en base a modulación por ancho de pulso (PWM).

De manera de evaluar, comparar y determinar cuál es la mejor alternativa del convertidor estático requerido para la aplicación y posible implementación real, se han llevado a cabo simulaciones en base a escenarios que emulen los regímenes de operación más representativos en una rutina de ejercicios sobre una bicicleta estática real mientras que la inyección de energía a la red es llevada a cabo. Tiempos de respuestas ante las referencias de control en el convertidor, eficiencia de la transferencia de potencia desde el generador hacia al red y el contenido armónico de la señal de corriente alterna generada serán criterios relevantes en la decisión final.

Capítulo 2

Marco teórico

2.1. Dispositivos de conmutación

Los dispositivos de conmutación son fabricados a partir de materiales semiconductores y poseen un rol crucial en la operación de los convertidores eléctricos de potencia, permitiendo la transformación de regímenes de tensión, ya sea ac–dc o dc–ac. Las diversas aplicaciones en electrónica de potencia y las nuevas tecnologías que se han desarrollado en las últimas décadas han permitido que surjan diferentes tipos de semiconductores. Estos se pueden clasificar principalmente en tres grupos [8]:

1. Diodos
2. Tiristores
3. Dispositivos de conmutación forzada

La operación de los semiconductores del tipo 1 dependen exclusivamente del circuito de potencia. Los del tipo 2 requieren una señal de control para ser encendidos, pero su operación depende del circuito de potencia, el cual puede desactivar su estado de conducción. Por último, los dispositivos del tipo 3, activan y desactivan su estado de conducción mediante señales de control. Esta última categoría de semiconductores agrupa dispositivos como transistores de unión bipolar (BJT), transistores de efecto de campo óxido metálico semiconductor (MOSFET), tiristores desactivables por puerta (GTO) y transistores bipolares de puerta aislada (IGBT).

Los dispositivos apropiados para utilizar en los esquemas de convertidores que este trabajo propone corresponden a los del tercer grupo. Las características que poseen estos dispositivos en su condición ideal, son las siguientes:

- Elevadas tensiones directas e inversas con flujo de corriente cero
- Conducción de grandes corrientes con diferencia de tensión nula en estado de conducción
- Conmutación entre estado encendido y apagado en forma instantánea cuando se dispara
- La energía de la señal de control para activación es mucho menor que la del circuito de potencia

Los dispositivos de conmutación enunciados, en su operación real poseen un consumo energético que se debe tener en cuenta, como también el tiempo existente entre encendido y apagado puesto que no es instantáneo, factor importante en el sistema de generación de disparos para evitar posibles cortocircuitos de la fuente de alimentación. La elección del tipo de semiconductor para la aplicación radica en los niveles de frecuencia, tensión y corriente con los que el circuito operará. Los IGBT y MOSFET existen dentro del mejor rango de operación según las condiciones expuestas para la aplicación, como se puede apreciar en la Fig. 2.1). Para efectos de este trabajo, se utilizarán dispositivos IGBT y se considerará su operación ideal, por lo que aspectos térmicos y “tiempos muertos” no serán considerados puesto que su efecto general en el estudio propuesto no es primordial. La utilización de un modelo ideal de un IGBT no posee diferencia con el modelo ideal de otro semiconductor, ya que la operación de ambos puede ser comparada con la de un switch ideal, cuya característica corriente y tensión típica se observa en Fig. 2.2. En dicha figura también se muestra el modelo circuital del IGBT, donde diodos en disposición antiparalela pueden ser conectados entre terminales de emisor y colector (ánodo del diodo con terminal emisor del IGBT) para dar paso a eventuales conducciones inversas dependiendo del requerimiento de la aplicación. La curva de operación para el caso ideal muestra el estado de conducción cuando la señal de disparo ha sido enviada $i_g > 0$, siendo $i_g \leq 0$ en caso contrario.

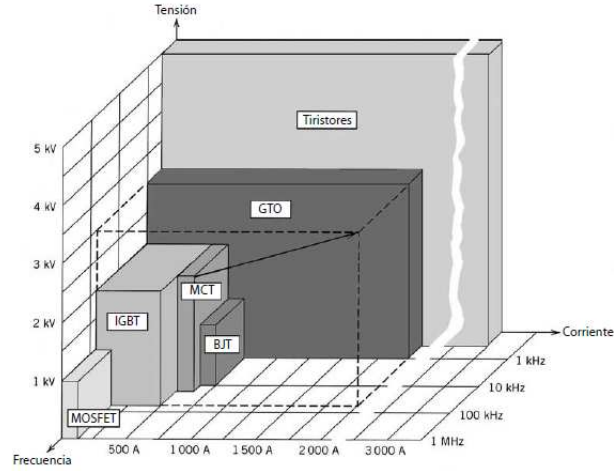


Figura 2.1: Rango de operación de semiconductores de conmutación forzada. Fuente [8].

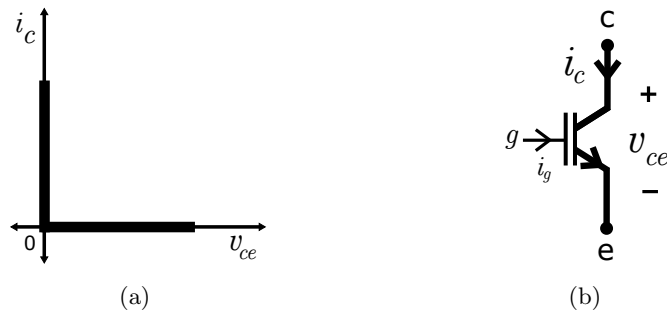


Figura 2.2: a) Característica i-v ideal; y, b) Modelo circuital del IGBT.

2.2. Convertidores de electrónica de potencia

Los sistemas eléctricos a nivel global buscan cumplir con estándares de calidad del producto y servicio que ofrecen. Dentro de los estándares de calidad, los criterios a evaluar son los niveles de tensión y la frecuencia del sistema. En el orbe, dichos estándares no necesariamente poseen los mismos parámetros, diferencias tanto en los niveles de tensión como en la frecuencia son situaciones comunes que se han tenido que enfrentar para poder operar los sistemas de manera interconectada y segura. Para enfrentar tales desafíos los convertidores de electrónica de potencia han tenido un amplio desarrollo. Éstos utilizan semiconductores de conmutación forzada y permiten ajustar los niveles de tensión y la frecuencia de oscilación de las señales transformadas en sus equipos. Se busca que los convertidores operen a una alta eficiencia, buscando igualar a la energía que sale de un lado del convertidor con respecto a la que entra, donde las señales eléctricas en ambos extremos pueden tener regímenes de operación diferentes.

Dentro de los tipos de convertidores que se han desarrollado, estos permiten convertir regímenes de operación desde sistemas de corriente continua a continua dc–dc, actuando como reductores (buck) o elevadores de tensión (boost) que son las topologías básicas de este tipo de convertidores; sistemas de corriente alterna a continua ac–dc denominados rectificadores, los que pueden ser controlados o no controlados; y desde sistemas de corriente continua a alterna dc–ac, denominados inversores, cuyos esquemas de control son ampliamente utilizados en el control de máquinas eléctricas y en tecnologías de generación fotovoltaica. La literatura los considera agrupados principalmente en las siguientes categorías [8][9]:

1. Diodos y convertidores de control de fase
2. Cicloconvertidores
3. Convertidores fuente de tensión (VSI)
4. Convertidores fuente de corriente (CSI)

Por las características de la aplicación en la que este estudio se enfoca, se profundizarán los convertidores del tipo 1, 3 y 4. Como se explicó anteriormente, según la naturaleza de los dispositivos utilizados, los convertidores del tipo 1 son también llamados convertidores ac–dc no controlados. En cambio, los convertidores del tipo 3 y 4, el encendido y apagado de los dispositivos depende completamente del sistema de control de disparos. Estos convertidores permiten la transformación de regímenes continuos a alternos, donde la diferencia principal entre ellos recae en la señal de entrada que poseen: tensión continua constante para convertidor 3 y corriente continua constante para convertidor 4.

Existen diferentes topologías para los últimos tipos de convertidores enunciados. Para efectos de este trabajo se trabajará con las siguientes:

- Convertidores dc–dc
- Inversores dc–ca con modulación por ancho de pulso (PWM)

2.2.1. Convertidores ac–dc no controlados

Los convertidores rectificadores son bastante comunes en la industria. En la mayoría de las aplicaciones de electrónica de potencia, la entrada proviene de un sistema alterno monofásico o trifásico de frecuencia 50–60 Hz que es convertida a un régimen de tensión dc. Dispositivos como diodos permiten llevar esta tarea de buena manera y económica, en configuraciones conocidas como puentes rectificadores de diodos. La naturaleza de estos dispositivos restringe la dirección del flujo energético en el convertidor únicamente desde la fuente alterna hacia el convertidor.

La calidad de la señal rectificada dependerá tanto de la cantidad de fases que posea el sistema alterno de entrada como de la utilización de elementos como condensadores en el lado dc para filtrar los rizados de tensión por efectos de la conmutación de fases en la rectificación. Puesto que la mayoría de los sistemas eléctricos alternos en el mundo son trifásicos, el efecto que posee el rectificador de tipo puente de diodos sobre el sistema dc es una señal de tensión de seis pulsos [8]. Así, sistemas con mayor número de fases generarán mayor cantidad de pulsos cuyo valor máximo distará cada vez menos del valor medio de tensión rectificado. No obstante, para lograr dichos múltiplos de sistemas trifásicos, se requieren transformadores que encarecen el sistema. Para el caso del rectificador puente no controlado o puente H, el valor medio de tensión rectificado es (2.1)

$$\bar{v}_o = \frac{3\sqrt{3}}{\pi} \hat{v}_{fn} \quad (2.1)$$

donde $\hat{v}_{fn}$ corresponde al valor *peak* de la tensión fase-neutro de entrada y $\bar{v}_o$ es el valor medio de la tensión rectificada.

Desde el lado alterno, la consideración de la reactancia de línea, que concentra el parámetro inductivo del sistema generador-conductor que alimenta al convertidor, tiene una influencia importante en la etapa de rectificación en un sistema mayor a una fase. La conmutación entre fases de conducción no será instantánea, por lo que habrán instantes donde dos fases se encontrarán conduciendo simultáneamente, proporcionando una ruta de cortocircuito que se denomina tiempo de conmutación de corriente o intervalo de conmutación. El efecto general que posee la consideración de dicha inductancia de fase es la disminución del valor medio de tensión rectificada $\bar{v}_o$. Para fines de este trabajo, este efecto no será considerado.

2.2.2. Convertidores dc-dc

La mayoría de los sistemas electrónicos analógicos y digitales opera con sistemas dc regulados, como también existe un amplio uso en accionamientos motrices. El uso principal que poseen estos convertidores es generar una salida dc controlada en un nivel de tensión deseado a partir de una entrada dc no regulada. Dentro de las facultades que ofrece este tipo de convertidores, se tiene:

- Salida de tensión regulada
- Aislamiento eléctrico: Considera la utilización de un transformador
- Múltiples salidas

Dentro de los principales convertidores dc-dc se encuentran los reductores (buck) y elevadores (boost), a partir de los cuales se pueden configurar otros como el reductor-elevador

(buck–boost), convertidor *Cúk* y de puente completo [8].

El esquema de control para este tipo de convertidores busca controlar la tensión media de salida ($\bar{v}_o$). En general, la variable de actuación en estos convertidores corresponde al índice de modulación (d) que consiste en el cociente entre el tiempo de encendido y el tiempo total del periodo de conmutación (T_{conm}), como se expresa en (2.2). Este método también es llamado conmutación por modulación de ancho de pulsos (PWM) y requiere la utilización de dispositivos de conmutación forzada como IGBT.

$$d = \frac{t_{on}}{T_{conm}}, \quad T_{conm} = t_{on} + t_{off} \quad (2.2)$$

La conmutación de tipo PWM consiste en el ajuste del índice de modulación producto de la comparación entre una tensión de referencia ($v_{control}$) y una señal triangular de alta frecuencia de amplitud constante (v_{tri}). La señal v_{tri} es repetitiva, puede tener entre unos cuantos hasta cientos de *kHz* de frecuencia y formas de onda triangular o de diente de sierra, entre las más usadas, y establece la frecuencia de conmutación del inversor, que por lo general es constante. La diferencia entre la señal de tensión de referencia y esta señal de comparación genera los tiempos de encendido y apagado de los dispositivos de conmutación. El análisis de las señales bajo este funcionamiento descrito permite determinar la relación de tensión media de salida deseada ($\bar{v}_o = \bar{v}_o^*$) con respecto a la señal de entrada del convertidor.

$$d = \frac{\hat{v}_{control}}{\hat{v}_{tri}} = \frac{\hat{v}_o}{\hat{v}_{in}} \quad (2.3)$$

Bajo este mismo funcionamiento de control, la operación entre un convertidor buck y un boost posee diferencias considerables. Como sus nombres indican, el primero tiene como fin dividir la tensión de entrada para tener a la salida una porción menor o igual a la tensión dc de entrada mediante el trabajo que ejerce la conmutación entre el encendido–apagado del IGBT. Por otro lado, el convertidor boost permite elevar los niveles de la tensión de salida a través de un trabajo conjunto entre la inductancia de entrada, que controla las variaciones de corriente, y el condensador de salida, que aumenta su tensión cuando es cortada la conducción del IGBT. Los modelos circuitales de ambos convertidores se muestran en la Fig. 2.3.

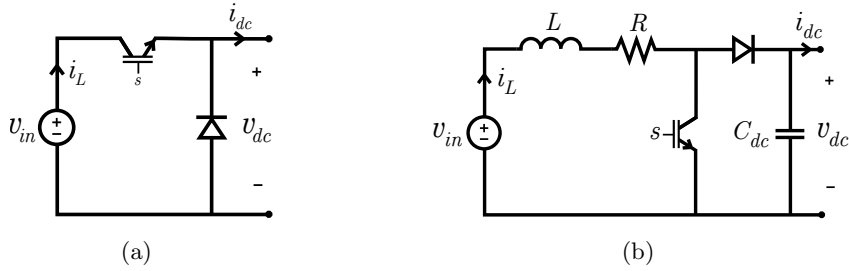


Figura 2.3: Modelos circuitales de los convertidores (a) buck y (b) boost.

2.2.3. Convertidores dc–ac con modulación por ancho de pulso PWM

De manera análoga al convertidor tipo dc–dc, el esquema de control para el encendido/apagado de los semiconductores de conmutación forzada utiliza un sistema de modulación PWM para la transformación de señales. Existen diferentes métodos para efectuar la modulación de manera de formar señales sinusoidales a la salida del convertidor, cuyas diferencias principales son el contenido armónico de la señal sinusoidal generada y el número de conmutaciones por ciclo, entre otras. En este trabajo, se utiliza el método PWM sinusoidal (en adelante SPWM).

$$m_f = \frac{f_{conm}}{f_1} \quad (2.4)$$

Para trabajar con SPWM, la señal moduladora poseerá la forma y frecuencia de la señal deseada para la tensión o corriente de del sistema de salida (f_1). Como la relación de conmutación (2.4) es grande, se puede suponer que $v_{control}$ es constante a lo largo del periodo de conmutación, por lo que, tal como en el convertidor dc–dc, la expresión para la tensión de salida en función del índice de modulación y tensión de entrada (2.3) es válida siempre que $\hat{v}_{control} \leq \hat{v}_{tri}$, es decir, que la operación exista en zona de modulación lineal ($-1 \leq d \leq 1$). Con respecto al contenido armónico en la operación en zona lineal, si la relación entre frecuencias es grande ($m_f \geq 10$), las componentes armónicas de la señal de tensión de salida en un convertidor tipo VSI aparecerán en los múltiplos de la frecuencia de conmutación f_{conm} y en bandas laterales a dicha frecuencia. Como las cargas alimentadas por estos convertidores poseen, en su mayoría, naturaleza inductivo–resistiva, éstas actúan como un filtro natural de componentes armónicas de corriente de alta frecuencia, prevaleciendo principalmente la componente fundamental.

La condición de operación con índice $d > 1$ se denomina zona de sobremodulación y, en ella, se pierde la relación lineal entre la tensión de salida y la tensión de entrada a través del esquema de control. Bajo esta condición, alto contenido armónico de baja frecuencia se introduce en la señal de tensión de salida, acercándose la tensión de salida a una señal cuadrada

a medida que el índice de modulación aumenta. Esto afecta también a las corrientes de salida puesto que el filtrado natural no puede atenuar las frecuencias bajas.

Estos convertidores tienen la capacidad de trabajar en los cuatro cuadrantes de operación corriente-tensión como se representa en la Fig. 2.4 donde también se muestra un esquema simplificado del convertidor monofásico. Esta operación en cuatro cuadrantes permite el flujo de potencia hacia ambos lados del convertidor de manera controlada. Si el flujo posee un sentido hacia el sistema alterno el convertidor se denomina inversor, como es el caso de las zonas “a” y “c” del esquema i-v de Fig. 2.4, mientras que en el caso contrario se le denomina rectificador, como en las zonas “b” y “d”.

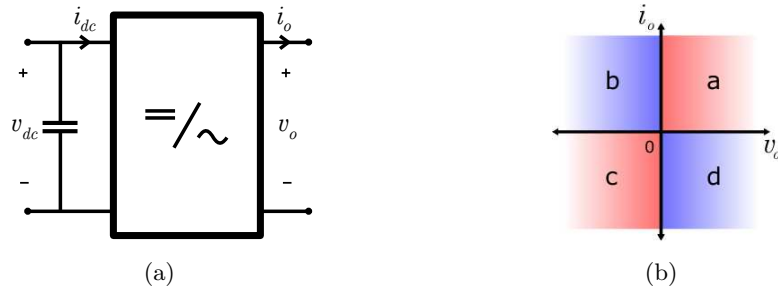


Figura 2.4: (a) Modelo simplificado del convertidor monofásico dc-ac; y, (b) su característica i-v de operación.

Para el trabajo con modulación PWM existe la posibilidad de trabajar bajo un esquema unipolar o bipolar. Dentro de las principales diferencias que estos esquemas presentan en la operación del convertidor tipo puente, se tiene que, bajo una modulación unipolar existe el estado cero (tensión instantánea cero en terminales de salida) cuando el índice de modulación lo solicite ($d = 0$), mientras que en modulación unipolar existe tensión media cero en un periodo de conmutación, pero tensión de salida instantánea distinta de cero. La otra diferencia importante corresponde al contenido armónico que ambas modalidades generan, bajo modulación bipolar se producen cuatro conmutaciones por periodo de conmutación, con lo que se consigue alejar las frecuencias armónicas desde m_f a $2m_f \pm 1$ (si m_f es par), mientras que para modulación unipolar se trabaja con m_f par, lo que permite eliminar las componentes armónicas pares quedando sólo las impares iguales a los múltiplos de f_{conm} . En resumen, en zona lineal para un convertidor tipo puente monofásico, la modulación unipolar genera menor contenido armónico que la modulación bipolar.

El concepto de los esquemas de control para transformar las señales de entrada y obtener señales de salida sinusoidales no tendrán diferencias si se utiliza un esquema de convertidor tipo fuente de tensión VSI o fuente de corriente CSI. Sin embargo, en la operación sí existirán diferencias importantes como son los estados de conmutación de los semiconductores para

cada caso. Dos esquemas son analizados para este trabajo, uno considerando un convertidor basado en VSI y el otro en CSI que se pueden esquematizar en la Fig. 2.5. Los modelos de los convertidores mostrados consideran la disposición de diodos que dan paso a corrientes inversas, como es el caso de la topología tipo VSI, y diodos que evitan la circulación de dichas corrientes, para la topología tipo CSI.

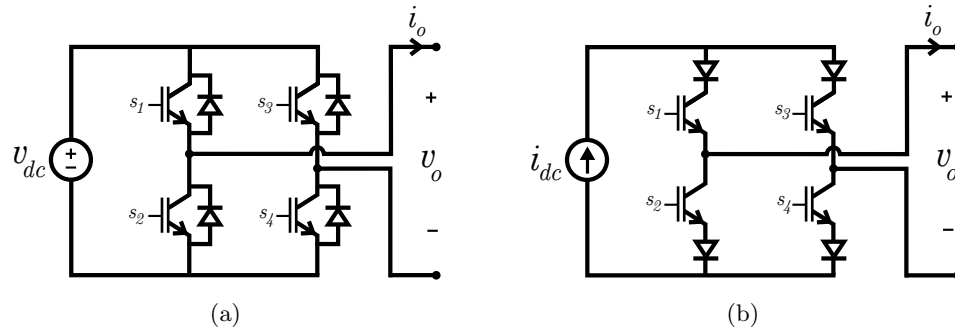


Figura 2.5: Modelos circuitales de los convertidores tipo (a) VSI y (b) CSI.

2.3. Banco de condensadores en enlace dc

Los condensadores en el enlace dc desempeñan funciones importantes. Dentro de las principales, mantienen el nivel de tensión del enlace dc en un valor adecuado lo que permite una operación estable de potenciales convertidores. La reducción del rizado en la tensión DC posee un valor estandarizado del 3% con respecto al valor medio [8]. La magnitud del rizado dependerá de la capacitancia total que posea el condensador equivalente del enlace dc y de la frecuencia de conmutación. También, el banco de condensadores brinda capacidad de almacenamiento de energía con características de carga y descarga controlables durante el proceso de transferencia de potencia y en régimen transitorio. Lo que se busca en el enlace dc es limitar las variaciones de tensión que puedan ser causadas por perturbaciones o fallas en el sistema, y se puede realizar mediante la adecuada selección de capacidad para el banco de condensadores.

2.4. Esquemas de convertidores propuestos

El objetivo principal de este estudio consiste en determinar, en base a análisis teórico y simulaciones, un convertidor estático que permita dar cabida a generadores de baja tensión y de velocidad variable, ofreciendo un control adecuado para operar al generador con un grado de carga (o torque electromagnético) controlada, y que permita la inyección controlada y simultánea de energía aportada por el generador a la red de tensión domiciliaria. Estas espe-

cificaciones para el convertidor buscan emular el comportamiento de un generador adaptado a una bicicleta de ejercicios (o *spinning*), donde el control de grado de carga permite al usuario de la bicicleta ajustar el nivel de resistencia del pedaleo durante el ejercicio. Las velocidades típicas del generador para esta aplicación son menores a 100 rpm [3], y los niveles de tensión en un escenario probable de un generador trifásico, son menores a 150 V fase-neutro. Particularmente, los niveles de tensión presentan un desafío para la propuesta del convertidor, puesto que la tensión de la red de destino es mayor que la tensión de entrada del generador.

La mejor alternativa del convertidor estático será aquel que permita transferir la energía que es generada por la bicicleta de *spinning* hacia la red de tensión monofásica de manera rápida, estable y eficiente. La red monofásica utilizada busca representar la red de tensión a nivel residencial, por tal razón se considera a la red como una fuente de tensión sinusoidal ideal cuyo valor efectivo es 220 V y frecuencia 50 Hz, como una barra infinita, dado que la fortaleza del sistema equivalente desde los terminales de la red domiciliaria hacia el sistema eléctrico es mucho mayor que el sistema hacia el generador.

Para mitigar el contenido armónico típico a la salida del convertidor producto de las altas conmutaciones, se dispone de un filtro pasivo LC incorporando parámetros resistivos para modelar las pérdidas reales de éstos elementos.

Con los requerimientos anteriores, toman relevancia los sistemas de convertidores como los elevadores de tensión (boost) y las topologías de convertidores tipo CSI. También, se consideraron como criterio importante en los esquemas propuestos las variables de estado disponibles que puedan brindar las alternativas, principalmente debido al control de corriente de entrada al convertidor, de manera de que se pueda controlar el torque de un generador que esté operando con el convertidor.

En base a los tipos de convertidores introducidos en secciones anteriores se proponen dos esquemas para la aplicación, los que se basan en convertidores tipo VSI y CSI [4][5][7][10].

- **Esquema convertidor tipo VSI:** Esta propuesta considera un puente rectificador no controlado de entrada para transformar a régimen continuo las señales de tensión provenientes de generadores polifásicos. En el enlace dc, considerando niveles de tensión de entrada bajos (tensión media rectificada $\leq 165,4$ V, según (2.1)), se dispone un convertidor boost para elevar la tensión y cargar el banco de condensadores. En la última etapa, se propone un inversor tipo puente H de dos niveles con filtro de tensión LC pasivo de salida conectado a la red monofásica. La incorporación del convertidor boost a la entrada y el filtro LC de salida brindan variables de estado que determinarán esquemas de control adecuados. En particular, en base a [7], se propone un control dq para el inversor y, de esta manera, posibilitar el control de reactivos a nivel monofásico. El esquema simplificado de este convertidor se muestra en la Fig. 4.3, donde se muestra,

de manera generalizada, la consideración de un generador polifásico, pero para fines de este estudio se consideró uno trifásico.

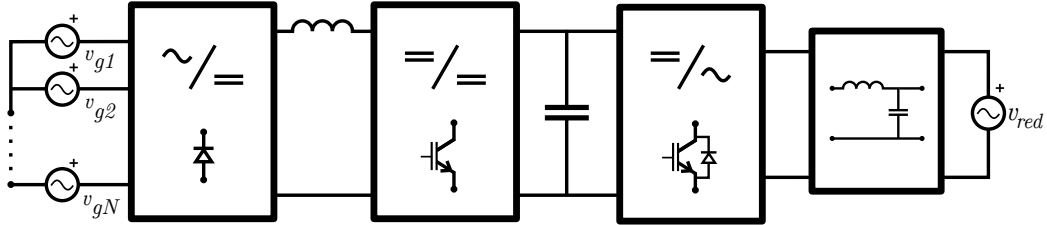


Figura 2.6: Esquema simplificado del convertidor de topología tipo VSI.

- **Esquema convertidor tipo CSI:** Para esta propuesta, la cantidad de etapas del convertidor a considerar es menor. El convertidor tipo fuente de corriente opera normalmente con tensiones de entrada pequeñas. Nuevamente, se dispone de un puente rectificador de entrada, para luego considerar un reactor de alta inductancia que permita mantener la corriente lo más constante posible y, así, permitir la operación correcta del esquema. Se utiliza un inversor tipo puente H cuya lógica de control difiere del esquema tipo VSI resguardando siempre la seguridad del equipo. Este inversor estará conectado a un filtro de corriente LC de salida que permitirá la conexión a la red de tensión monofásica. El esquema simplificado de esta propuesta se muestra en la Fig. 2.7, donde se aprecia la menor cantidad de etapas del convertidor completo para la aplicación.

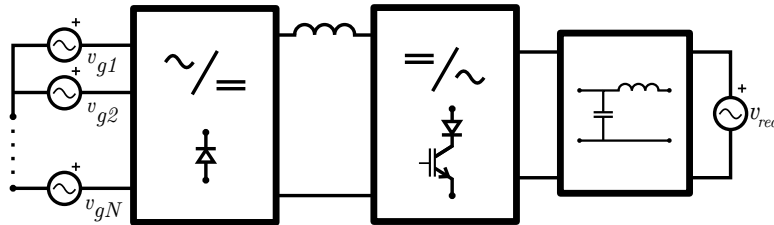


Figura 2.7: Esquema simplificado del convertidor de topología tipo CSI.

2.5. Transformación al plano discreto Z

La implementación de esquemas de control en plataformas digitales reales requiere procesamiento de datos, cálculos y mediciones, procesos que no son realizados de manera instantánea. La capacidad de procesamiento de información dependerá de la capacidad del procesador y el equipo electrónico que sea utilizado, por otro lado, los tiempos de registro de las mediciones dependen de los transductores. Mientras mayor es la frecuencia de procesamiento, los tiempos de cómputo pueden realizarse con mayor rapidez, acercándose a la operación en tiempo real, pero esto implica un aumento del consumo energético del equipo computacional

pudiendo, incluso, llegar al límite de procesamiento del equipamiento existente en el mercado. Ante esta problemática, la herramienta de discretización o transformada Z permite cuantizar el tiempo real en pasos múltiplos del tiempo de muestreo, de manera que en cada paso la señal posea el mismo valor que la función en tiempo real para ese instante (2.5). Es importante la determinación del tiempo de muestreo, pues dependerá de la dinámica del sistema que se busque discretizar.

La transformada Z se define matemáticamente como

$$Z\{f(kT_m)\} = F(z) = \sum_{k=0}^{\infty} f(kT_m) z^{-k} \quad (2.5)$$

donde k es un número entero y z es una variable compleja, análoga a s en tiempo continuo.

Existen varias formas de discretizar una función del plano continuo. Algunas de ellas son el método de *Euler* y *Tustin*, este último también llamado método *trapezoidal*. Todos los métodos conllevan un error con respecto a la respuesta de la función en tiempo real [11][12]. Para efectos de este trabajo, se utilizará el método de *Tustin*.

La discretización según *Tustin* considerando estados iniciales nulos de un controlador de tipo PI expresado de la forma $K_p + K_i/s$ corresponde a (2.6).

$$C(z) = \frac{\left(\frac{T_m K_i}{2} + K_p\right) z + \left(\frac{T_m K_i}{2} - K_p\right)}{z - 1} \quad (2.6)$$

Respecto a la determinación del tiempo de muestreo, de la literatura se conocen criterios de control para poder definir un tiempo de muestreo que represente de la mejor manera el sistema a trabajar [11]. Se define la métrica N_r que corresponde al número de muestras por tiempo de levantamiento (T_{rise}). Se recomienda utilizar T_m de manera que se cumpla con (2.7).

$$4 \leq N_r = \frac{T_{rise}}{T_m} \leq 10 \quad (2.7)$$

2.6. Transformación marco de referencia dq

La transformación dq es una herramienta matemática muy utilizada en el análisis de convertidores trifásicos y diseño de control. Consiste principalmente en llevar un sistema desde un marco de referencia estático a uno móvil. Primeramente, un sistema n -fásico de variables sinusoidales simétricas, equiespaciadas desde un punto de vista fasorial, puede ser descompuesto en dos componentes ortogonales en el mismo marco de referencia estacionario, componentes conocidas como $\alpha\beta$. Aplicando un de marco de referencia móvil sobre estas

componentes $\alpha\beta$, cuya velocidad coincide con la velocidad angular de las variables eléctricas, permite obtener los ejes directo d y de cuadratura q , lo que simplifica el trabajo matemático puesto que las variables eléctricas se visualizan constantes permitiendo un manejo algebraico simple y, desde el punto de vista del control, la utilización de controladores lineales. En las máquinas eléctricas, el marco de referencia común corresponde generalmente a la velocidad sincrónica, por lo que el marco de referencia móvil apropiado también se denomina marco de referencia sincrónico.

La Fig. 2.8 busca representar gráficamente el traspaso de un sistema desde un marco de referencia estático a uno móvil. En ella, un fasor $\mathbf{v}_s$ es expresado desde un marco de referencia estático en sus componentes α y β que están en cuadratura y, tras la transformación, se aprecian sus componentes d y q que poseen amplitud constante v_d y v_q en este marco de referencia móvil..

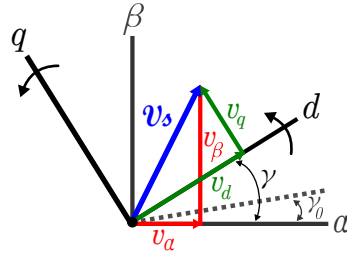


Figura 2.8: Representación gráfica de la transformación marco de referencia estático a móvil.

donde $\gamma = \int_0^t \omega(\tau) d\tau + \gamma_0$, con ω en rad/s como la frecuencia angular de las señales y γ_0 el ángulo inicial en radianes.

La transformación desde variables $\alpha\beta$ a dq puede ser expresada en términos de fasores espaciales o mediante la matriz de transformación ($\mathbf{T}$) en (2.8). Dicha matriz posee las propiedades de ortogonalidad y es no singular, por lo que la transformación se puede realizar de un marco de referencia hacia otro y viceversa.

$$\begin{bmatrix} v_d \\ v_q \end{bmatrix} = \overbrace{\begin{bmatrix} \cos \omega t & \sin \omega t \\ -\sin \omega t & \cos \omega t \end{bmatrix}}^{\mathbf{T}} \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} \quad (2.8)$$

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \mathbf{T}^{-1} \begin{bmatrix} v_d \\ v_q \end{bmatrix} \quad (2.9)$$

2.7. Esquema de seguimiento de fase PLL

El desarrollo de las variables eléctricas en un marco de referencia sincrónico orientado de manera adecuada facilita el control de las variables eléctricas y permite relacionar los ejes d y q con la transferencia de potencia activa y reactiva, respectivamente. Para lograr la transformación de coordenadas de manera correcta, se requiere conocer el ángulo γ del sistema al cual se busca llevar las variables eléctricas de manera instantánea. Para el trabajo en máquinas eléctricas, dicho ángulo suele corresponder al que describe el giro del rotor.

En la literatura, se pueden encontrar diferentes desarrollos de esquemas de seguimiento de fase para llevar a cabo esta tarea de manera rápida y minimizando el error de seguimiento, utilizando como información las variables eléctricas medibles. El esquema esquematizado en la Fig. 2.9, también conocido como *phase locked-loop* (PLL) permite obtener, mediante la acción de los controladores correspondientes, el ángulo de fase y frecuencia de una señal de entrada sinusoidal deseada. Para el presente trabajo, la señal para realizar el seguimiento de fase o, de otra manera, la señal para orientar el sistema es la tensión monofásica de la red. Transformando el sistema a un marco de referencia sincrónico mediante el ángulo que brinda el esquema de control en cada instante, el eje de referencia d es orientado con la tensión de la red, obteniendo v_d , por lo que v_q es fijada como nula. Por esta razón y como se aprecia en la figura, particularmente v_q permite estructurar la lógica de control, de modo que, al lograr error de entrada cero, es decir que la diferencia entre V_q^* y V_{sq} sea nula, significa que el sistema ha logrado la correcta orientación y, que el ángulo de fase y frecuencia obtenidas del PLL corresponden al de la señal de tensión de la red.

La planta corresponde a un integrador puro que permite obtener el ángulo de fase tras integrar la frecuencia angular, por lo que un controlador de tipo proporcional–integral correctamente ajustado, asegura el correcto seguimiento de referencias continuas de entrada.

El ancho de banda para el lazo cerrado de la planta y el controlador definirá la rapidez que tendrá el PLL para realizar el seguimiento de la fase de la red. Un mayor ancho de banda permite una respuesta más rápida del sistema, pero lo hace más vulnerable a ruidos en la medición de tensión. Por el contrario, un ancho de banda menor genera una respuesta más lenta, empeorando el control en componentes dq pero permitiendo filtrar más ruido de medición. El ajuste respectivo del controlador para el lazo del PLL debe considerar un balance entre contenido de ruido de medición y dinámica de respuesta del esquema de control.

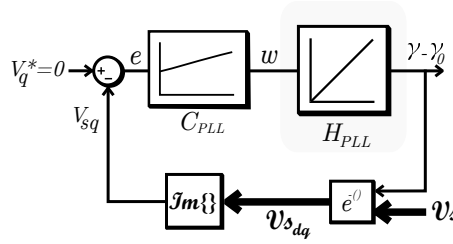


Figura 2.9: Modelo en diagrama de bloques de la herramienta de seguimiento de fase PLL.

2.8. Saturación y estructuras antienrollamiento

En los sistemas de accionamientos reales los límites de actuación deben estar definidos en los esquemas de control, por ejemplo, la tensión máxima aplicable a los bornes de una máquina eléctrica. La solicitud de elevada tensión o corriente sobre los niveles nominales por parte de la actuación del esquema de control puede llevar a graves problemas técnicos en los equipos eléctricos, como, por ejemplo, la superación del límite de aislación de un motor de corriente continua por un nivel de tensión elevado generado por acción del control ante alguna maniobra. Para evitar estos problemas se incorporan saturaciones o límites de actuación en el control de los sistemas para la operación segura en todo momento.

La incorporación de saturaciones limita a las variables de actuación afectando la rapidez de los lazos de control para lograr las consignas deseadas. El control de los sistemas clásicos actúan ante errores entre la señal de referencia deseada y la señal retroalimentada, de manera que a mayor error, mayor es la solicitud de actuación. El control no tiene cómo reconocer si la actuación se encuentra saturada, por lo que su acción será requerir mayor nivel de actuación. Si el controlador incorpora una parte integrativa, el error se acumulará sin límite, lo cual se conoce como “enrollamiento” del sistema de control [12].

Ante esto, existen esquemas de antienrollamiento o *anti-windup* [12] que permiten que el controlador reconozca si la actuación se encuentra saturada, de manera de evitar que la acumulación de error continúe. Una estructura de antienrollamiento ampliamente desarrollada se muestra en la Fig. 2.10, donde se utiliza un controlador de tipo PI expresado de la forma $C(s) = K_p [1 + 1/(\tau s)]$ ante una planta general $H(s)$.

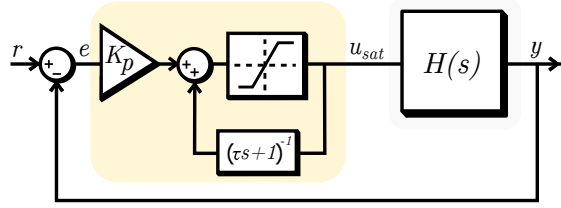


Figura 2.10: Esquema en diagrama de bloques para antienrollamiento. De ahora en adelante, el área gris en los diagramas de control representa a la planta respectiva.

2.9. Estrategia de control para convertidor de topología tipo VSI

2.9.1. Modelo del inversor puente H tipo VSI

Como se introdujo, esta propuesta de convertidor posee varias etapas en cascada, las cuales se analizarán matemáticamente por separado para posteriormente identificar los modelos e implementar estrategias de control.

Primeramente, se analizará el inversor de salida, representado en la Fig. 2.11 con las referencias de las variables eléctricas que permiten plantear las ecuaciones que describen su operación (2.10) y (2.12).

$$L_f \frac{di_o}{dt} + R_1 i_o + (R_2 C_f \frac{dv_C}{dt} + v_C) - v_o(t) = 0 \quad (2.10)$$

donde $v_o(t) = v_{dc} \cdot u(t)$, que puede tomar los valores mostrados en (2.11) según el estado del convertidor definido como $u(t)$.

$$v_o = \begin{cases} v_{dc} & \text{si } u(t) = 1 \\ 0 & \text{si } u(t) = 0 \\ -v_{dc} & \text{si } u(t) = -1 \end{cases} \quad (2.11)$$

$$i_L - C_f \frac{dv_C}{dt} - i_{red} = 0 \quad (2.12)$$

En variables de estado, las ecuaciones del inversor se visualizan como en (2.13)

$$\frac{d}{dt} \begin{bmatrix} i_o \\ v_C \end{bmatrix} = \begin{bmatrix} -\frac{R_1+R_2}{L_f} & -\frac{1}{L_f} \\ \frac{1}{C_f} & 0 \end{bmatrix} \begin{bmatrix} i_o \\ v_C \end{bmatrix} + \begin{bmatrix} \frac{R_2}{L_f} i_{red} + \frac{v_o(t)}{L_f} \\ -\frac{i_{red}}{C_f} \end{bmatrix} \quad (2.13)$$

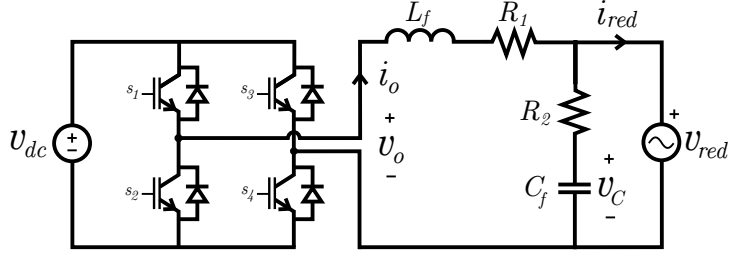


Figura 2.11: Modelo circuital del inversor en topología tipo VSI conectado a la red de tensión monofásica.

2.9.1.1. Circuitos ortogonales $\alpha\beta$

Para obtener variables eléctricas en sus componentes dq mediante transformación del marco de referencia [7], se hace uso de la fase existente en el sistema monofásico presente, fijándola de manera apropiada como fase α . La fase β que se requiere para poder aplicar la transformación, se puede obtener a partir de la fase existente α , generando un desfase temporal de un cuarto de ciclo a las señales de tensión y corriente del circuito real.

Dos caminos existen para poder aplicar esta metodología. El primero, consiste en aplicar una derivada temporal a las señales de tensión y corriente del circuito original y, así, obtener la fase β buscada. Esta alternativa genera un aumento de ruido en las señales, ya que la aplicación de la derivada a las señales amplifica el ruido que poseen por la utilización de instrumentos de medición y por efectos de la conmutación. Esto se puede atenuar mediante filtros, con el consiguiente retardo que implica su utilización. El segundo método, consiste en aplicar un retardo de un cuarto de ciclo a la medición de la red tanto de la señal de tensión como de corriente. Este método puede repercutir en el tiempo de respuesta global que pueda desarrollar el esquema de control si es que el retardo adicional incorporado es del orden del tiempo de la respuesta de primer orden de la planta principal.

Para efectos del presente trabajo, se llevará a cabo la segunda opción. Para ello, primeramente se establecen las variables principales a trabajar y, luego, se transformarán al marco de referencia sincrónico.

El modelo obtenido para la fase β ficticia del inversor se basa en el circuito original. Posee los mismos componentes, con la diferencia de que sus variables de estado poseen un retardo de

cuarto de ciclo. Es importante notar que las corrientes del modelo β del inversor no circulan realmente dado que dicho circuito no existe físicamente.

Las ecuaciones del inversor en sus componentes $\alpha\beta$ en función de las variables de estado definidas como la corriente de inductor y tensión del condensador del filtro de salida se obtienen en base a la ecuación del inversor (2.13) y se muestran en (2.14) y (2.15).

$$\frac{d}{dt} \begin{bmatrix} i_{o\alpha} \\ i_{o\beta} \end{bmatrix} = -\frac{R_1 + R_2}{L_f} \begin{bmatrix} i_{o\alpha} \\ i_{o\beta} \end{bmatrix} - \frac{1}{L_f} \begin{bmatrix} v_{C\alpha} \\ v_{C\beta} \end{bmatrix} + \frac{R_2}{L_f} \begin{bmatrix} i_{red\ \alpha} \\ i_{red\ \beta} \end{bmatrix} + \frac{1}{L_f} \cdot \overbrace{v_{dc} \begin{bmatrix} u_\alpha(t) \\ u_\beta(t) \end{bmatrix}}^{v_o\ \alpha, \beta} \quad (2.14)$$

$$\frac{d}{dt} \begin{bmatrix} v_{C\alpha} \\ v_{C\beta} \end{bmatrix} = \frac{1}{C_f} \begin{bmatrix} i_{o\alpha} \\ i_{o\beta} \end{bmatrix} - \frac{1}{C_f} \begin{bmatrix} i_{red\ \alpha} \\ i_{red\ \beta} \end{bmatrix} \quad (2.15)$$

Es útil trabajar con el valor medio de las variables, principalmente por la no-linealidad que poseen los términos referente a los estados de conmutación del inversor. Dado que la conmutación es del orden de los kilohertz, comparando con los tiempos de trabajo de las señales de tensión de la red (50 Hz), es válido trabajar con medias móviles de las variables.

La media móvil de la tensión de salida del inversor se calcula como en (2.16).

$$\bar{v}_o(t) = \int_{t-T_{conm}}^t \frac{v_{dc}}{T_{conm}} u(\tau) d\tau = \bar{d}(t) v_{dc} \quad (2.16)$$

donde $\bar{d}(t)$ corresponde a la media móvil del índice de modulación definido en (2.2) y (2.3).

En (2.17) y (2.18) se muestran las ecuaciones resultantes tras aplicar las medias móviles sobre las variables de las ecuaciones (2.14) y (2.15). En la Fig. 2.12 se muestra el modelo circuital del inversor como resultado de lo anterior.

$$\frac{d}{dt} \begin{bmatrix} \bar{i}_{o\alpha} \\ \bar{i}_{o\beta} \end{bmatrix} = -\frac{R_1 + R_2}{L_f} \begin{bmatrix} \bar{i}_{o\alpha} \\ \bar{i}_{o\beta} \end{bmatrix} - \frac{1}{L_f} \begin{bmatrix} \bar{v}_{C\alpha} \\ \bar{v}_{C\beta} \end{bmatrix} + \frac{R_2}{L_f} \begin{bmatrix} \bar{i}_{red\ \alpha} \\ \bar{i}_{red\ \beta} \end{bmatrix} + \frac{1}{L_f} \cdot \overbrace{v_{dc} \begin{bmatrix} \bar{d}_\alpha \\ \bar{d}_\beta \end{bmatrix}}^{v_o\ \alpha, \beta} \quad (2.17)$$

$$\frac{d}{dt} \begin{bmatrix} \bar{v}_{C\alpha} \\ \bar{v}_{C\beta} \end{bmatrix} = \frac{1}{C_f} \begin{bmatrix} \bar{i}_{o\alpha} \\ \bar{i}_{o\beta} \end{bmatrix} - \frac{1}{C_f} \begin{bmatrix} \bar{i}_{red\ \alpha} \\ \bar{i}_{red\ \beta} \end{bmatrix} \quad (2.18)$$

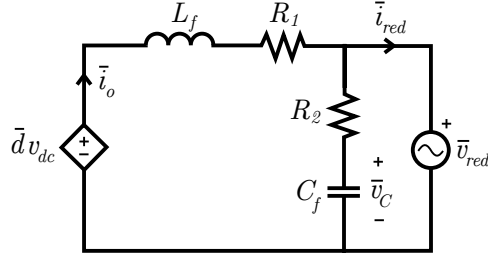


Figura 2.12: Modelo circuital del inversor tras la aplicación de la media móvil sobre las variables. El esquema es el mismo tanto para la componente α como la β .

Aplicando la transformación sobre las ecuaciones (2.17) y (2.18) para llevarlas al sistema de referencia sincrónico, se obtienen como resultado (2.19) y (2.20).

$$\frac{d}{dt} \begin{bmatrix} \bar{i}_{od} \\ \bar{i}_{oq} \end{bmatrix} = \begin{bmatrix} -\frac{R_1+R_2}{L_f} & \omega \\ -\omega & -\frac{R_1+R_2}{L_f} \end{bmatrix} \begin{bmatrix} \bar{i}_{od} \\ \bar{i}_{oq} \end{bmatrix} - \frac{1}{L_f} \begin{bmatrix} \bar{v}_{Cd} \\ \bar{v}_{Cq} \end{bmatrix} + \frac{R_2}{L_f} \begin{bmatrix} \bar{i}_{red\ d} \\ \bar{i}_{red\ q} \end{bmatrix} + \frac{v_{dc}}{L_f} \begin{bmatrix} \bar{d}_d \\ \bar{d}_q \end{bmatrix} \quad (2.19)$$

$$\frac{d}{dt} \begin{bmatrix} \bar{v}_{Cd} \\ \bar{v}_{Cq} \end{bmatrix} = \begin{bmatrix} 0 & \omega \\ -\omega & 0 \end{bmatrix} \begin{bmatrix} \bar{v}_{Cd} \\ \bar{v}_{Cq} \end{bmatrix} + \frac{1}{C_f} \begin{bmatrix} \bar{i}_{od} \\ \bar{i}_{oq} \end{bmatrix} - \frac{1}{C_f} \begin{bmatrix} \bar{i}_{red\ d} \\ \bar{i}_{red\ q} \end{bmatrix} \quad (2.20)$$

La Fig. 2.13 representa el modelo circuital del inversor en sus componentes dq . En él, se aprecia que existe un acoplamiento entre los circuitos de las componentes del eje d y q del modelo del inversor producto de la transformación al marco de referencia sincrónico y a la naturaleza de los parámetros eléctricos existentes. Se destaca que la tensión de la red sólo participa en el modelo d del inversor, mientras que en el modelo q se representa mediante un cortocircuito en esos terminales, puesto que por diseño del esquema del PLL se ajusta $v_d = v_{red}$ y $v_q = 0$ (capítulo 2.7).

También, es posible identificar que las variables de actuación serán los índices de modulación respectivos de cada canal ($\bar{d}_{d,q}$), los cuales adquirirán valores constantes dependiendo de lo que solicite el control. En el circuito real, dichas variables tendrán un régimen ac correspondiente producto de la transformación inversa desde el marco de referencia móvil al estático.

En la etapa de diseño de controladores para las plantas respectivas, se deberán tomar en cuenta los acoplamientos de canales existentes, de manera de que el control posea un correcto rechazo de perturbaciones.

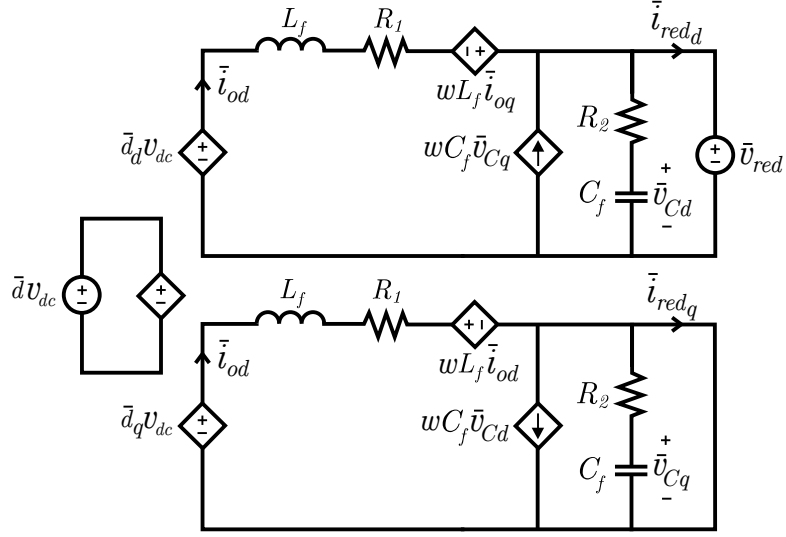


Figura 2.13: Modelo circuital en marco de referencia sincrónico dq para inversor monofásico en topología tipo VSI.

2.9.2. Modelo del banco de condensadores

El balance de energía del banco de condensadores del enlace dc del convertidor, según referencias de la Fig. 2.14, corresponde a (2.21).

$$w_C = \frac{1}{2} C_{dc} (v_{dc}^2 - v_{dc}(0)^2) \quad (2.21)$$

Aplicando la derivada temporal a la expresión anterior

$$C_{dc} v_{dc} \frac{dv_{dc}}{dt} = p_{in} - p_{out} \quad (2.22)$$

donde, gracias a la apropiada orientación del modelo dq del inversor obtenido, se define la potencia de salida como $p_{out} = v_d i_d$.

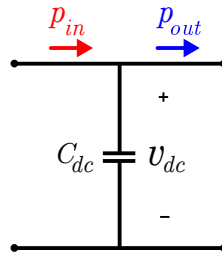


Figura 2.14: Balance de energía en modelo del banco de condensadores. p_{in} y p_{out} corresponden a las potencias instantáneas de entrada y salida al banco de condensadores, respectivamente.

Una expansión de primer orden de Taylor permite obtener (2.23).

$$C_{dc} \frac{dv_{dc}^{eq}}{dt} \Delta v_{dc} + C_{dc} v_{dc}^{eq} \Delta \frac{dv_{dc}}{dt} - \Delta p_{in} + v_d^{eq} \Delta i_d + i_d^{eq} \Delta v_d = 0 \quad (2.23)$$

donde el superíndice ^{eq} indica la variable evaluada en el estado de equilibrio del sistema. Para este modelo, este estado corresponde a un nivel de tensión del condensador constante y corriente i_d nula, que representa la descarga del condensador, siempre que $p_{in} = 0$.

$$C_{dc} v_{dc}^{eq} \frac{dv_{dc}}{dt} - p_{in} + v_d^{eq} i_d = 0 \quad (2.24)$$

Producto de un correcto diseño de control de seguimiento de fase, se tiene que $v_{dc} = v_d$. Llevando al plano de la frecuencia la expresión (2.24), se obtiene (2.25). Esta expresión resultante muestra que la relación entre la tensión del banco de condensadores y la corriente de salida I_d corresponde a un integrador en el plano de Laplace. El término P_{in} , se considera como una perturbación del esquema de control, y su existencia afectará indirectamente el nivel de tensión dc, pero la acción en la corriente I_d permitirá corregir cualquier variación con respecto al valor de referencia fijado para V_{dc}^* .

$$sC_{dc}V_{dc}^{eq}V_{dc}(s) - P_{in}(s) + V_{dc}^{eq}I_d(s) = 0 \quad (2.25)$$

2.9.3. Modelo de convertidor boost

A continuación, se muestran las ecuaciones que gobiernan el comportamiento del convertidor elevador o boost, en base a las referencias definidas en Fig. 2.15, cuando el IGBT se encuentra en estado encendido y apagado.

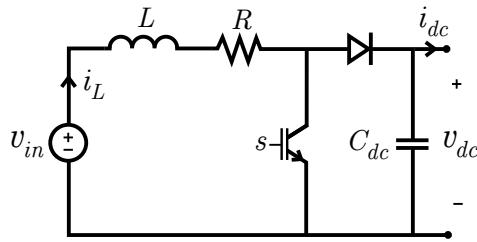


Figura 2.15: Esquema circuital convertidor boost.

- Estado apagado, asignado como $u(t_1) = 1$

$$v_{in} = L \frac{di_L}{dt} + Ri_L + v_{dc}$$

$$i_L = i_{dc} + C \frac{dv_{dc}}{dt}$$

- Estado encendido, asignado como $u(t_2) = 0$

$$\begin{aligned} v_{in} &= L \frac{di_L}{dt} + Ri_L \\ 0 &= i_{dc} + C \frac{dv_{dc}}{dt} \end{aligned}$$

Por lo tanto, considerando que $u(t) \in \{0; 1\}$, las ecuaciones se pueden generalizar y resultar como en (2.26) y (2.27).

$$v_{in} = L \frac{di_L}{dt} + Ri_L + u(t)v_{dc} \quad (2.26)$$

$$u(t)i_L = i_{dc} + C \frac{dv_{dc}}{dt} \quad (2.27)$$

En estado estacionario, considerando la media móvil de $u(t)$ de la misma forma según (2.16), (2.2) y (2.3), las expresiones anteriores se reducen a (2.28) y (2.29).

$$v_{in} = \bar{d}v_{dc} \quad (2.28)$$

$$\bar{d}i_L = i_{dc} \quad (2.29)$$

Aplicando la expansión de primer orden de Taylor a las ecuaciones (2.28) y (2.29), se obtienen (2.30) y (2.31).

$$\Delta v_{in} = L \frac{d\Delta i_L}{dt} + R\Delta i_L + v_{dc}^{eq}\Delta \bar{d} + \bar{d}^{eq}\Delta v_{dc} \quad (2.30)$$

$$\bar{d}^{eq}\Delta i_L = -i_L^{eq}\Delta \bar{d} + \Delta i_{dc} + C_{dc} \frac{d\Delta v_{dc}}{dt} \quad (2.31)$$

Posteriormente, transformando dichas ecuaciones al plano de Laplace para poder analizar las funciones transferencias respectivas del convertidor boost con respecto a la corriente del inductor (Δi_L), que es la variable que se busca controlar en este caso, se obtienen (2.30) y (2.31).

$$\Delta V_{in} = sL\Delta I_L + R\Delta I_L + V_{dc}^{eq}\Delta \bar{d} + \bar{d}^{eq}\Delta V_{dc} \quad (2.32)$$

$$\bar{d}^{eq}\Delta I_L = -I_L^{eq}\Delta \bar{d} + \Delta I_{dc} + sC_{dc}\Delta V_{dc} \quad (2.33)$$

El resultado obtenido permite identificar las funciones transferencias principales que relacionan la planta principal (2.34) y las perturbaciones, (2.35) y (2.36), de las variables respec-

tivas con respecto a la corriente del inductor.

$$H_{Boost} = \frac{\Delta I_L}{\Delta \bar{d}} = -\frac{V_{dc}^{eq}}{Ls + R} \quad (2.34)$$

$$H_{P1} = \frac{\Delta I_L}{\Delta V_{in}} = \frac{1}{Ls + R} \quad (2.35)$$

$$H_{P2} = \frac{\Delta I_L}{\Delta V_{dc}} = -\frac{\bar{d}^{eq}}{Ls + R} \quad (2.36)$$

2.10. Estrategia de control para convertidor de topología tipo CSI

En general, la topología que poseen estos convertidores es similar a los del tipo VSI, pero poseen menor cantidad de elementos a utilizar. Esta topología requiere utilizar un reactor de entrada de inductancia elevada, de manera que la entrada al convertidor pueda asemejarse lo más posible a una fuente de corriente constante. La incorporación del reactor descrito implica un mayor volumen físico del equipo del convertidor.

El objetivo general del convertidor requerido para la aplicación es controlar la corriente de entrada dc al convertidor y la inyección de energía a la red monofásica. Puesto que, para este esquema presentado, no existe una etapa intermedia entre el convertidor elevador de entrada y el inversor de salida, como el banco de condensadores existente en la topología tipo VSI, no es posible desacoplar el control de corriente de entrada del control de inyección de energía a la red debido a que, éste último, depende de la misma corriente que el primero pero en el lado ac, y ambas corrientes están relacionados mediante el índice de modulación del inversor tipo fuente de corriente. Ante esto, la alternativa es utilizar la corriente del inductor de entrada como la variable de estado del convertidor para elaborar los esquemas de control.

Por lo expuesto anteriormente, es importante señalar que el modelo a desarrollar en esta topología de convertidor utilizando un marco de referencia sincrónico como en la topología tipo VSI, no puede realizarse de la misma forma, debido a que la variable de estado del inductor de entrada posee un régimen dc, al contrario de la corriente del filtro LC de salida en la topología tipo VSI que posee un régimen ac.

En base a la Fig. 2.16, y las referencias allí definidas, se plantean las ecuaciones del convertidor tipo CSI (2.37) y (2.38), donde los posibles estados de conmutación se muestran en la Tabla 2.1.

$$v_{in} - L \frac{di_L}{dt} - Ri_L = u(t)v_o \quad (2.37)$$

$$v_o = L_f \frac{di_{red}}{dt} + R_1 i_{red} + v_{red} \quad (2.38)$$

Tabla 2.1: Estados de conmutación del inversor CSI.

Estado	s_1	s_2	s_3	s_4	u
1	1	1	0	0	0
2	0	0	1	1	0
3	1	0	0	1	1
4	0	1	1	0	-1

Como se comentó anteriormente, desde el punto de vista del control se presenta la problemática de que no se tiene una variable de tipo continua a la salida del convertidor que permita la correcta operación de los controladores lineales para la formación de las señales alternas de salida del inversor. Para ello, se realiza un trabajo matemático sobre la señal de tensión de salida para obtener una variable de tipo continua, posibilitando así la realización del control.

Haciendo uso de la misma herramienta que se utilizó en el convertidor tipo VSI, se crea una componente β ficticia para expresar la tensión de salida v_o en función de componentes constantes en un marco de referencia sincrónico dq . Dado que la fase real monofásica se considera como la componente α del sistema, entonces v_o se escribe como (2.39).

$$v_o = \Re\{\mathbf{v}_{od,q} \cdot e^{\gamma}\} = v_{od} \cos(\omega t) - v_{oq} \sin(\omega t) \quad (2.39)$$

Tal como en los esquemas anteriores, se trabajará con la media móvil de las variables de las ecuaciones del convertidor (2.37) y (2.38), que es válido puesto que la frecuencia de conmutación es mucho mayor que la frecuencia natural de la red. La variable de actuación corresponde a la media móvil del índice de modulación $-1 \leq \bar{d} \leq 1$. De modo de incorporar la característica sinusoidal a las variables de salida del convertidor, el índice de modulación

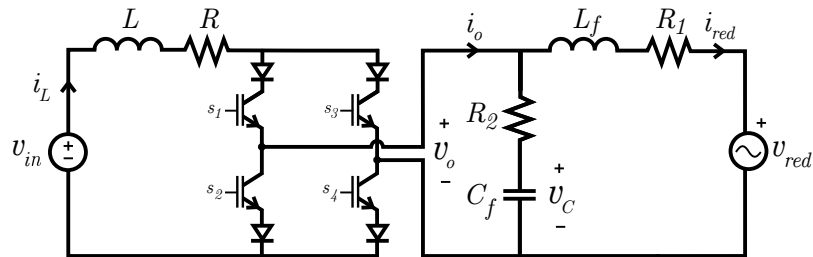


Figura 2.16: Modelo circuital del inversor en topología tipo CSI conectado a red monofásica.

se expresa como (2.40).

$$\bar{d}_{ac} = \bar{d} \cos(\omega t) \quad (2.40)$$

donde el ángulo de fase (ωt) se obtiene a través del esquema de seguimiento de fase PLL (capítulo 2.7).

Al desarrollar las ecuaciones, se obtiene (2.41).

$$\bar{d}_{ac} \cdot \bar{v}_o = \bar{d} \cdot \bar{v}_{od} \left(\frac{1 + \cos(2\omega t)}{2} \right) - \bar{d} \cdot \bar{v}_{oq} \frac{\sin(\omega t)}{2} \quad (2.41)$$

Como resultado, se obtiene una expresión con una componente constante, una señal de frecuencia fundamental y una del doble de dicha frecuencia. Aquellas componentes oscilatorias se consideran como perturbaciones del sistema de control. Como el sistema de referencia es orientado de manera apropiada en el eje directo del marco de referencia sincrónico, gracias al diseño y el trabajo del PLL, y fue ajustada como la fase de tensión de la red, entonces $v_{oq} = 0$, permitiendo simplificar la expresión anterior.

Reemplazando la expresión resultante de (2.41) en (2.37), se obtiene (2.42).

$$\bar{v}_{in} - L \frac{d\bar{i}_L}{dt} - R\bar{i}_L = \bar{d} \cdot \bar{v}_{od} \left(\frac{1 + \cos(2\omega t)}{2} \right) \quad (2.42)$$

En el plano de la Laplace, (2.41) resulta en (2.43).

$$V_{in} - sLI_L - RI_L = \bar{d} \frac{V_{od}}{2} + \bar{d} \frac{V_{od}}{2} \frac{s}{s^2 + 4\omega^2} \quad (2.43)$$

La componente de corriente de doble frecuencia se debe tomar en cuenta en el diseño del control para este convertidor, ya que su presencia en el circuito sí existe físicamente.

Capítulo 3

Diseño del circuito de potencia

Esta etapa juega un rol importante en el modelo de los convertidores presentados, permitiendo optimizar su diseño según la finalidad buscada, las que pueden ser, por ejemplo, maximización de eficiencia, minimización de costos, minimización de volumen del equipo, entre otros. Para fines de este trabajo, la determinación de parámetros se realiza en función de la eficiencia del convertidor. Los parámetros del convertidor deben representar de manera fiel una potencial implementación real, en términos de la potencia nominal del convertidor, los niveles de tensión de trabajo para cada etapa que posea el convertidor, y los niveles de corrientes máximas para la operación segura del equipo.

Según los requerimientos de la aplicación que presenta este estudio, el nivel de tensión nominal es de $V_N = 220\text{ V}$, que corresponde al nivel de tensión de la red monofásica a nivel residencial, donde se pretende conectar el equipo.

El objetivo del convertidor es dar cabida a alternativas de generación de baja potencia, emulando el potencial de generación de 350 W que un usuario promedio puede generar desarrollando una hora de ejercicios en una bicicleta estática de carga regulable, ampliamente utilizadas en clases grupales de *spinning* en gimnasios y centros deportivos [3]. Por tal razón, la potencia nominal del equipo se define como $P_N = 350\text{ W}$.

3.1. Filtro LC

Las dos topologías de convertidor propuestas (VSI y CSI) consideran un filtro de salida de segundo orden LC pasa-bajos, de manera de eliminar componentes de alta frecuencia en la tensión de salida y en la corriente de salida, para topología tipo VSI y CSI, respectivamente. La diferencia para cada caso recae en la posición de la rama capacitiva en derivación, ubicándose inmediatamente a la salida del inversor, para el caso VSI, y posterior a la rama

inductivo-resistiva, para el caso CSI, como se aprecia en Fig. 2.11 y Fig. 2.16. Sin embargo, el dimensionamiento de parámetros es indiferente de las topologías de convertidor presentes en este trabajo.

Los criterios para el dimensionamiento de los parámetros inductivo y capacitivo del filtro son, bajo consumo reactivo a frecuencia de la red, ganancia unitaria para dicha frecuencia y nula a altas frecuencias. La frecuencia de corte es un parámetro importante para diferenciar las frecuencias altas de las bajas, y, en definitiva, para conocer sobre cuál valor de frecuencia el filtro realizará la función de atenuación de altas frecuencia (filtro pasa-bajos, en este caso). Para el filtro LC, la frecuencia de corte corresponde a (3.1), y la relación de diseño utilizada para este trabajo es la que se presenta en (3.2) en base a [13][14].

$$f_c = \frac{1}{2\pi\sqrt{LC}} \quad (3.1)$$

$$10f_n < f_c < \frac{f_{comm}}{2} \quad (3.2)$$

donde f_n corresponde a la frecuencia de la red y f_{comm} a la frecuencia de conmutación.

Para lograr bajo consumo reactivo en las frecuencias cercanas a la frecuencia de trabajo se considera que, la diferencia de tensión en el inductor y la corriente del condensador estén acotadas bajo un 5% de los valores de tensión de la red y corriente nominal del inductor, respectivamente. Dicha corriente se define en base a la potencia nominal del convertidor. Según estos criterios, se obtiene lo siguiente:

$$\begin{aligned} L_f &\leq 22 \text{ mH} \rightarrow L_f = 22 \text{ mH} \\ C_f &\geq 1,15 \text{ } \mu\text{F} \rightarrow C_f = 1,15 \text{ } \mu\text{F} \end{aligned}$$

Con estos parámetros definidos, la frecuencia de corte cooresponde a $f_c = 1 \text{ kHz}$. De esta manera, se puede estimar la corriente por la rama en derivación sin considerar pérdidas (3.3), donde el valor resultante corresponde a un 4,99% de la corriente nominal, lo cual cumple con el criterio descrito.

$$I_C = \frac{V_{red}}{\frac{1}{\omega C}} = 79,5 \text{ mA} \quad (3.3)$$

Para incorporar la información de los elementos resistivos asociados al inductor (R_1) y condensador (R_2) reales, que se presumen bajos *a priori* dado el nivel de potencia trabajado, se considera que, de manera similar al dimensionamiento de la inductancia y capacidad del filtro, la caída de tensión resistencia de la rama serie sea menor al 5% de la tensión a tensión y potencia nominal, y el nivel de corriente de la rama en derivación sea menor al 5% de la corriente y potencia nominal [13][14]. En definitiva, como se aprecia en (3.4) y (3.5), estas

definiciones resultan en el mismo valor límite para las resistencias R_1 y R_2 . Se establece $R_1 = 0,5\,\Omega$ y $R_2 = 0,1\,\Omega$, cumpliendo ambas con los criterios anteriores, donde la rama inductivo-resistiva brinda una constante de tiempo de $44\,ms$, y, producto de la alta impedancia obtenida en la rama en derivación, la aproximación $v_C \approx v_{red}$ es válida en el caso de la topología de convertidor tipo VSI.

$$R_1 \leq 5\% \frac{V_{red}^2}{P_N} = 6,914\,\Omega \quad (3.4)$$

$$R_2 \leq 5\% \frac{P_N}{i_N^2} = 6,914\,\Omega \quad (3.5)$$

3.2. Banco de condensadores

De manera de satisfacer los requerimientos indicados en capítulo 2.3 para la correcta operación del banco de condensadores de un enlace de tensión continua, se dimensiona una capacitancia total adecuada para el banco de condensadores.

A partir de la ley de elementos correspondiente al condensador, considerando un 3% de variación de tensión como máximo con respecto al valor medio nominal fijado en 400 V en el enlace dc [4], con una frecuencia de trabajo producto de la conmutación del inversor dc-ac de salida de $f_{comm} = 10\,kHz$, se obtiene lo mostrado en (3.6) y (3.7).

$$i_C = C_{dc} \frac{dv_{dc}}{dt} \approx C_{dc} \frac{\Delta v_{dc}}{\Delta t} \quad (3.6)$$

considerando que $\Delta t \approx T_{comm}/2$.

$$C_{dc} \geq \frac{i_C \Delta t}{\Delta v_{dc}} = \frac{S_N T_{comm}}{2v_{dc} \Delta v_{dc}} = 3,645\,\mu F \quad (3.7)$$

Se utilizará una capacitancia de $300\,\mu F$ que asegura con holgura el cumplimiento del criterio de variación de tensión, generando una diferencia de tensión $< 1\%V_N$, y es un valor más cercano a los utilizados en el mercado y en aplicaciones similares.

3.3. Convertidor boost

Para este convertidor es crítico el dimensionamiento del reactor de entrada ya que el nivel de la inductancia definirá el rizado de la corriente del inductor o, de otra forma, permitirá considerar a la corriente continua i_L como constante.

Este tipo de convertidor puede ser trabajado en un modo de operación continua (CCM)

o discontinua (DCM), cuya diferencia consiste en si la corriente de entrada posee cortes de conducción en el periodo de conmutación. Las principales diferencias en los modos de conducción son, la inductancia de entrada requerida para el modo DCM es menor que para el modo CCM, implicando menores costos de inversión, pero posee un mayor rizado de corriente [15]. Por esta última razón, para efectos de este trabajo se considera el dimensionamiento del convertidor boost según operación continua CCM.

El valor *peak-to-peak* del rizado de corriente del inductor es inversamente proporcional al valor de inductancia, como se aprecia en (3.9). Para definir la inductancia a utilizar en el convertidor, se define un nivel de rizado de corriente del inductor aceptable. En base a la potencia nominal del convertidor (350 W) y niveles de tensión de entrada al rectificador de ≈ 150 V, se define un nivel de rizado tolerable de un 20 % con respecto al valor medio de la corriente del inductor, lo que equivale a $\Delta i_L = 0,46$ A. De manera similar a la determinación de la capacidad total del banco de condensadores de enlace dc, se determina la inductancia para el convertidor boost, según (3.8) y (3.9).

$$v_L = L \frac{di_L}{dt} \approx L \frac{\Delta i_L}{\Delta t} \quad (3.8)$$

como $\Delta t = T_{on} = \bar{d}/f_{conm}$, donde $\bar{d}$ corresponde al valor medio del índice de modulación (explicado con más detalle en capítulo 2.9.3), un caso crítico de operación corresponde a $\bar{d} = 1$, y, de modo conservador en el dimensionamiento de la inductancia, se considera que la corriente logra decaer hasta cero en un ciclo de conmutación. Trabajando con $f_{conm} = 10$ kHz, se obtiene el valor de inductancia en (3.9).

$$L \approx \frac{v_L \cdot \bar{d}}{\Delta i_L \cdot f_{conm}} = 32,6 \text{ mH} \quad (3.9)$$

Para dimensionar el parámetro resistivo (R) asociado al reactor del convertidor boost, de modo que la simulación pueda tener una dinámica más real, nuevamente se considera como criterio de diseño que la diferencia de tensión no sea superior a un 5 % de la tensión de trabajo del convertidor boost, que en este caso corresponde a la tensión de entrada al puente rectificador (150 V). En base al resultado obtenido en (3.10), se define $R = 0,5 \Omega$ cumpliendo con el criterio de diseño. El sistema inductivo-resistivo formado brinda una constante de tiempo de 64,2 ms.

$$R \leq 5 \% \cdot \frac{150^2}{P_N} = 3,214 \Omega \quad (3.10)$$

3.4. Inversor de la topología tipo CSI

El dimensionamiento realizado para el reactor de entrada y el parámetro resistivo asociado al modelo real del reactor, para el inversor de la topología tipo CSI, se ha basado en el mismo criterio utilizado para el dimensionamiento del parámetro inductivo del convertidor boost en capítulo anterior 3.3, que se define según porcentaje tolerable de rizado de corriente (20 % de corriente nominal de entrada), y resulta en (3.11) y (3.12).

$$L = 32,6 \text{ mH} \quad (3.11)$$

$$R = 0,5 \Omega \quad (3.12)$$

En etapas posteriores de este documento se explicará la importancia del parámetro inductivo de entrada en la topología de este inversor. Por tal razón, se requiere un mayor nivel de exigencia con respecto al rizado de la corriente de entrada, por lo que, según valores en aplicaciones similares [15], el parámetro a trabajar será cuatro veces mayor que el obtenido en (3.11).

Las Tablas 3.1 y 3.2 resumen los parámetros calculados para cada elemento en las topologías de convertidores propuestas tanto para VSI como CSI según la nomenclatura definida para cada elemento.

Tabla 3.1: Resumen de parámetros calculados para topología de convertidor tipo VSI.

L [mH]	R [Ω]	C_{dc} [μ F]	R_1 [Ω]	R_2 [Ω]	C_f [μ F]	L_f [mH]
32,6	0,1	300	0,5	0,1	1,15	22

Tabla 3.2: Resumen de parámetros para topología de convertidor tipo CSI.

L [mH]	R [Ω]	R_1 [Ω]	R_2 [Ω]	C_f [μ F]	L_f [mH]
130,4	0,1	0,5	0,1	1,15	22

Capítulo 4

Diseño del control: Plantas y ajuste de controladores

Los modelos propuestos en este trabajo son validados a través de simulaciones, las que son llevadas a cabo en tiempo discreto, de manera de que, como extensión a este trabajo, los parámetros de los controladores y códigos que sean necesarios para realizar la implementación real de la topología del convertidor que sea recomendada para la aplicación, se encuentren disponibles.

La metodología utilizada para la sintonización de controladores hace uso de las ecuaciones en el plano de Laplace de los convertidores respectivos para cada topología considerada en este estudio (capítulos 2.9 y 2.10), de esta manera, se conocen las principales plantas que relacionan las variables a controlar con la variables de actuación. La sintonización se realiza en tiempo continuo, a través de la variable compleja “ s ”, para luego discretizar con el procedimiento descrito en capítulo 2.5, usando la variable compleja análoga “ z ”.

4.1. Tiempo de simulación y de muestreo

Como se introdujo en capítulos anteriores, el esquema de modulación utilizado en los inversores es SPWM, cuya señal triangular fue diseñada con una frecuencia $f_{comm} = 10 \text{ kHz}$. Con respecto al paso de simulación del software, éste debe permitir que la señal triangular se genere de forma correcta, visualizado en un oscilograma, por ejemplo. Si la señal triangular fuese generada por algún equipo externo, esta limitante no existiría. Considerando un límite superior del paso de simulación de $T_h \leq T_{comm}/10$, es posible asegurar que la forma de la señal triangular generada para el control de disparos de los IGBT sea correcta.

Para la definición del tiempo de muestreo, se hace uso del criterio de control expuesto en

(2.7). Para ello, se utiliza la información de la función transferencia de lazo cerrado entre el controlador definido, la planta principal y posibles retardos que puedan existir producto de procesos de cálculos, tiempos de actuación del convertidor, entre otros, como es el retardo asociado a la formación del modelo dq del inversor en la topología tipo VSI (capítulo 2.9). Justamente, la topología tipo VSI se ha utilizado para definir el tiempo de muestreo para las simulaciones. A través del software MATLAB®, se obtiene el tiempo de levantamiento de esta topología, que corresponde a $T_{rise} = 25,5 \text{ ms}$, de modo que, definiendo $T_m = T_{conm}/10$, la métrica N_r obtenida supera el rango máximo que criterios de control recomiendan ($4 \leq N_r \leq 10$). Este sobredimensionamiento de N_r se puede interpretar como una sobreexigencia innecesaria de capacidad de procesamiento computacional, lo que, para efectos de una implementación real, el cumplimiento del criterio permite reducir costos y calentamiento de equipos. El nivel N_r utilizado para este trabajo no invalida los resultados logrados, sólo se ajusta a restricciones del software con el que se realizaron las simulaciones y, para una eventual implementación con un paso de muestreo mayor, se deberán hacer las transformaciones respectivas a los controladores desde un paso T_m a otro, sin mayor complicación, como por ejemplo a $T'_m = 3 \text{ ms}$, que sí cumple el criterio de control.

En resumen, para efectos de la simulación, se ha trabajado con un paso de simulación $T_h = 1 \mu\text{s}$, puesto que permite asegurar la correcta formación de la señal triangular del convertidor y emular el paso del tiempo real, y un paso de muestreo de $T_m = 10 \mu\text{s}$.

4.2. Seguimiento de fase PLL

El controlador de tipo PI ajustado para el esquema de seguimiento de fase PLL, que equilibra rapidez del control y contenido de ruido, se basa en un coeficiente de amortiguamiento de $\xi \approx 1/\sqrt{2}$ y, un correcto y rápido seguimiento de referencias continuas. Para ello, se estudia el comportamiento del lazo cerrado ante la aplicación de un escalón de entrada. El controlador obtenido se muestra en (4.1), y en la Fig. 4.1 se aprecia el ensayo de escalón donde la señal de respuesta logra un tiempo de establecimiento del orden de $\approx 200 \text{ ms}$. Cabe destacar que no se evaluaron respuestas ante perturbaciones debido a que, según la planta identificada para el PLL, mostrada en Fig. 2.9, éstas no participan en el esquema de control. Para fines de implementación digital y simulaciones respectivas, considerando el paso de muestreo definido en función del control de componentes dq del inversor tipo VSI, en capítulo 4.1, el controlador discretizado corresponde a (4.2).

$$C_{PLL}(s) = 2973 \cdot \left(1 + \frac{1}{7,8653 \cdot 10^{-4}s} \right) \quad (4.1)$$

$$C_{PLL}(z) = \frac{2973z - 2935,2}{z - 1}, \quad T_m = 10 \mu\text{s} \quad (4.2)$$

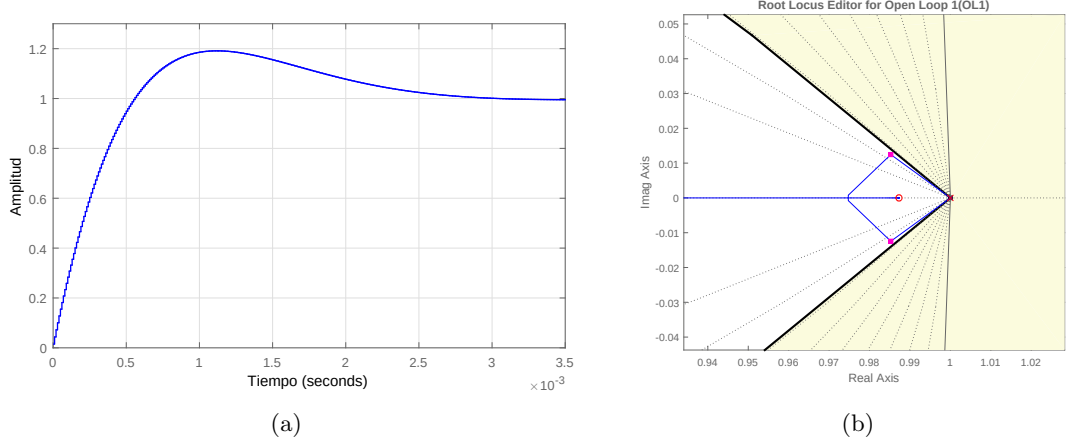


Figura 4.1: (a) Respuesta a escalón del esquema de control del PLL, y (b) diagrama de polos y ceros del lazo abierto.

4.3. Inversor de topología tipo VSI

En capítulo 2.9, las ecuaciones del inversor fueron llevadas a marco de referencia sincrónico, utilizando como referencia la fase de la señal de tensión que impone la red. Dicha fase es capturada gracias al esquema de seguimiento de fase PLL, herramienta que permite orientar la tensión de eje directo v_d con la tensión de la red. De esta forma, y considerando que la rama capacitiva del filtro posee alta impedancia por diseño, entonces $\bar{v}_{Cd} \approx \bar{v}_{red}$, visualizándose como una señal de tensión continua. En base a lo anterior, la ecuación (2.20) es simplificada, obteniendo (4.3).

$$\frac{d}{dt} \begin{bmatrix} 0 \\ 0 \end{bmatrix} = \begin{bmatrix} 0 & \omega \\ -\omega & 0 \end{bmatrix} \begin{bmatrix} \bar{v}_{red} \\ 0 \end{bmatrix} + \frac{1}{C_f} \begin{bmatrix} \bar{i}_{od} \\ \bar{i}_{oq} \end{bmatrix} - \frac{1}{C_f} \begin{bmatrix} \bar{i}_{redd} \\ \bar{i}_{redq} \end{bmatrix} \quad (4.3)$$

$$\rightarrow \bar{i}_{redd} = \bar{i}_{od} \quad (4.4)$$

$$\rightarrow \bar{i}_{redq} = \bar{i}_{oq} - \omega C_f \bar{v}_{red} \quad (4.5)$$

Reemplazando (4.4) y (4.5) en ecuación (2.19), se obtiene (4.6).

$$\frac{d}{dt} \begin{bmatrix} \bar{i}_{od} \\ \bar{i}_{oq} \end{bmatrix} = \begin{bmatrix} -\frac{R_1}{L_f} & \omega \\ -\omega & -\frac{R_1}{L_f} \end{bmatrix} \begin{bmatrix} \bar{i}_{od} \\ \bar{i}_{oq} \end{bmatrix} - \begin{bmatrix} \frac{1}{L_f} \\ \frac{\omega R_2 C_f}{L_f} \end{bmatrix} \bar{v}_{red} + \frac{v_{dc}}{L_f} \begin{bmatrix} \bar{d}_d \\ \bar{d}_q \end{bmatrix} \quad (4.6)$$

Al transformar el sistema de ecuaciones anterior al plano de Laplace, se obtienen las funciones transferencias que representan la dinámica del inversor en sus ejes directo y de cuadratura, permitiendo estructurar los esquemas de control en diagrama de bloques. Se identifica que, la

planta principal para ambas componentes posee la misma expresión (4.7). Considerando las plantas principales y las perturbaciones respectivas en cada coordenada, según (4.6), dichos diagramas de bloques son presentados en Fig. 4.2. En ellos, se aprecia que la diferencia principal entre ambos esquemas corresponden a las perturbaciones de actuación producto de los acoplamientos entre canales. Esta información permite el ajuste de los controladores según criterios de aceptación [11].

$$H_{Inv}(s) = \frac{I_{od}}{\bar{d}_d} = \frac{I_{oq}}{\bar{d}_q} = \frac{V_{dc}}{L_f s + R_1} \quad (4.7)$$

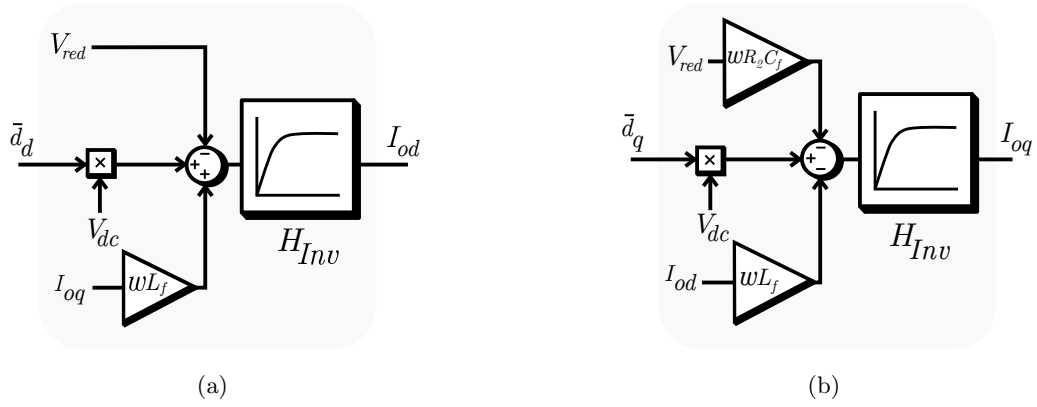


Figura 4.2: Plantas que representan la dinámica del inversor en topología tipo VSI en sus componentes: (a) eje directo y (b) de cuadratura.

Como la tensión en el enlace dc puede sufrir variaciones en el tiempo, para poder ajustar el controlador de corriente para una planta de ganancia invariante, se efectúa una división por la medición de tensión dc correspondiente, obteniendo la planta H'_{Inv} mostrada en (4.8).

$$H'_{Inv} = \frac{I_{od,q}}{V_{dc}\bar{d}_{d,q}} = \frac{1}{L_f s + R_1} \quad (4.8)$$

Las funciones transferencias de las perturbaciones del sistema y cómo influyen en las corrientes en sus componentes d y q , se muestran en (4.9) y (4.10), respectivamente.

$$H_{Pd}(s) = \frac{I_{od}}{V_{red}} = -\frac{1}{L_f s + R_1} \quad (4.9)$$

$$H_{Pq}(s) = \frac{I_{oq}}{V_{red}} = -\frac{\omega R_2 C_f}{L_f s + R_1} \quad (4.10)$$

En estas perturbaciones, se observa principalmente que influirán sobre el canal d puesto que, por lo general, se busca trabajar con $i_{oq} = 0$ o factor de potencia unitario. El diseño del controlador para la planta principal deberá considerar la mitigación de estas perturbaciones de entrada al sistema.

El procesamiento de señales implica una etapa de cálculos por parte del software durante un breve instante de tiempo, sin embargo, producto del trabajo sobre la componente α del circuito del inversor para obtener la componente β ficticia, se introduce un retardo inevitable de un cuarto de ciclo de la red. Este retardo debe ser considerado en el esquema de control para representar de manera fiel el sistema real y, así, ajustar de la mejor forma un controlador.

En el plano de la frecuencia compleja, el retardo corresponde a $e^{-T_{red}/4s}$. Utilizando la herramienta de aproximación de Padé de primer orden, que posee una buena representación para retardos de corta duración, éste puede ser expresado de manera conveniente como $D_{\alpha \rightarrow \beta}$ en (4.11).

Este retardo no es el único a considerar, puesto que el procesamiento de señales y análisis mediante medias móviles de las variables que se realizó en el planteamiento de ecuaciones que gobiernan al convertidor, requieren un tiempo mínimo donde dicha consideración es válida. Se estima como tiempo mínimo para ello la mitad del periodo de la señal triangular $T_{conm}/2$. Nuevamente, mediante aproximación de Padé de primer orden, este retraso se representa como D_{proc} en (4.12).

$$D_{\alpha \rightarrow \beta} = e^{-\frac{T_{red}}{4}s} \approx \frac{1 - \frac{T_{red}}{8}s}{1 + \frac{T_{red}}{8}s} \quad (4.11)$$

$$D_{proc} = e^{-\frac{T_{conm}}{2}s} \approx \frac{1 - \frac{T_{conm}}{4}s}{1 + \frac{T_{conm}}{4}s} \quad (4.12)$$

Con la información recopilada de las funciones transferencias de las plantas principales y perturbaciones, los procesos del sistema y retardos asociados, se elabora el esquema de control mostrado en Fig. 4.3, y se ajusta el controlador de tipo PI que permite el seguimiento de referencias continuas y correcto rechazo de perturbaciones.

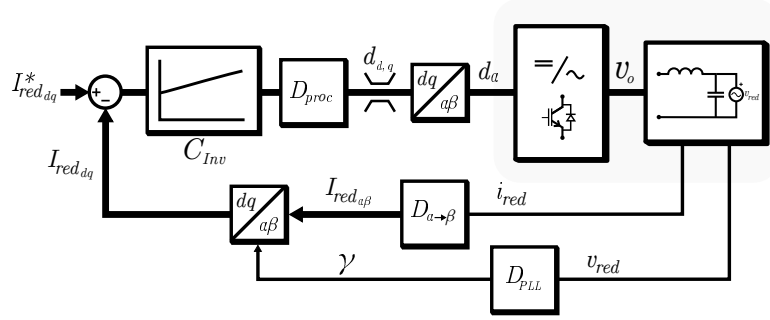


Figura 4.3: Diagrama operacional de la lógica de control para el inversor monofásico tipo Puente H en modelo dq .

Si la ventana de tiempo generada, ya sea por el retardo incorporado en la creación de componente β del inversor o el tiempo de procesamiento y cálculo de señales, es menor al tiempo característico de la planta principal del inversor, entonces este último tiempo agrupa todos los retardos posibles que afecten al sistema, permitiendo simplificar el lazo de control y, principalmente, el ajuste del controlador apropiado.

En tiempo continuo “ s ”, el ajuste del controlador para las componentes dq de la corriente del inversor busca obtener una respuesta rápida y sin mayor sobrepaso ante escalón de entrada, para ello, se ajusta un coeficiente de amortiguamiento de $\xi \approx 1/\sqrt{2}$, se evalúa un correcto seguimiento de referencias continuas. El resultado obtenido se muestra en Fig. 4.4, donde la señal logra un establecimiento en la referencia en $\approx 20\text{ ms}$ y, también, se aprecia un rápido rechazo y de baja amplitud para perturbaciones continuas en la actuación en aproximadamente el mismo tiempo. El controlador de tipo PI se muestra en (4.13) y, en forma discretizada, en (4.14).

$$C_{Inv}(s) = 8,2149 \cdot \left(1 + \frac{1}{0,0052s} \right) \quad (4.13)$$

$$C_{Inv}(z) = \frac{b_1 z - b_0}{z - 1} = \frac{8,215z - 28,199}{z - 1}, \quad T_m = 10 \mu s \quad (4.14)$$

Para eventual implementación digital, considerando un esquema de antienrollamiento (capítulo 2.8), el código desarrollado se adjunta en Anexo A.

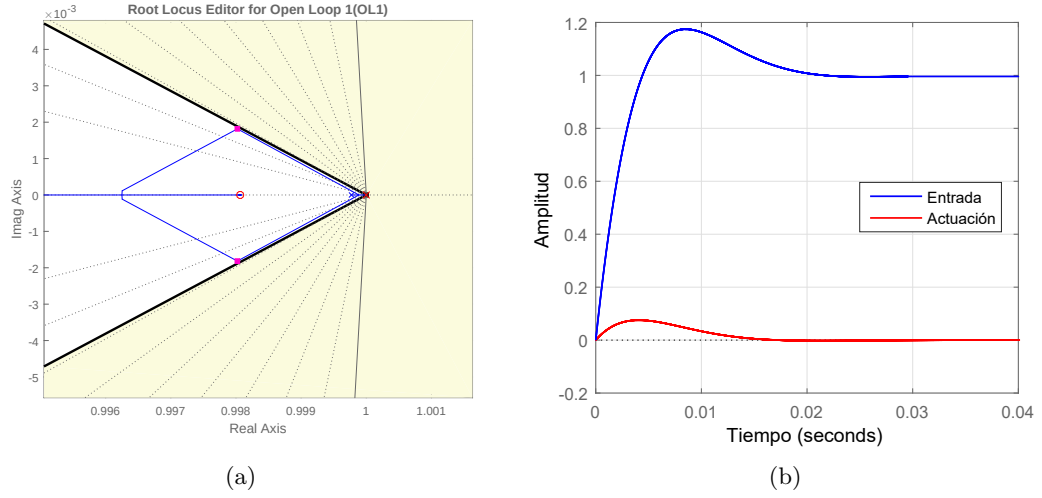


Figura 4.4: (a) Diagrama polos y ceros del lazo abierto de la planta de corriente del modelo dq del inversor en topología VSI; y, (b) su respuesta ante escalón de entrada y perturbación de actuación.

4.4. Control de tensión banco de condensadores

Del análisis matemático realizado al modelo del banco de condensadores (capítulo 2.9.2), se recopila en (4.15) la función transferencia obtenida, que relaciona la corriente I_d y la tensión del banco de condensadores V_{dc} , que se puede visualizar en el diagrama de bloques en el plano de Laplace de la Fig. 4.5.

$$H_C(s) = \frac{V_{dc}}{I_d} = -\frac{V_d^{eq}}{sC_{dc}V_{dc}^{eq}} \quad (4.15)$$

Del modelo circuital y, gracias a la adecuada orientación del marco de referencia sincrónico, la tensión V_d^{eq} en estado estacionario corresponde a V_{dc}^{eq} , permitiendo simplificar la expresión de la planta, tomando la forma de un integrador (4.16) que depende del parámetro de capacitancia total del enlace dc.

$$H_C(s) = -\frac{1}{sC_{dc}} \quad (4.16)$$

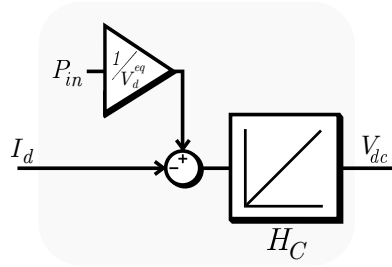


Figura 4.5: Modelo en diagrama de bloques para la planta del modelo del banco de condensadores.

Para realizar el ajuste del controlador para el control de tensión del dc-link mediante el software MATLAB®, se considera el lazo interno del control de corriente del inversor, obtenido en capítulo 4.3, que se puede apreciar en el esquema de control en bloques de la Fig. 4.6, y un tiempo de estabilización ante la respuesta a escalón de entrada para la función transferencia de lazo cerrado que sea ≥ 10 veces el tiempo del lazo interno del control de corriente, según criterio de control [11], de manera de no interrumpir la operación del lazo interno. También, se busca obtener un coeficiente de amortiguamiento de $\xi = 1/\sqrt{2}$ y buen rechazo ante perturbaciones, como la potencia de entrada P_{in} , como se aprecia en la Fig. 4.5.

Como resultado, en (4.17) se obtiene el controlador tipo PI en tiempo continuo “s” y, en (4.18), se muestra el controlador C_C en su forma discretizada. En la Fig. 4.7, se presentan los resultados obtenidos para el ensayo de respuesta a escalón de entrada y rechazo de perturbaciones de actuación para el lazo de control de tensión dc. En dicha figura, también se aprecia la disposición de ceros y polos de la función de lazo abierto de la planta y controlador. Como respuesta, se obtiene un tiempo de establecimiento de la señal de salida con respecto a la referencia de diez veces el tiempo del lazo interno de corriente, cumpliendo con criterios establecidos, pero, para el ajuste del controlador definido, se obtuvo un rechazo de amplitud y tiempo no despreciable ante perturbaciones continuas en la actuación. Principalmente, el rechazo de perturbaciones tendrá un efecto no deseado sobre el control de tensión del enlace dc, pero que es la mejor condición que se puede lograr bajo los criterios de sobrepaso acotado de la señal de salida ante escalón de entrada y amortiguamiento de la respuesta.

La perturbación de entrada P_{in} genera un aumento de la tensión dc, exigiendo la reacción de la corriente I_d del inversor para extraer dicho flujo de potencia y recuperar el valor establecido para la tensión dc.

$$C_C(s) = -0,013023 \cdot \left(1 + \frac{1}{0,0471s} \right) \quad (4.17)$$

$$C_C(z) = \frac{-0,013023z + 0,013020}{z - 1}, \quad T_m = 10\mu s \quad (4.18)$$

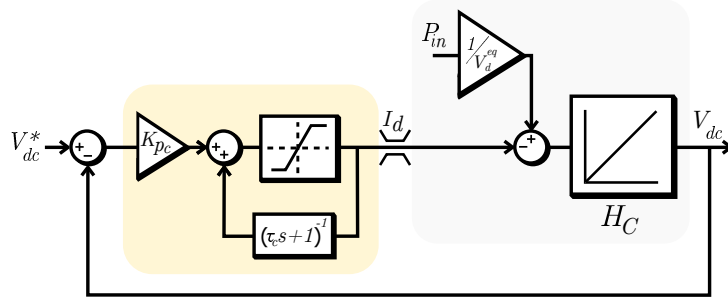


Figura 4.6: Lazo de control de tensión del banco de condensadores considerando un controlador PI de la forma $C_C = K_p [1 + 1/(\tau_C s)]$ con esquema de antienrollamiento.

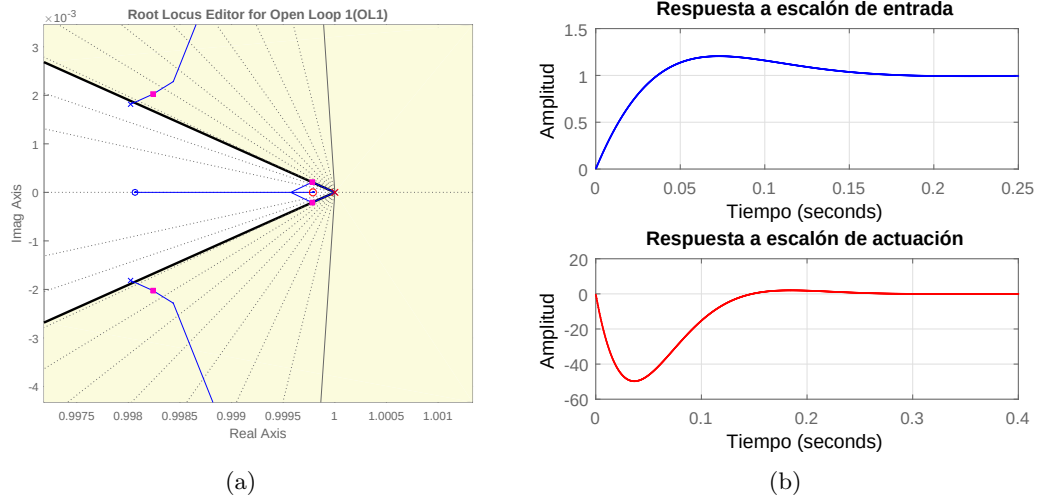


Figura 4.7: (a) Diagrama de polos y ceros; y, (b) respuesta a escalón de entrada y de perturbación de actuación para control de tensión en enlace dc.

4.5. Convertidor boost

Primeramente, se expresa el índice de modulación de una forma más usada, como el cociente entre el tiempo de encendido y el tiempo total de trabajo $\bar{d}' = 1 - \bar{d} = T_{on}/T_{tot}$, según las ecuaciones presentadas en análisis del modelo, en capítulo 2.9.3. Con esto, la planta principal definida en (2.34), que relaciona la media móvil del índice de modulación ($\bar{d}$) con la corriente de entrada al convertidor en el plano de Laplace (I_L), puede ser convenientemente expresada como H_B en (4.19) y, su representación en diagrama de bloques, se muestra en Fig. 4.8. La planta principal, se ha expresado de manera adecuada en función de los parámetros invariantes del convertidor, por lo que el controlador se ajusta una única vez según los criterios de control que se requieran.

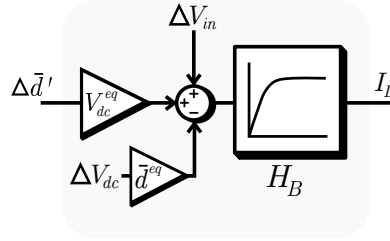


Figura 4.8: Planta del convertidor boost.

Para este convertidor, el diseño del controlador debe considerar el retardo propio del tiempo que demora la señal de modulación en lograr el valor medio, como se explicó en capítulo 4.3, en el análisis de los retardos producto de la obtención de las componentes dq del inversor VSI. Considerando aproximación de primer orden de Padé, el retardo respectivo corresponde a (4.20).

Cabe destacar que, el tiempo total de retardo considera el tiempo característico de la planta más los retardos adicionales producto de cálculos y transformaciones de sistema, por lo que, puede ocurrir que el tiempo característico de la planta agrupe los demás retardos, permitiendo simplificar el retardo total a sólo el propio de la planta para el ajuste del controlador requerido.

$$H_B = \frac{\Delta I_L}{V_{dc}^{eq} \Delta \tilde{d}'} = \frac{1}{Ls + R} \quad (4.19)$$

$$D_{proc} = e^{-\frac{T_{conm}}{2}s} \approx \frac{1 - \frac{T_{conm}}{4}s}{1 + \frac{T_{conm}}{4}s} \quad (4.20)$$

El controlador se obtuvo mediante software MATLAB® y su herramienta *sisotool*. En tiempo continuo “ s ” y discreto “ z ”, éste corresponde a (4.21) y (4.22), respectivamente. Los criterios utilizados corresponden a los mismos utilizados en el inversor VSI, es decir, coeficiente de amortiguamiento de $\xi \approx 1/\sqrt{2}$ y correcto seguimiento de referencias continuas, con lo que se logra un tiempo de estabilización de señal de salida con respecto a la referencia de $\approx 5\text{ ms}$. Respecto a las perturbaciones de actuación, éstas son altamente atenuadas en amplitud y de corta duración. El diagrama de ceros y polos de la función de lazo abierto del convertidor y los oscilogramas de las respuesta ante escalón de entrada y perturbación de actuación se muestran en Fig. 4.9, mientras que, en la Fig. 4.10 se muestra el esquema de control incorporando la información del controlador con esquema de antienrollamiento y la planta del convertidor boost.

Se aprecia que la dinámica de la respuesta del control del convertidor boost es mucho más rápida que la del conjunto banco de condensador y el inversor VSI, sin embargo, gracias al control desacoplado de ambos conjuntos, el desempeño de la topología de convertidor tipo

VSI completo es estable y, desde el punto de vista del control que será posteriormente evaluado mediante simulaciones, no existirían problemas en el cumplimiento del objetivo de la transferencia de potencia hacia la red.

$$C_B(s) = 64,04 \cdot \left(1 + \frac{1}{8,4 \cdot 10^{-4}s}\right) \quad (4.21)$$

$$C_B(z) = \frac{64,4414z - 63,6788}{z - 1}, T_m = 10 \mu s \quad (4.22)$$

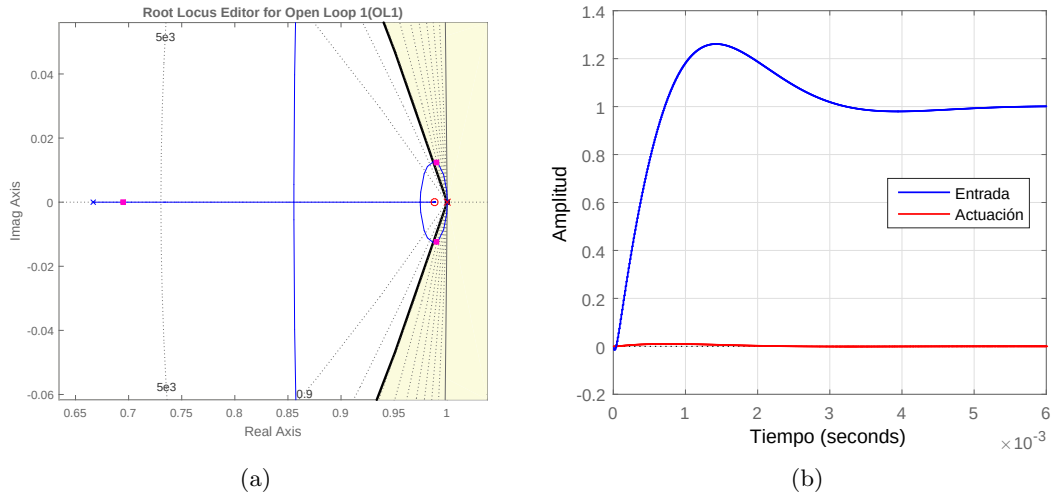


Figura 4.9: (a) Diagrama de ceros y polos; y, (b) respuesta ante escalón de entrada y perturbación de actuación en control del convertidor boost.

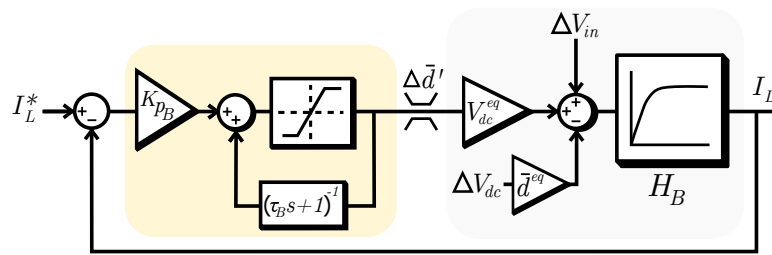


Figura 4.10: Esquema de control del convertidor boost.

4.6. Inversor de topología tipo CSI

Del análisis de la topología de convertidor tipo CSI realizada en capítulo 2.10, la planta principal obtenida, que se muestra en (4.23), relaciona la media móvil del índice de modu-

lación, que corresponde a la variable de actuación, con la corriente del inductor de entrada, que es la variable que se busca controlar. Tras aplicar una conveniente normalización de la planta, como en los convertidores presentados anteriormente, en (4.24) se presenta la planta del convertidor en función de parámetros constantes para el ajuste de un controlador adecuado. En la Fig. 4.11 se presenta la representación de la planta del convertidor de topología tipo CSI considerando la información de perturbaciones.

$$H_{CSI} = \frac{I_L}{\bar{d}} = -\frac{V_{od}}{2(Ls + R)} \quad (4.23)$$

$$H'_{CSI} = \frac{I_L}{dV_{od}} = -\frac{1}{2(Ls + R)} \quad (4.24)$$

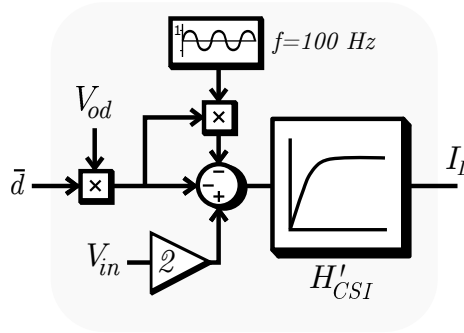


Figura 4.11: Planta del convertidor propuesto de topología tipo CSI en esquema de bloques.

Como se introdujo en el análisis matemático de esta topología, la componente de doble frecuencia complejiza el control de la planta principal, dificultando la tarea de ajustar un controlador apropiado para el control de corriente de entrada. Suprimir dicha frecuencia de la señal de medición de corriente (I_L) por medio de un filtro permite obtener un mejor desempeño del lazo de control utilizando controladores de tipo PI. Sin embargo, eliminar la componente de frecuencia indeseada de la medición de corriente no evita que dicha componente circule por el circuito. Ante esto, el dimensionamiento de la inductancia del reactor de entrada es fundamental, mientras mayor inductancia, menor es la amplitud de la oscilación de corriente con respecto al valor de referencia, a costas de un aumento del tamaño del reactor y el costo económico que conlleva.

Respecto al filtrado de la componente de doble frecuencia del lazo de control, se opta por un filtro elimina-banda de segundo orden (4.25), cuya frecuencia central corresponda a 100 Hz y su ancho de banda sea de 20 Hz, [14]. En forma discretizada, el filtro corresponde a (4.26).

El desempeño del filtro eliminando la frecuencia de 100 Hz se puede apreciar en el diagrama de Bode en la Fig. 4.12. En éste, se observa la fuerte atenuación de amplitud de la función

transferencia para dicha frecuencia, por diseño.

$$F(s) = \frac{s^2 + 628,3185^2}{s^2 + 125,7s + 628,3185^2} \quad (4.25)$$

$$F(z) = \frac{0,9994z^2 - 1,999z + 0,9994}{z^2 - 1,999z + 0,9987}, \quad T_m = 10 \mu s \quad (4.26)$$

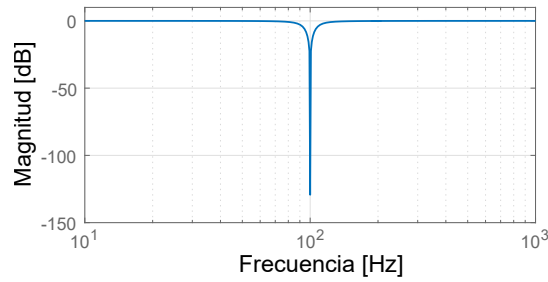


Figura 4.12: Diagrama de Bode del filtro elimina-banda.

Según criterios de control que se han utilizado durante este trabajo, se ajusta un controlador de tipo PI que permita obtener un correcto y rápido seguimiento de referencias continuas, y un buen rechazo de perturbaciones. Para ello, se logra un coeficiente de amortiguamiento de $\xi \approx 0,504$, una frecuencia natural de $76,7 \text{ Hz}$ y un correcto seguimiento de referencias continuas con un tiempo de establecimiento de señal de salida en $\approx 7 \text{ ms}$, como se puede observar en la Fig. 4.13, donde se presenta el diagrama de polos y ceros y la respuesta ante escalón de entrada y de perturbación, para la evaluación del control de la planta principal del convertidor CSI. Como se puede observar en ella, el rechazo de perturbaciones de tipo continuas es rápido y anula prácticamente cualquier acción no deseada sobre la variable de actuación. De todas formas, es posible prealimentar la variable V_{in} de perturbación dado que se tiene acceso a su medición, mejorando el desempeño del control. Respecto a los tiempos de respuesta del control, comparado el convertidor completo de topología tipo VSI, el tiempo de respuesta de esta topología es entre diez-cien veces menor. El controlador obtenido, en tiempo continuo y discreto, se muestra en (4.27) y (4.28), respectivamente.

En la Fig. 4.14, se muestra el lazo de control completo del convertidor de topología tipo CSI representado diagramas de bloques. En ella, se muestra el filtro elimina-banda que se aplicó en la medición de corriente de entrada, la prealimentación aplicada de V_{in} y el esquema de antienrollamiento para optimizar el control y sobrellevar el efecto de la saturación de

actuación.

$$C_{CSI}(s) = -126,63 \cdot \left(1 + \frac{1}{0,0021s}\right) \quad (4.27)$$

$$C_{CSI}(z) = \frac{-126,62596z + 126,02069}{z - 1}, \quad T_m = 10 \mu s \quad (4.28)$$

Cabe destacar que, la magnitud de la tensión de salida del inversor (v_o) depende del nivel del índice de modulación que sea aplicado. En base a las ecuaciones del inversor tipo CSI, en (2.37), es posible identificar los límites de operación del convertidor en un estado estacionario, según parámetros definidos. En la Fig. 4.15, se ilustra la relación existente entre la tensión de entrada rectificada y el índice de modulación $\bar{d}$, donde se aprecia que los puntos límites de operación corresponden a $0-220\sqrt{2}$ V, donde el valor máximo corresponde al *peak* de la tensión de red que provoca nula corriente de red. También se puede observar, que no existen diferencias considerables en los casos de poseer control de corriente del reactor de entrada entre 1–2 A. Estos rangos de operación con respecto a la tensión de entrada, presentan una diferencia sustancial con respecto a los inversores de tipo VSI, donde la tensión rectificada o del enlace dc, debe tener como mínimo el valor de tensión *peak* de la red ac de salida.

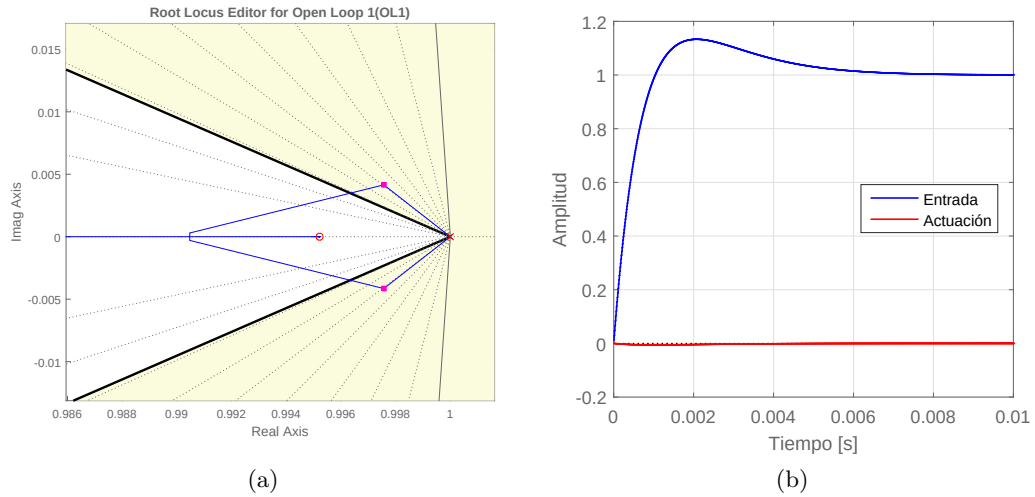


Figura 4.13: (a) Diagrama polos y ceros; y, (b) respuesta ante escalón de entrada y de perturbación de actuación en el control del convertidor de topología tipo CSI.

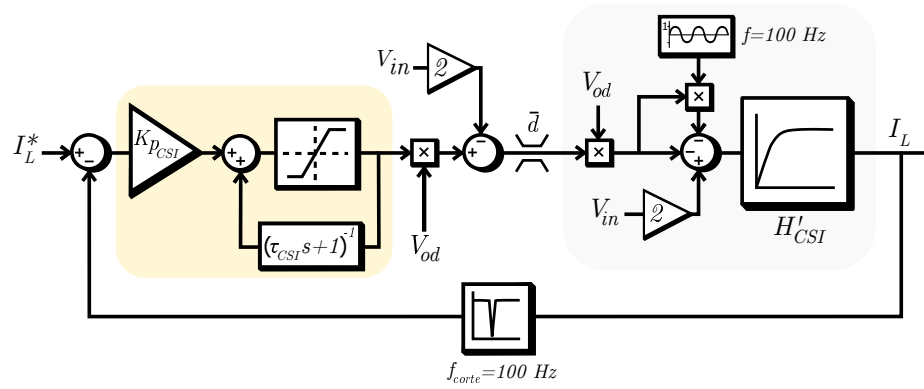


Figura 4.14: Lazo de control de corriente del convertidor de topología tipo CSI.

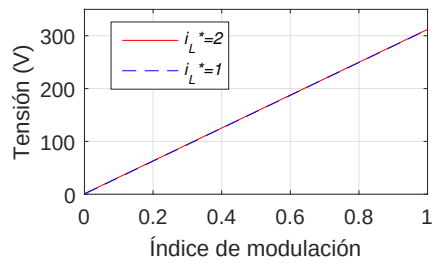


Figura 4.15: Tensión de entrada en función de índice de modulación en inversor CSI.

Capítulo 5

Simulaciones

Las simulaciones a realizar consistirán en escenarios comunes de manera de poder comparar los resultados obtenidos para las topologías de convertidores propuestos. Puesto que, el objetivo de la investigación es dar cabida a generadores de baja tensión que permitan controlar la corriente de entrada, de manera que el convertidor pueda participar activamente del control de carga del generador y que permita la inyección de energía a la red de baja tensión.

Los escenarios de simulación propuestos buscan emular el régimen de generación que se desarrolle en una rutina de ejercicios en una bicicleta tipo *spinning*. Un trabajo físico a carga constante se puede emular por medio de la operación del convertidor con corriente de entrada constante y, un cambio de grado de carga de la bicicleta, a través de un cambio de referencia de dicha corriente. De manera similar, las bajas e irregulares velocidades típicas que posee este instrumento durante el uso, se puede emular por medio de tensiones de entrada variables y de baja amplitud, por lo que otro escenario de simulación adecuado será trabajar con una transición entre dos niveles de tensión de entrada.

En resumen, los escenarios de simulación generales propuestos para la evaluación de las topologías de convertidores, fueron los siguientes:

- Tensiones de entrada de amplitud 100 V por fase, con variación en un escalón a 50 V
- Control de corriente de entrada fijado en 2 A
- Cambio de referencia de corriente de entrada 2 A a 1 A

Cabe destacar que, las maniobras de cambios de tensión o de referencias de corriente realizadas a través de escalones abruptos, implican una gran exigencia a los esquemas de control desarrollados, de manera de que, si cumplen de buena manera para estos escenarios y sus restricciones, se puede considerar que tendrán un buen comportamiento en un escenario real.

Los escenarios propuestos representan niveles de generación cercanos al nominal (330 W y 165 W, respectivamente). Específicamente, para la topología de convertidor tipo VSI, se realizan dos simulaciones adicionales con el fin de, la primera, mostrar el desempeño del control de corriente del inversor en sus componentes dq , considerando una fuente de tensión dc ideal de alimentación; y la segunda, incorporar el lazo de control de tensión dc y efectuar un cambio de referencia del nivel de tensión de 400 V a 350 V. Se resguarda que el valor de referencia utilizado para el nivel de tensión del enlace dc sea mayor que el valor máximo de la tensión de la red ($220\sqrt{2}$ V), para poder operar correctamente el inversor. Con respecto a la topología de convertidor tipo CSI, puesto que el esquema de control permite controlar la corriente de entrada, los escenarios de simulación generales son suficientes para su evaluación.

En las simulaciones, en todo momento se registra la potencia de entrada, brindada por el generador, y la de salida, que es inyectada a la red de tensión monofásica. De esta forma, se podrá evaluar el tiempo de respuesta del convertidor completo y los consumos propios según aspectos resistivos considerados. Como es de esperar, en un sistema monofásico, cuya tensión y corriente poseen la misma frecuencia, la potencia instantánea es pulsante, con una frecuencia igual al doble de la frecuencia de la red. De manera práctica, para poder cuantificar la eficiencia del sistema y el tiempo de respuesta del convertidor, se grafica la media móvil (con frecuencia 100 Hz) de las respectivas señales de potencia instantánea.

Se mostrarán los oscilogramas principales en cada caso, y los restantes, correspondientes a otras variables de interés, se incluyen en Anexos al final de este documento.

5.1. Topología de convertidor tipo VSI

Como se introdujo, para las simulaciones de esta topología, primeramente se realizarán simulaciones adicionales de manera de evaluar y mostrar el desempeño del control de corriente en las componentes dq y de tensión del enlace dc. Los escenarios de simulación adicionales propuestos son:

- Control de corriente del inversor en sus componentes dq , alimentado mediante una fuente ideal de tensión dc de 100 V
- Control de tensión del banco de condensadores con escalón de referencia de tensión de 400 V a 350 V, incorporando el lazo interno de control de corriente

Con respecto a las simulaciones generales, en cada caso se mostrarán los oscilogramas de las variables relevantes, ya sea de tensión, corriente, índices de modulación, niveles de potencia, entre otras, para los escenarios con tensiones de entrada por fase de amplitud 100 V y 50 V, en las que se mantendrá la corriente de entrada controlada en 2 A. Y, finalmente, se

mostrarán los resultados de las simulaciones ante escalón de referencia de corriente de entrada de 2 A a 1 A con tensión de entrada por fase de amplitud 100 V.

5.1.1. Control de corriente dq del inversor VSI con fuente dc ideal

Para la evaluación del control de corriente de el inversor VSI, se alimenta el enlace dc por medio de una fuente ideal $v_{dc} = 100$ V. Las consignas de las componentes dq de la corriente de red en los instantes del ensayo se muestran en la Tabla 5.1. A continuación, se presentarán los principales oscilogramas obtenidos durante las simulaciones.

Tabla 5.1: Consignas de $i_{d,q}^*$ en el tiempo para simulación del control de corriente en inversor VSI.

Intervalos [s]	i_d^* [A]	i_q^* [A]
$t \leq 0,3$	2	0
$0,3 < t \leq 0,4$	1	0
$0,4 < t \leq 0,5$	1	-1
$0,5 < t \leq 0,6$	0	-1
$t > 0,6$	1	1

En Fig. 5.1 y Fig. 5.2, se aprecia el correcto seguimiento de las referencias asignadas para cada canal como también el efecto que genera un canal sobre el otro, producto del acoplamiento generado por la transformación del marco de referencia del sistema. Estas perturbaciones por acoplamiento son atenuadas en menos de 20 ms, tal como se mostró en las respuestas a perturbaciones en la actuación en el ajuste del controlador para estos esquemas de control (Fig. 4.4).

En la Fig. 5.3, se presenta la corriente de la red en forma sinusoidal real. Las variaciones del *peak* que posee se deben a que, durante la ventana de tiempo mostrada, la consigna de las componentes dq de la corriente de red están siendo modificadas. Se aprecia que, la consigna de corriente i_d , que está relacionada con la potencia activa inyectada a la red, es siempre positiva, lo que indica inyección de potencia a la red.

De manera de que el control de cada componente logre aumentar el nivel de corriente en su respectiva componente, el índice de modulación respectivo ($\bar{d}_d$ o $\bar{d}_q$) deberá aumentar de manera que la tensión sinusoidal de salida del inversor aumente ($v_{od,q}$), y así, la corriente resultante por ley de tensión. En caso de disminuir el nivel de corriente, los índices de modulación respectivos tenderán a disminuir. En la figura 5.4, la variación de cada componente no es tan notoria, debido principalmente a la impedancia serie del filtro LC entre la salida del

inversor y la red. Puesto que esta impedancia es pequeña, por diseño, pequeñas variaciones de los índices de modulación generarán variaciones considerables de la corriente de la red y, por ende, de sus componentes.

Finalmente, en la Fig. 5.5 se muestra el balance de potencia del convertidor, donde la potencia de entrada corresponde a la brindada por la fuente dc (p_{in}), y la de salida, es la que se inyecta a la red de baja tensión (p_{red}). Como se introdujo en capítulos anteriores, se calculan las medias móviles de las potencias instantáneas mediante el software de simulación y son graficadas para poder visualizar de manera simplificada el balance de potencia en cada instante, puesto que en su forma real, la potencia de salida es pulsante con frecuencia 100 Hz y la de entrada es de régimen dc, pero cuyo comportamiento depende de la corriente de la fuente dc, no obstante, por balance de potencia, la potencia media que aporta la fuente es igual a los consumos propios del convertidor más la potencia media aportada a la red. Los consumos propios del convertidor son bajos, por diseño, y permiten explicar la cercanía de las curvas en la figura.

En la Fig. 7.5 de Anexos B, se presentan los oscilogramas de las potencias instantáneas respectivas, donde se aprecia la frecuencia de 100 Hz respectiva de la potencia pulsante inyectada a la red y la variación de la potencia de entrada, cuyo régimen instantáneo es siempre ≥ 0 W, por limitante operacional del inversor, evitando corrientes en sentido inverso, y, cuya oscilación, se debe a la influencia de la corriente de salida ac sobre la corriente aportada por la fuente en el enlace dc.

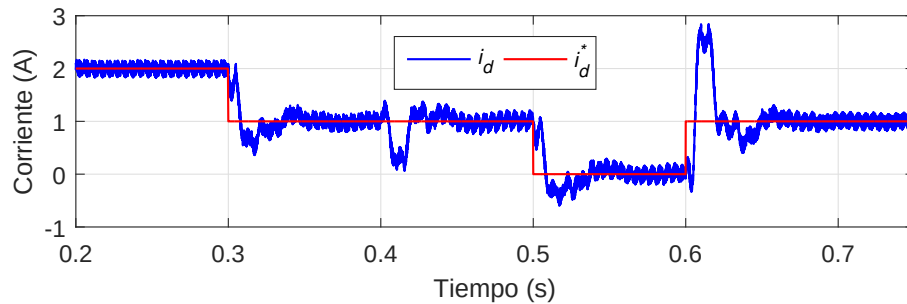


Figura 5.1: Componente i_d de la corriente inyectada a la red bajo control de corriente en inversor VSI.

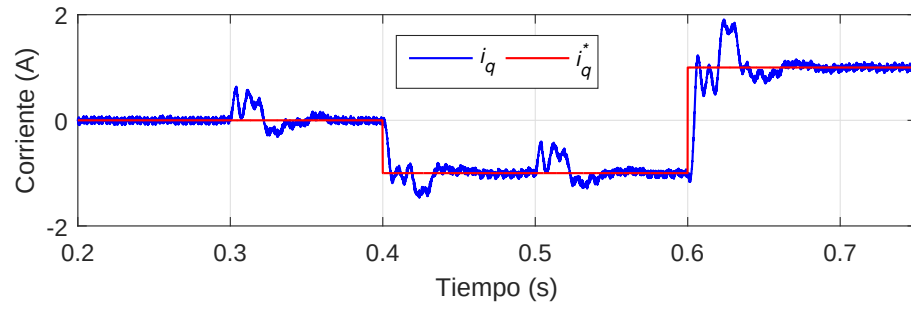


Figura 5.2: Componente i_q de la corriente inyectada a la red bajo control de corriente en inversor VSI.

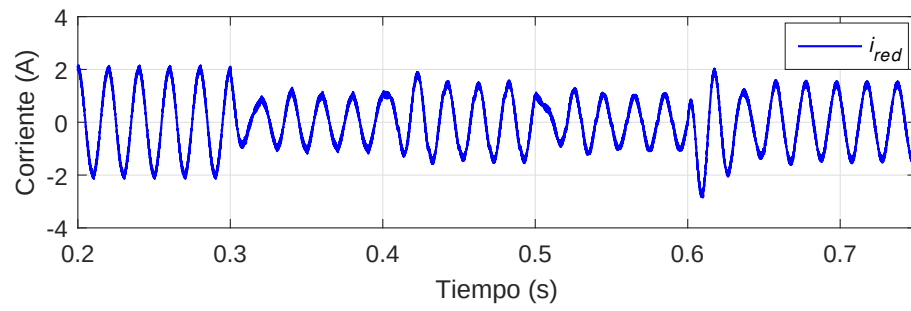


Figura 5.3: Corriente sinusoidal inyectada a la red bajo control de corriente inversor VSI.

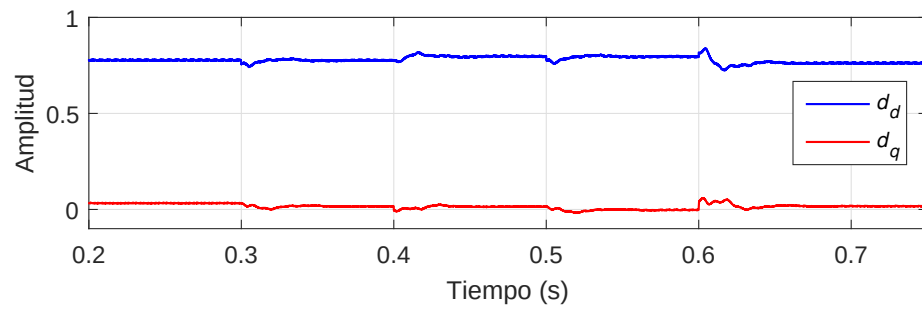


Figura 5.4: Índices de modulación en componentes dq del inversor VSI para ensayo de control de corriente.

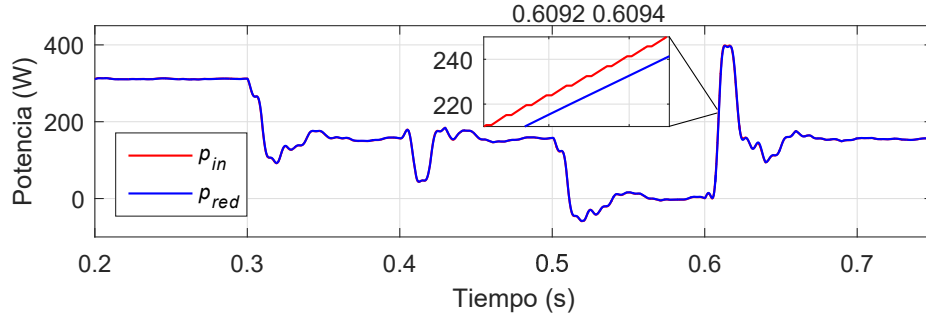


Figura 5.5: Media móvil del balance de potencias del inversor VSI con control de corriente en componentes dq .

5.1.2. Cambio de referencia de tensión dc para convertidor completo

Para este escenario de simulación, la fuente dc ideal es sustituida por el banco de condensadores diseñado y se incorpora la alimentación de entrada del conjunto generador–puente rectificador y el convertidor boost. Se considera un nivel de tensión de entrada de amplitud 100 V fase–neutro del sistema trifásico del generador y una referencia de corriente de entrada constante $i_L^* = 2$ A, como se aprecia en Fig. 5.6 y Fig. 5.7(a), respectivamente. En esta última figura, particularmente, se aprecia el correcto desempeño del control de corriente de entrada del convertidor boost, incluso cuando se realizan maniobras en otros segmentos del convertidor. Se ensaya inicialmente una consigna de tensión dc de 400 V, y, en el instante 1,1 s de la simulación, se disminuye la consigna en un escalón hasta 350 V, como se aprecia en la variable v_{dc}^* de la Fig. 5.8(a).

Por criterio de diseño del controlador, el tiempo de respuesta del lazo interno de control de corriente obtenido fue de aproximadamente 20 ms, mientras que para el lazo externo de control de tensión dc, el tiempo de respuesta fue ajustado en un orden de las décimas de segundo, a lo menos diez veces más lento que el lazo interno de corriente, tal como se aprecia en la Fig. 5.8(a), donde se debe identificar que, la potencia de entrada aportada por el generador hasta el enlace dc, es distinta de cero, actuando como una perturbación para el esquema de control de tensión dc durante todo el ensayo, lo cual implica un aumento en el tiempo de respuesta de la tensión dc para el seguimiento de referencia.

Respecto al comportamiento del control de tensión dc, que se aprecia en la misma Fig. 5.8(a), el seguimiento de referencia está ligado al comportamiento de la componente de corriente i_d gracias al apropiado seguimiento de la fase de la red y al trabajo en un marco de referencia sincrónico. El aporte de potencia desde el generador hacia el convertidor genera un aumento de la tensión dc por sobre la consigna, de manera que el lazo de control interno de corriente actúa para recomponer el nivel de tensión dc de referencia, transfiriendo el excedente de potencia a la red de tensión monofásica. En un estado de equilibrio del convertidor y con-

dición ideal, sin pérdidas, la potencia inyectada a la red sería igual a la potencia de entrada aportada por el generador.

De manera general, similar en el modo de operación de un STATCOM, con respecto al control de tensión del banco de condensadores y al balance de potencia en el enlace dc, según las referencias que se han asumido, en un estado transitorio y con $t \geq t_0$, en (5.1) se presenta la relación entre v_{dc} e i_d ante diferencias entre la tensión dc y su valor de referencia. Tras lograr el nuevo punto de equilibrio, el valor de i_d^* retorna al valor inicial que permite transferir la potencia de entrada hacia al red sin generar aumento de tensión dc. Un aumento en el nivel de i_d da cuenta de un aumento en la potencia transferida a la red, influyendo en una disminución de la tensión dc, como es el caso correspondiente a este escenario de simulación, que se puede apreciar en Fig. 5.8(a), mientras que, una disminución de i_d busca reducir la transferencia de potencia a la red, permitiendo que la potencia recibida por el banco de condensadores aumente puesto que la potencia de entrada aportada por el generador se ha mantenido invariante durante el ensayo, generando un aumento de la tensión dc.

$$i_d(t) \begin{cases} > i_d(t_0) & \text{si } v_{dc}(t) > v_{dc}^*(t_0) \\ < i_d(t_0) & \text{si } v_{dc}(t) < v_{dc}^*(t_0) \end{cases} \quad (5.1)$$

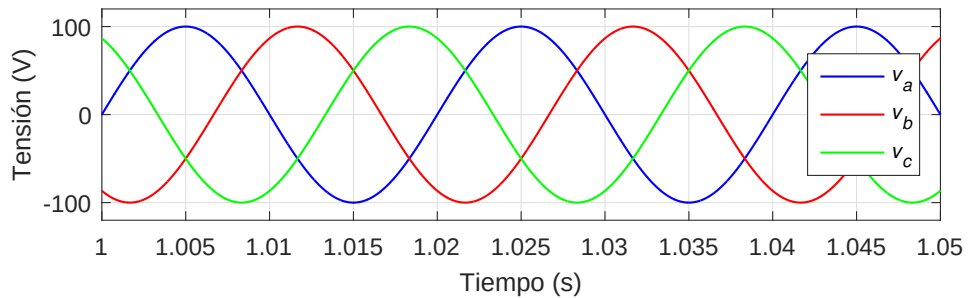


Figura 5.6: Sistema trifásico de tensión de entrada en ensayo de control de tensión dc en topología tipo VSI. La amplitud de tensión fase-neutro es 100 V, y genera una tensión rectificada de valor medio 165,4 V según (2.1), para un puente rectificador trifásico no controlado.

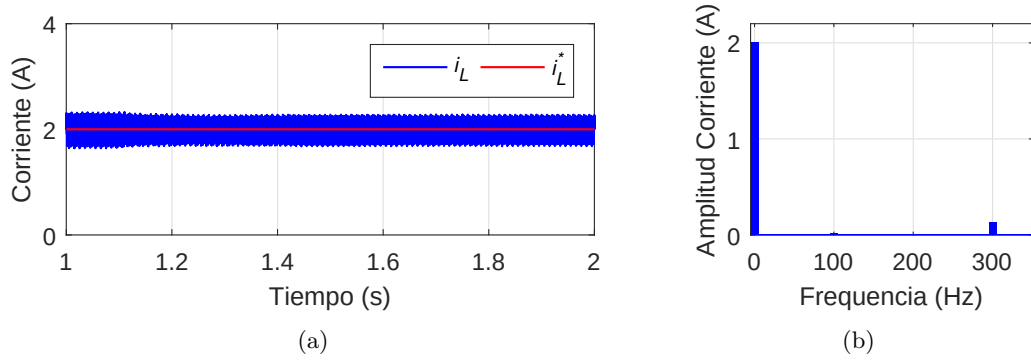


Figura 5.7: (a) i_L y, (b) su espectro de frecuencia, ante cambio de referencia de la tensión dc en la topología tipo VSI.

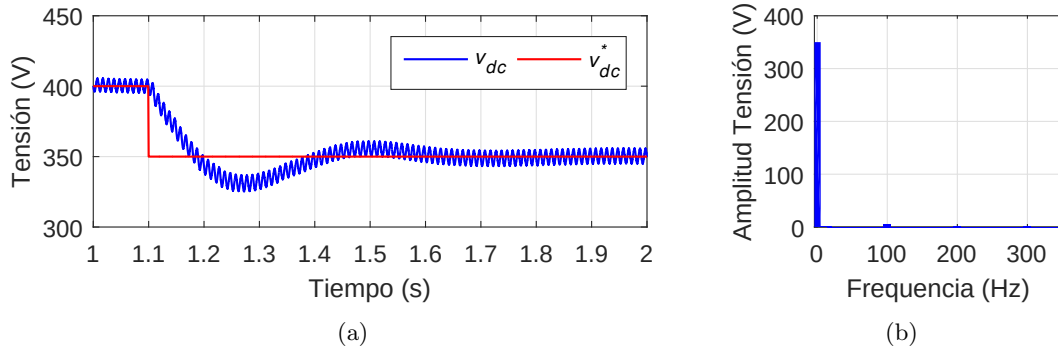


Figura 5.8: (a) Tensión dc y, (b) su espectro de frecuencia, ante cambio de referencia en la topología tipo VSI.

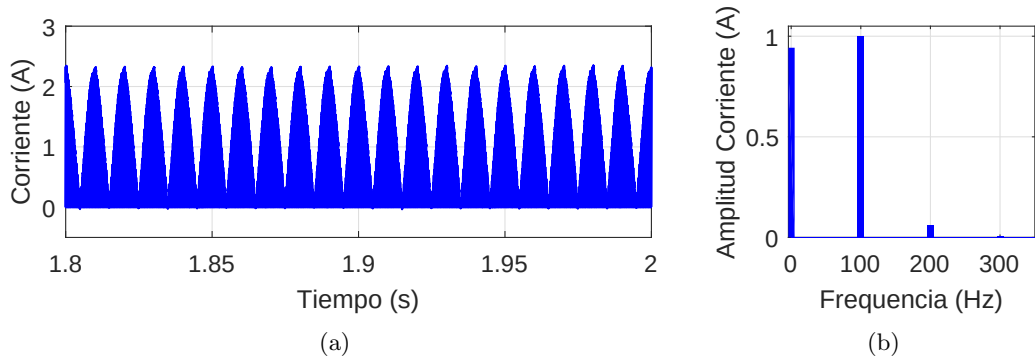


Figura 5.9: (a) Corriente dc y, (b) su espectro de frecuencia ante cambio de referencia de la tensión dc en topología tipo VSI.

En la Fig. 5.10, se muestran las componentes dq del índice de modulación ante el cambio de referencia de tensión dc. Se observa que, en el instante del cambio de referencia, existe

aumento en la magnitud de d_d y, de menor magnitud, para la componente d_q , que se debe principalmente al acoplamiento con el canal d . Estos cambios permiten modificar la amplitud de la señal moduladora de tipo sinusoidal (d_a), que generan la corriente sinusoidal de salida inyectada a la red, mostrada en Fig. 5.11. Sobre el nivel máximo que se logra en d_d y d_q , se destaca que se está operando en zona lineal del convertidor, lo cual también se corrobora con la forma sinusoidal de la señal de i_{red} . En la Fig. 5.12, se presentan las consignas de las componentes dq de la corriente de red y sus valores retroalimentados obtenidos de la medición de i_{red} . En ella, se aprecia que existe correcto seguimiento de referencia y que la dinámica responde al tiempo de respuesta del control de tensión dc, que es más lento. La forma que describen dichas componentes en el tiempo, responden a la forma que posean las componentes dq del índice de modulación.

En la Fig. 5.13, se presenta la media móvil de las potencias instantáneas de entrada y salida del convertidor. El nivel de la potencia de entrada aportada por el generador no posee variaciones, mientras que el nivel de potencia de salida varía según el comportamiento de la componente i_d , debido a que, por diseño, está relacionada con la potencia activa inyectada a la red. Para lograr la disminución de tensión dc por la reducción de la referencia, potencia activa es extraída del banco de condensadores inyectada a la red, como se puede apreciar en el gráfico en los instantes donde $p_{red} > p_{in}$. Por otro lado, la referencia de i_q se ha fijado en cero, lo cual se traduce en un control de transferencia nula de reactivos hacia la red, es decir, el convertidor trabaja con un factor de potencia unitario en el punto de conexión a la red B.T.

En los gráficos de corriente de entrada y tensión dc (Fig. 5.7(a) y Fig. 5.8(a), respectivamente), se observan oscilaciones cuyas frecuencias se conocen por medio del análisis espectral de dichas señales. La corriente de entrada i_L se considera principalmente de tipo continua, pero también posee un contenido de 300 Hz que se visualiza en su espectro de frecuencia, en Fig. 5.7(b), producto del efecto que genera el puente rectificador de seis pulsos sobre la tensión rectificada y, por ende, en la corriente de entrada al convertidor boost (i_L); mientras que, la señal de tensión dc se ve influenciada por la formación de potencia pulsante que se transfiere a la red, adquiriendo contenido de frecuencia 100 Hz, como se puede observar en Fig. 5.8(b). En ella, se aprecia que el contenido armónico de 100 Hz existente es de baja amplitud, por lo que, considerando la tensión dc como continua pura, la formación de potencia pulsante obliga la existencia de una corriente en el enlace dc de 100 Hz. Por lo tanto, por los efectos explicados, la corriente en enlace dc deberá poseer componentes de frecuencia 100 Hz, 300 Hz y, producto de la interacción de estas dos últimas, de 200 Hz, además de la componente continua, como se puede observar en Fig. 5.9(b). Como consecuencia de la formación de la señal de tensión alterna de salida de 50 Hz que permite la circulación de corriente de dicha frecuencia, la interacción con las frecuencias de la corriente en enlace dc de donde proviene, genera la aparición de componentes armónicas de 150 Hz, 250 Hz y 350 Hz, es decir, armónicas de 3^a, 5^a y 7^a,

con respecto a la fundamental, como se puede apreciar en el espectro de frecuencias de i_{red} mostrado en la Fig. 5.11(b).

A modo de resumen, en la Fig. 5.14, se ilustran las componentes armónicas existentes en el circuito del convertidor de topología tipo VSI que se han explicado en el párrafo anterior y, que permiten revelar las razones de las oscilaciones de las variables eléctricas principales.

Con lo explicado en el párrafo anterior, la consideración de la topología del convertidor tipo VSI como un conjunto con control desacoplado entre la corriente de entrada con la potencia inyectada a la red, posee sus limitaciones debido a aspectos de calidad de la señal de tensión rectificadora de entrada y de la corriente inyectada a la red. Como posible mejora a este esquema, se propone la disminución del rizado de tensión rectificadora de entrada al convertidor boost y la eliminación de la componente de triple frecuencia en la corriente dc mediante algún algoritmo de control o filtrado.

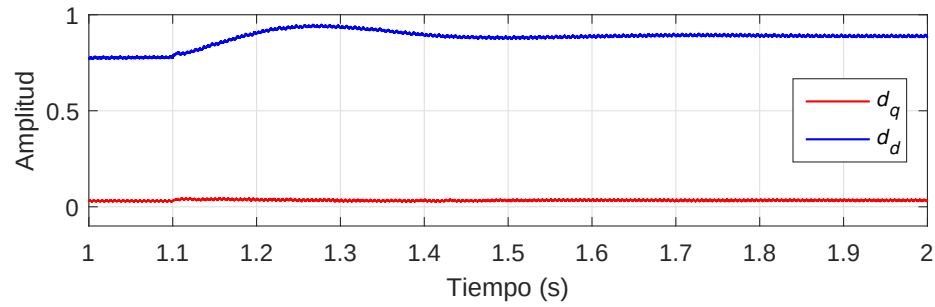


Figura 5.10: Índices de modulación $d_{d,q}$ ante cambio de referencia de tensión dc en la topología tipo VSI.

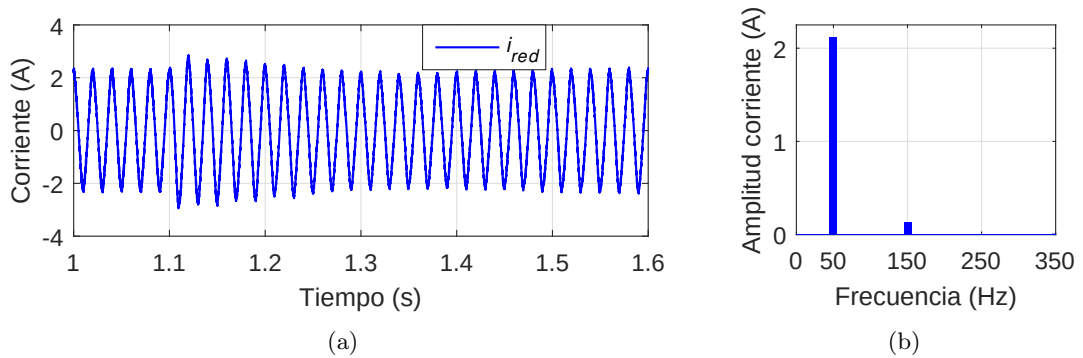


Figura 5.11: (a) i_{red} y, (b) su espectro de frecuencia ante cambio de referencia de tensión dc en la topología tipo VSI.

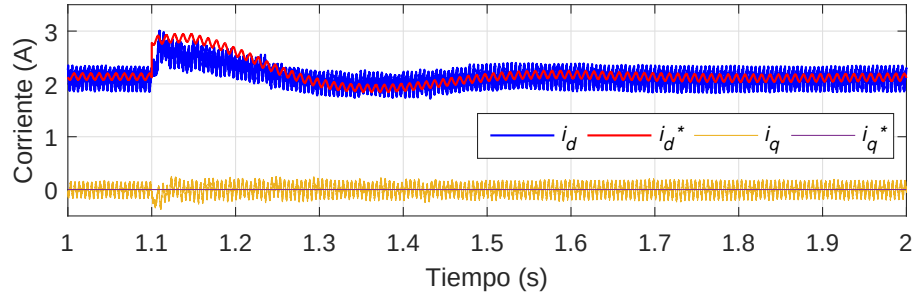


Figura 5.12: Componentes dq de corriente de red y sus referencias en ensayo de cambio de referencia en tensión dc en topología tipo VSI.

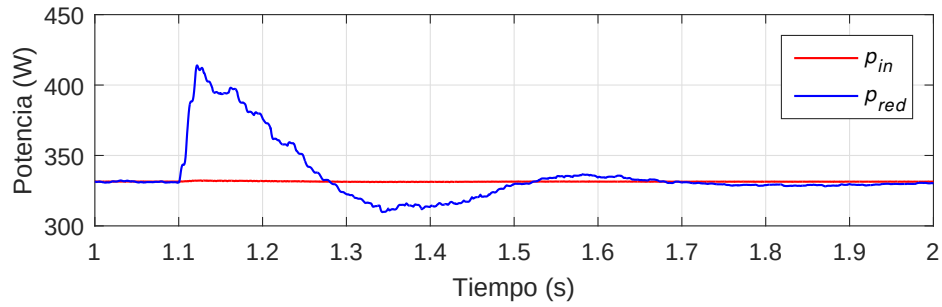


Figura 5.13: Media móvil de las potencias instantáneas de entrada y salida, en ensayo de cambio de referencia de tensión dc en topología tipo VSI.

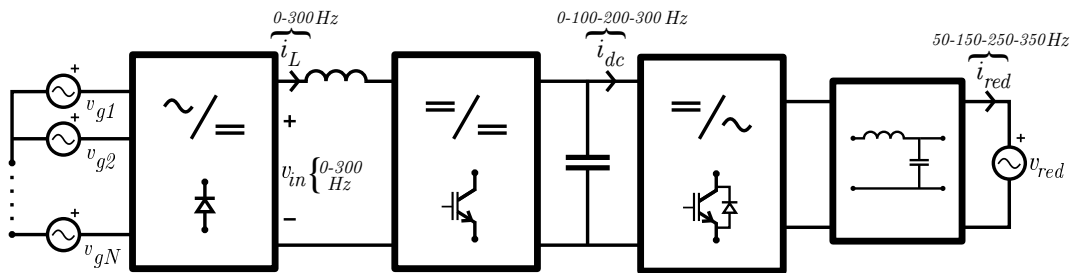


Figura 5.14: Esquema simplificado del convertidor de topología VSI y el contenido armónico presente.

5.1.3. Convertidor completo con tensión de entrada *peak* 100 V fase–neutro

Este escenario permite evaluar la condición base de operación del convertidor tipo *VSI* propuesto. Recibe de entrada tensión de entrada de amplitud 100 V fase–neutro y corriente de 2 A controlada por el convertidor boost.

El nivel de tensión de entrada rectificada posee un valor medio de 165,4 V, según (2.1)

para un recitador trifásico no controlado puente H.

En Fig. 5.15, se aprecia el oscilograma de la corriente de entrada rectificadora controlada en 2 A y la presencia de la componente de 300 Hz, producto del efecto de tren de seis pulsos provocado por el puente H sobre la tensión dc rectificadora y, por ende, en la corriente i_L . La tensión dc en el valor de referencia de 400 V se presenta en Fig. 5.16, con las oscilaciones de frecuencias explicadas en ensayo del capítulo precedente 5.1.2. La operación del convertidor se encuentra en un estado de equilibrio, donde está transfiriendo a la red la potencia brindada por el generador, sin almacenar en el banco de condensadores, efecto que se evidenciaría mediante un aumento de la tensión dc. En la Fig. 5.17 y Fig. 5.18, se muestran los índices de modulación y las corrientes en sus componentes dq , respectivamente, donde se aprecia que las variables se mantienen estables en sus valores de equilibrio, donde destaca que $d_q = 0$ e $i_q = 0$, por referencia establecida en cero para la transferencia de reactivos, que se representa por medio de la variable i_q^* .

En la Fig. 5.19(a), se aprecia la corriente sinusoidal inyectada a la red, generada gracias al control de las componentes dq , y su contenido armónico expresado en el espectro de Fourier, se presenta en la Fig. 5.19(b), donde se identifican las componentes de frecuencia fundamental y 3^a armónica con bastante atenuación.

El contenido de alta frecuencia de salida por efectos de conmutación, es anulado en gran parte por el filtro pasivo de salida, pero cierto contenido permanece de manera atenuada. Puede diseñarse un filtro que permita filtrar en mayor medida las componentes armónicas pero requerirá una inductancia mayor influyendo en la dinámica de la planta, volumen del equipo y costos asociados.

El oscilograma de la Fig. 5.20 permite evaluar el balance de potencias en el convertidor mediante las medias móviles de dichas potencias, de manera de facilitar la evaluación visual del valor de potencia inyectado a la red. Según la gráfica, el valor medio de la potencia de entrada aportada por el generador es $P_g = 331,46$ W, con una diferencia porcentual de 0,2 % con respecto al valor teórico esperado de $P_{g\text{teo}} = 330,8$ W, y la potencia inyectada a la red corresponde a $P_{red} = 329,87$ W. En la Fig. 5.21, se presentan los oscilogramas de las potencias instantáneas de entrada y salida al convertidor, donde se puede apreciar el efecto que el tren de seis pulsos genera en la potencia de entrada, y la frecuencia de 100 Hz de la potencia inyectada a la red.

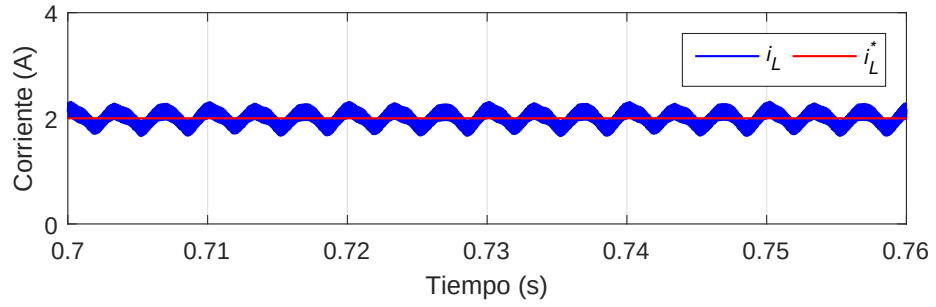


Figura 5.15: Corriente de entrada i_L del convertidor boost para tensión media rectificada de 165,4 V en topología VSI.

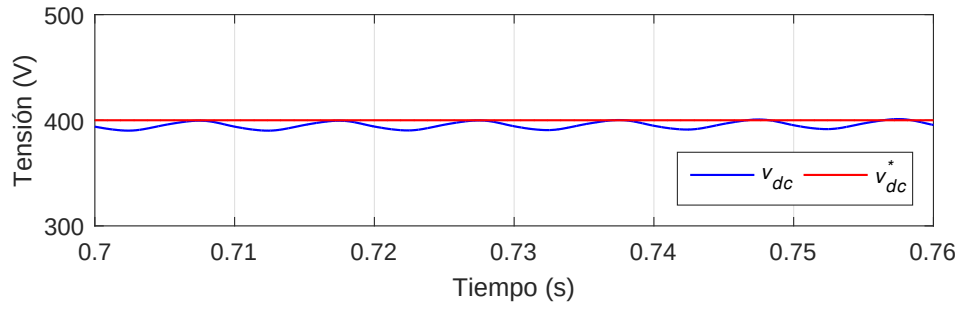


Figura 5.16: Tensión dc para tensión media rectificada de entrada de 165,4 V en la topología tipo VSI.

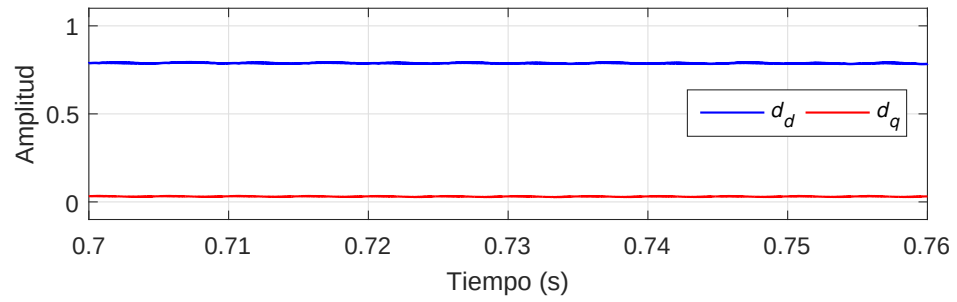


Figura 5.17: Índices de modulación de inversor dq en inversor para tensión media rectificada de entrada de 165,4 V en topología tipo VSI.

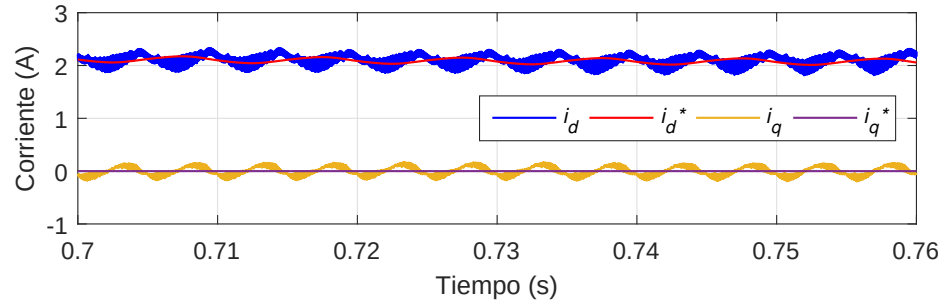


Figura 5.18: Componentes dq de corriente de red para tensión media rectificada de 165,4 V de entrada en topología tipo VSI. Se aprecia la relación existente entre i_d y v_{dc} , mientras que i_q reacciona de manera atenuada ante perturbaciones producto del acoplamiento de canales.

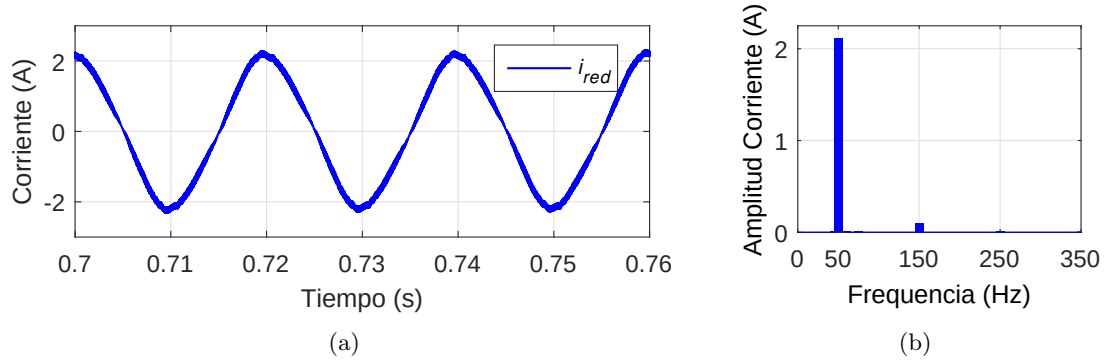


Figura 5.19: (a) i_{red} y, (b) su espectro de frecuencia ante tensión media rectificada de entrada de 165,4 V en la topología tipo VSI.

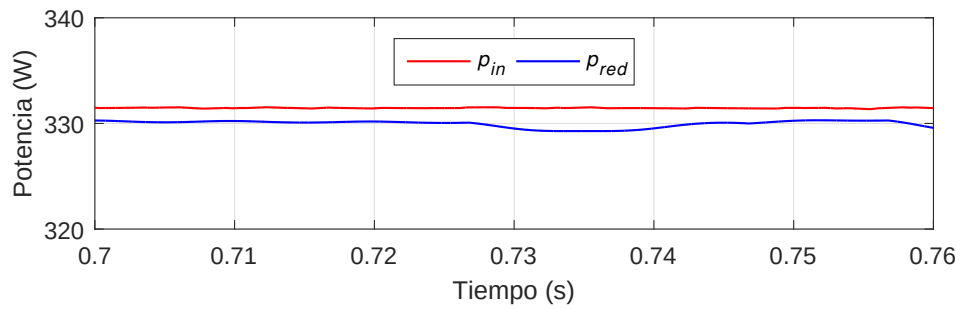


Figura 5.20: Media móvil de potencias instantáneas para tensión media rectificada de entrada de 165,4 V en topología tipo VSI.

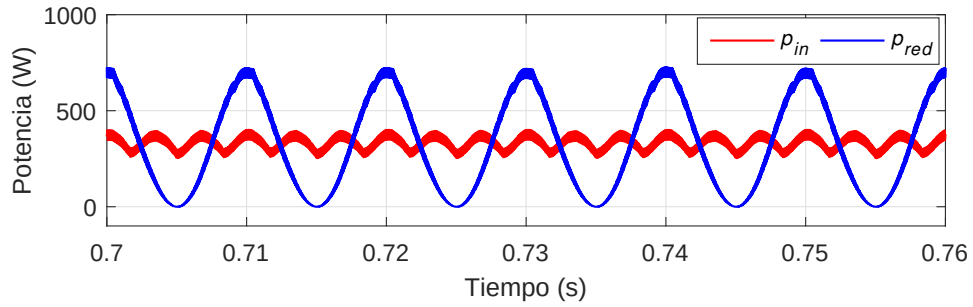


Figura 5.21: Potencias instantáneas ante tensión media rectificada de entrada de 165,4 V en la topología tipo VSI.

5.1.4. Convertidor completo ante cambio de tensión de entrada

Este escenario permite evaluar la respuesta del esquema de control del convertidor ante variación del nivel de tensión de entrada, emulando el comportamiento de la tensión en los bornes de un generador para una bicicleta de ejercicios tipo *spinning* producto de la irregularidad del pedaleo del usuario. Se presentan los oscilogramas relevantes del ensayo donde, inicialmente, el sistema posee tensión de entrada de amplitud 100 V fase-neutro y, en el primer segundo de simulación, se disminuye en un escalón a 50 V, como se aprecia en la Fig. 5.22. Esta reducción de tensión generará una tensión rectificada de valor medio 165,4 V y 82,7 V, para el instante previo y posterior al evento, respectivamente.

La variación de tensión de entrada no impide que el control de corriente de entrada pueda a cabo su tarea, prácticamente sin complicaciones. Este control posee una dinámica de respuesta bastante rápida y, como se aprecia en Fig. 5.23, una pequeña reacción ocurre en el instante donde la amplitud de la tensión de entrada se modifica. Respecto al comportamiento de la tensión dc, mostrada en Fig. 5.24, es notoria la disminución del nivel de tensión que se genera debido a que el equilibrio que existía hasta ese momento entre la potencia de entrada provista por el generador y la de salida inyectada a la red, se rompe.

La reducción de tensión de entrada implica, en definitiva, una disminución de la potencia aportada por el generador. En el instante del cambio del nivel de tensión, se genera un déficit de potencia en el convertidor, puesto que la potencia de salida transferida por el convertidor aún no disminuye su nivel, como se observa en la Fig. 5.27. Este déficit de potencia es abastecido por el banco de condensadores, generando la disminución del nivel de tensión dc mediante el control de tensión y el control interno de corriente, que actúan disminuyendo el nivel de i_d^* , tendiendo a que $i_d < 0$, lo que se interpreta como absorción de potencia desde la red, pero, como la potencia de entrada no es nula, al disminuir la potencia de salida la diferencia $p_{in} - p_{out}$ aumenta, hasta que sea la diferencia sea positiva, y así, el banco de condensadores recibe potencia activa, recuperando el nivel de tensión dc hasta su valor de referencia. Por

características de diseño del controlador de tensión dc, su respuesta es del orden de las décimas de segundo, tal como se aprecia en Fig. 5.24.

Las componentes dq de la corriente de la red se muestran en la Fig. 5.25, donde se aprecia la disminución progresiva de i_d con la dinámica de la tensión dc hasta un nuevo punto de equilibrio del balance de potencia y donde la tensión dc recupera el valor de referencia. La componente i_q permanece en un valor cero, según referencia establecida, para desarrollar nula transferencia de reactivos a la red. Las componentes dq de la corriente de red dependen de los índices de modulación respectivos para cada canal, como en la Fig. 5.26, donde se aprecia que poseen la misma forma, incluso respecto al contenido armónico que poseen dichas corrientes, pero de menor amplitud, puesto que pequeñas variaciones en los índices de modulación generan efectos considerables en la amplitud de las corrientes en sus componentes respectivas.

La corriente inyectada a la red en su forma sinusoidal y su espectro de frecuencia en estado estacionario, tras la perturbación de tensión de entrada, se muestran en Fig. 5.28(a) y Fig. 5.28(b), respectivamente. En el espectro de frecuencia de la señal se identifica la componente fundamental principal, 3ª armónica de baja amplitud y 5ª armónica casi nula, como se explicó en capítulos anteriores.

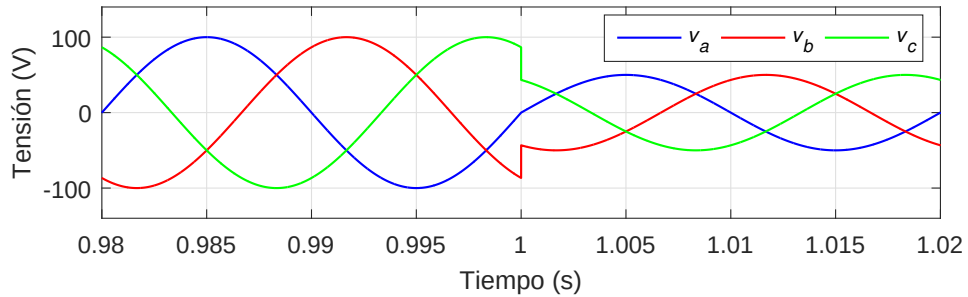


Figura 5.22: Sistema trifásico de tensión del generador ante su cambio del nivel de tensión en topología tipo VSI.

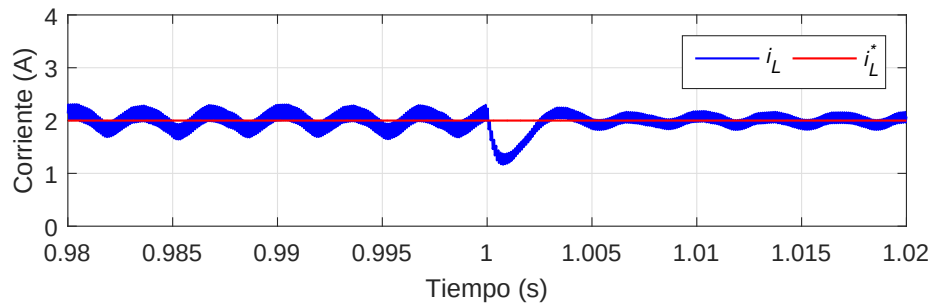


Figura 5.23: Corriente en reactor de entrada i_L ante cambio de tensión de entrada en topología tipo VSI.

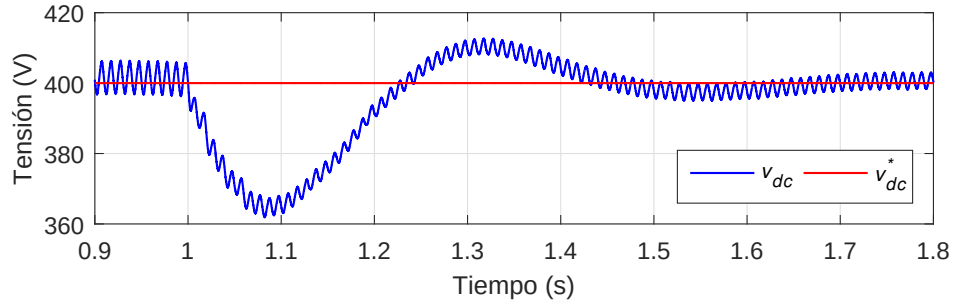


Figura 5.24: Tensión dc ante cambio de tensión de entrada en topología tipo VSI.

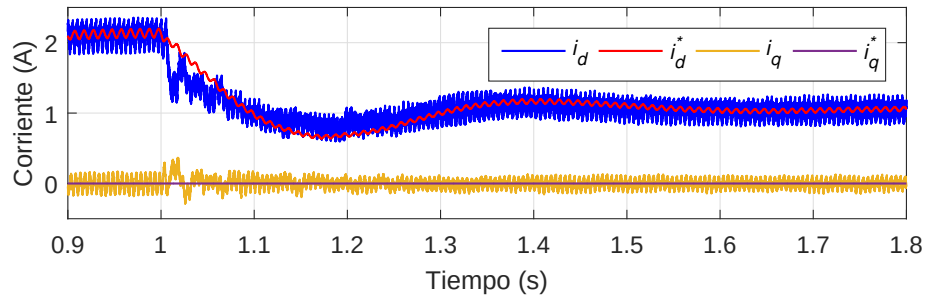


Figura 5.25: Componentes dq de corriente de red ante cambio de tensión de entrada en topología tipo VSI.

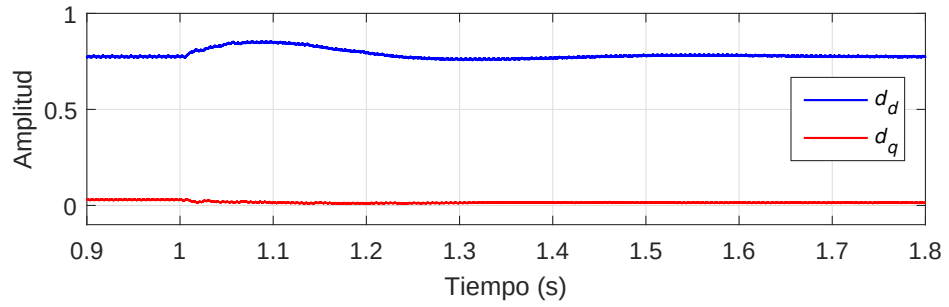


Figura 5.26: Índices de modulación dq del inversor ante cambio de tensión de entrada en la topología tipo VSI.

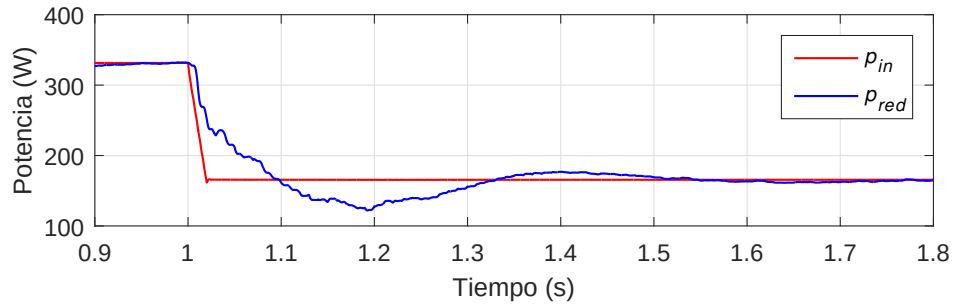


Figura 5.27: Media móvil de potencias en convertidor ante cambio de tensión entrada en topología tipo VSI.

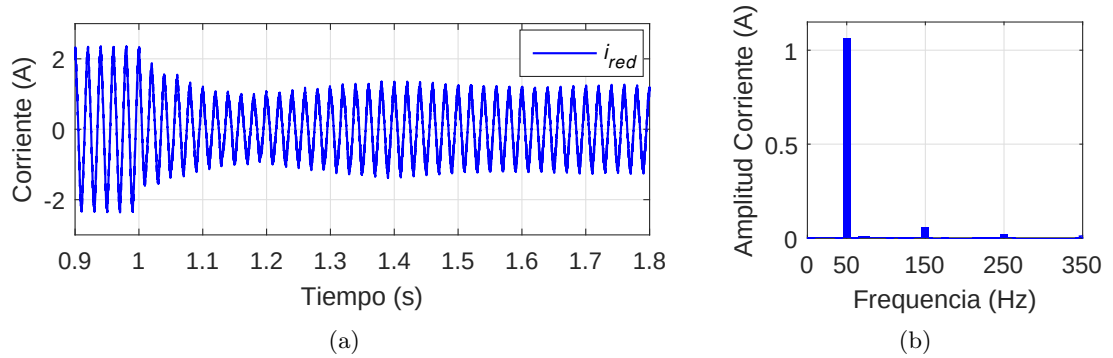


Figura 5.28: (a) i_{red} y, (b) espectro de frecuencia, ante cambio en tensión de entrada en topología tipo VSI.

5.1.5. Convertidor completo ante cambio de referencia de corriente de entrada

Este escenario de simulación busca emular la disminución del grado de carga en la bicicleta tipo *spinning*, asumiendo que la velocidad de pedaleo se mantiene constante, lo cual, en términos de variables de entrada del convertidor, se traduce en una modificación controlada de la corriente de entrada y una amplitud de tensión fase-neutro constante en 100 V (que corresponde a 165,4 V de tensión media rectificada). La referencia de corriente de entrada es, inicialmente, de 2 A, y, al primer segundo de simulación, un escalón a 1 A. Esto niveles de tensión y corriente de entrada, implican un nivel de generación teórico de 330,8 W, inicialmente, y 165,4 W, tras la disminución de i_L^* .

A continuación, se muestran los principales oscilogramas obtenidos de la simulación, para evaluar la respuesta del control del convertidor. Como se puede apreciar en Fig. 5.29, la dinámica de respuesta del control de corriente del convertidor boost de entrada es rápida, lo cual se evidencia en el correcto seguimiento del cambio de referencia en el orden de los

milisegundos, tiempo esperado según ajuste del controlador respectivo, mostrado respuesta del ensayo del controlador en Fig. 4.9.

El diseño del convertidor completo de topología tipo VSI, permite realizar un control desacoplado entre el convertidor boost de entrada y, el conjunto dc-link e inversor de salida. Esto quiere decir que, la respuesta del control del convertidor boost no se ve afectada por lo que ocurra “aguas abajo” del banco de condensadores, mientras que el control de tensión de responde a un balance de potencia, siendo la tensión del condensador la variable evidenciadora de su condición de operación. Bajo este fundamento, la reducción de la corriente de entrada manteniendo el mismo nivel de tensión de entrada, implica una reducción de la potencia aportada por el generador, que el banco de condensadores debe suplir abastaciendo a la red, generando la disminución temporal de su nivel de tensión, hasta que se recupere. Por esto, la forma de la respuesta de v_{dc} , en Fig. 5.30, es prácticamente la misma que se obtuvo en el escenario anterior (Fig. 5.24), tal como ocurre también con las variables de salida como, índices de modulación en componentes dq en Fig. 5.31, las componentes dq de la corriente inyectada a la red en Fig. 5.32, su forma sinusoidal en Fig. 5.33(a), y el balance de potencia de entrada y salida en la Fig. 5.34.

El espectro de frecuencia de la corriente inyectada a la red, tras la modificación de nivel de corriente de entrada, se muestra en la Fig. 5.33(b), donde se pueden identificar las componentes armónicas 3ª y 5ª de amplitud atenuada con respecto a la componente fundamental, como en los casos explicados en escenarios anteriores.

De la figura del balance de potencia en el convertidor, mostrado en Fig. 5.34 de manera simplificada a través de sus medias móviles, se obtienen los valores de las potencias de entrada e inyectada a la red tras la reducción del nivel de corriente de entrada. Los valores son, $P_{in} = 166,1 \text{ W}$ y $P_{red} = 165,9 \text{ W}$, respectivamente. El nivel de potencia de entrada posee una pequeña diferencia porcentual menor al 1 % con respecto al valor teórico calculado.

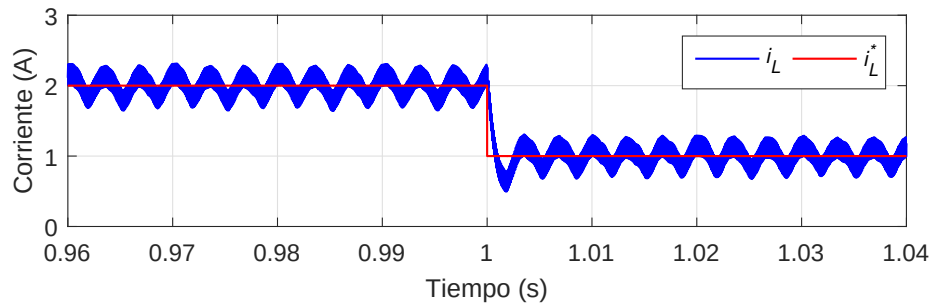


Figura 5.29: Corriente de entrada i_L tras su modificación en la topología tipo VSI.

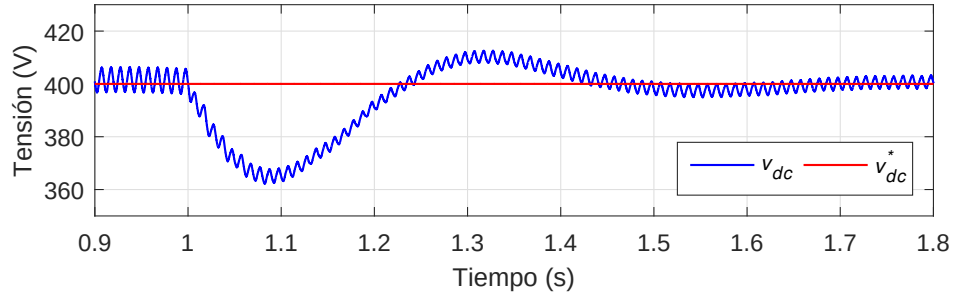


Figura 5.30: Tensión del banco de condensadores en el intervalo de tiempo del cambio de referencia de la corriente de entrada i_L en la topología tipo VSI.

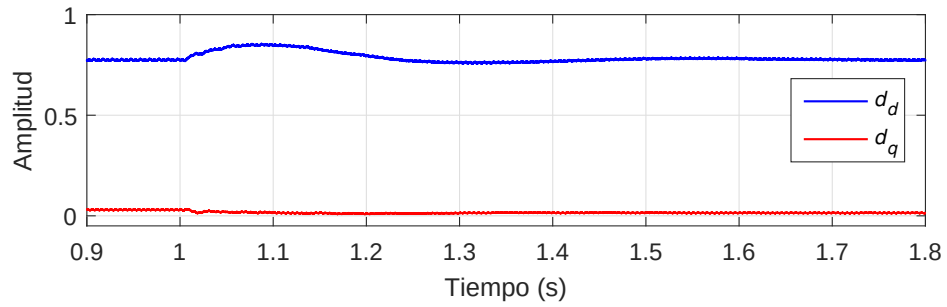


Figura 5.31: Índices de modulación del inversor en componentes dq ante modificación de referencia de corriente de entrada i_L^* en la topología tipo VSI.

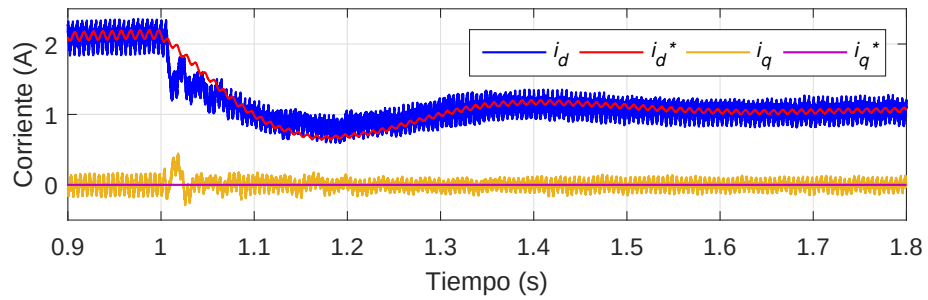


Figura 5.32: Componentes dq de corriente de red y sus referencias, ante modificación de corriente de entrada i_L^* en la topología tipo VSI.

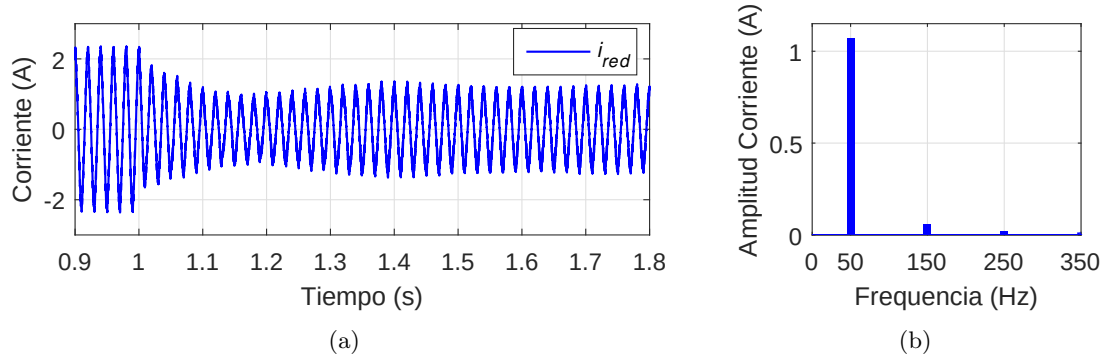


Figura 5.33: (a) i_{red} y, (b) espectro de frecuencia, ante modificación de la referencia en la corriente de entrada i_L^* en la topología tipo VSI.

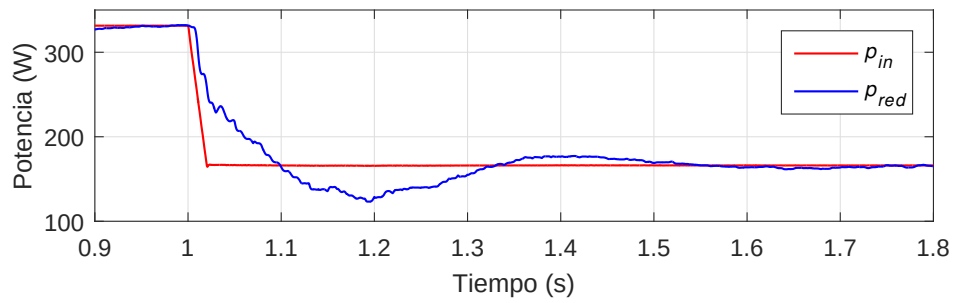


Figura 5.34: Media móvil de la potencia instantánea brindada por el generador y entregada a la red monofásica, ante cambio de referencia de corriente de entrada i_L^* en la topología tipo VSI.

5.2. Topología de convertidor tipo CSI

En esta sección se muestran las simulaciones realizadas a la propuesta de convertidor de topología tipo CSI. Puesto que el esquema de control sobre este convertidor posee menos etapas, los escenarios de simulación consisten en los generales:

- Tensión de entrada de amplitud 100 V fase-neutro con control de corriente de entrada de 2 A
- Cambio de amplitud de tensión de entrada de 100 V a 50 V fase-neutro manteniendo control de corriente de entrada en 2 A
- Cambio de referencia de corriente de entrada de 2 A a 1 A con amplitud de tensión de entrada 100 V fase-neutro

Como resultados esperados, en base al análisis del modelo para esta topología, se conoce el problema de la presencia inevitable de la componente de doble frecuencia en enlace dc del convertidor, que influye en la formación de la señal alterna de corriente de salida perjudicando los resultados que se puedan obtener. La amplitud de la oscilación de la corriente depende fuertemente del parámetro inductivo del reactor como del nivel de tensión de entrada. De manera de disminuir la oscilación y mejorar el desempeño de este convertidor, el reactor de entrada utilizado fue cuatro veces mayor que el que posee el convertidor boost del esquema tipo VSI. Respecto a los oscilogramas de potencia instantánea de entrada al convertidor y de salida a la red, tal como en la otra topología evaluada, se aplica la media móvil a las variables para poder comparar el nivel y el tiempo de respuesta de la potencia de salida con respecto a la de entrada. En sección de Anexos, se mostrarán los oscilogramas de las potencia instantáneas de entrada y salida, como también de otras variables de interés.

5.2.1. Convertidor completo con tensión de entrada *peak* 100 V fase–neutro

Este escenario de simulación permite evaluar la respuesta estacionaria del convertidor. En la Fig. 5.35(a), se muestra el comportamiento de la corriente que circula por el reactor de entrada, en ella se aprecia que la corriente $\bar{i}_L$, que corresponde a la corriente i_L sin la componente de 100 Hz por la acción del filtro elimina–banda, posee un correcto seguimiento de referencia continua. En Fig. 5.35(b), se presenta el espectro de frecuencias de la corriente i_L del reactor de entrada, donde se identifican las frecuencias continuas, de 100 Hz debido a la componente de doble frecuencia de red generada por el control de esta topología, de 300 Hz por el efecto de tren de seis pulsos del puente rectificador en la corriente dc. y, producto de la interacción de las dos últimas, una componente de 200 Hz. La oscilación de doble frecuencia de dicha corriente, perjudica la generación de la corriente sinusoidal inyectada a la red, lo cual se aprecia en Fig. 5.36, donde es evidente la deformación de la corriente sinusoidal esperada producto del contenido armónico que posee a bajas frecuencias, frecuencias que el filtro LC de salida no es capaz de atenuar, por diseño. A modo de comparar la señal de corriente i_{red} entre las dos topologías de convertidores propuestos, en Fig. 5.37 se muestra el espectro de frecuencias de la corriente de salida, donde es posible identificar que la contribución armónica de baja frecuencia para esta topología es mucho mayor que la existente en la topología tipo VSI. También, se identifica que para esta topología de convertidor en este escenario de simulación, la componente fundamental es mucho menor que la obtenida para la topología tipo VSI, mientras que la presencia de la tercera armónica posee una amplitud mucho mayor, en este caso, producto de la interacción entre la corriente de doble frecuencia del enlace dc del convertidor y la corriente de frecuencia fundamental generada en el lado ac. Producto de la formación de la señal de corriente alterna de 50 Hz de salida, en el lado ac y producto de la interacción con las frecuencias que posee la señal de corriente dc, se generarán componentes

de corriente cuyas frecuencias son múltiplos impares de la frecuencia fundamental en lado ac.

En Fig. 5.38, se observan las medias móviles de las potencias instantáneas de entrada y salida al convertidor tipo CSI. Experimentalmente, la potencia de entrada media corresponde a $P_{in} = 330,8 \text{ W}$ y la inyectada a la red $P_{red} = 328,6 \text{ W}$.

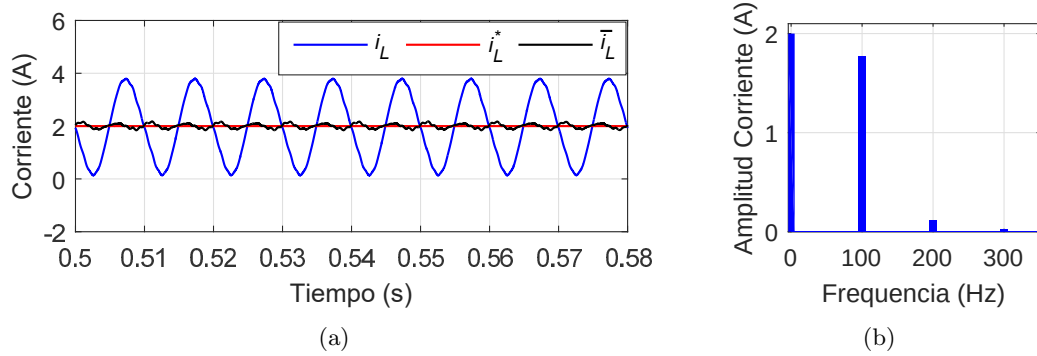


Figura 5.35: (a) Corriente en reactor de entrada i_L y, (b) espectro de frecuencia, ante tensión media rectificada de entrada 165,4 V en topología tipo CSI.

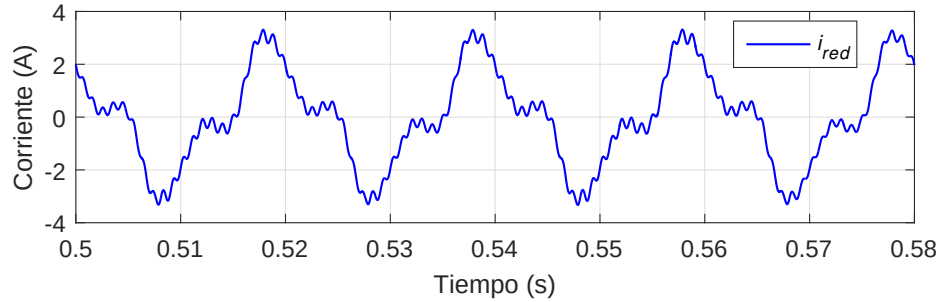


Figura 5.36: Corriente de red ante tensión media rectificada de entrada de 165,4 V en topología tipo CSI.

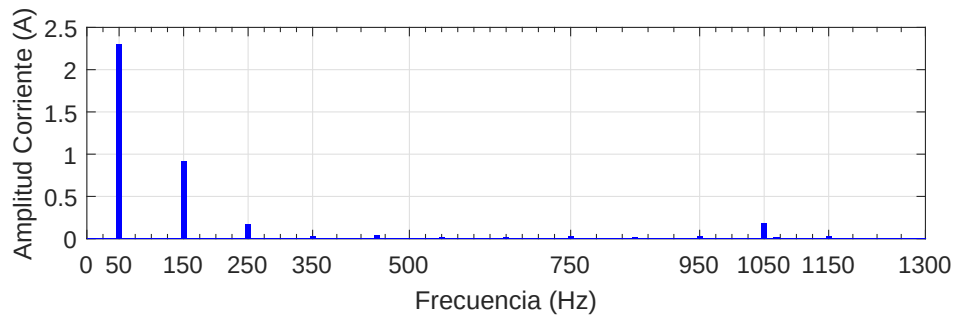


Figura 5.37: Espectro de frecuencia de corriente de red de salida ante tensión media rectificada de entrada 165,4 V en topología tipo CSI.

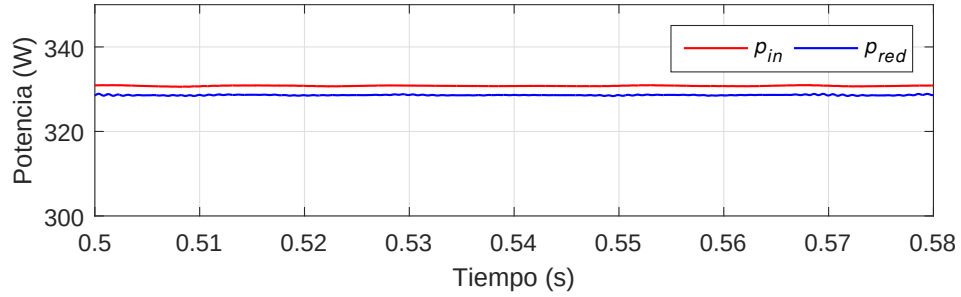


Figura 5.38: Media móvil de potencias instantáneas ante tensión media rectificada de entrada 165,4 V en topología tipo CSI.

5.2.2. Convertidor completo ante cambio de tensión de entrada

En este escenario se ensayó el control del convertidor ante una variación de amplitud de la señal de tensión de entrada, con control de corriente del reactor de entrada ajustado en 2 A.

La simulación se realizó de la siguiente forma: hasta el primer segundo de simulación, la amplitud de la tensión fase-neutro del sistema trifásico del generador es 100 V, y luego, se disminuye en un escalón a 50 V. Dichos niveles de tensión corresponden a 165,4 V y 82,7 V de tensión media rectificada, respectivamente.

En la Fig. 5.39(a), se muestra el oscilograma de la corriente del reactor de entrada, donde se aprecia la perturbación que genera el cambio en el nivel de tensión de entrada, pero que es atenuada en menos de 50 ms. El contenido en frecuencias de la corriente del reactor de entrada i_L , se presenta en Fig. 5.39(b), donde es posible distinguir las mismas frecuencias explicadas en el escenario de simulación anterior.

En la Fig. 5.40, se muestra la corriente inyectada a la red. Tras la reducción de tensión de entrada, se aprecia que la respuesta de la señal de corriente de salida se estabiliza en aproximadamente 60 ms, mismo tiempo que la corriente del reactor de entrada, ya que están relacionadas de forma análoga, a como lo están la tensión de salida v_o y la tensión dc, en un inversor tipo VSI. En la Fig. 5.41, está contenido el espectro de frecuencias de la corriente sinusoidal de salida. En ella, se verifica que dicha corriente posee un contenido principalmente gobernado por la frecuencia fundamental de 50 Hz, sin embargo, se aprecia un contenido armónico mayor con respecto a los mismos escenarios en el estudio sobre el convertidor tipo VSI y al ensayo ante tensión de entrada de 100 V de amplitud fase-neutro para esta topología. No obstante lo anterior, la respuesta del control del convertidor es rápida y logra su nivel estacionario alrededor de 100 ms después del evento.

Tras la modificación del nivel de tensión de entrada, en un estado estacionario, se aprecia que la corriente inyectada a la red mejora en contenido armónico, lo cual se debe principal-

mente a que la componente de doble frecuencia de la corriente en el enlace dc es de menor amplitud producto de la reducción de la tensión de entrada, efecto que se repite en todas las componentes armónicas, que reducen su nivel en comparación al escenario anterior. No obstante, la amplitud de la componente de tercera armónica sigue siendo superior, en comparación con el mismo escenario ensayado en el convertidor tipo VSI.

En la Fig. 5.42, se observan los niveles de potencias medias de entrada y de salida, ante la modificación del nivel de tensión de entrada. Como se aprecia en dicha figura, los tiempos de respuesta tras la disminución de potencia de entrada, obedecen al tiempo que posee el lazo de control de corriente de entrada más un pequeño retardo adicional producto del trabajo sobre las señales para generar las medias móviles. La potencia media de entrada y de salida, posterior al evento, corresponden a $P_{in} = 165,3 \text{ W}$ y $P_{red} = 164,7 \text{ W}$, respectivamente.

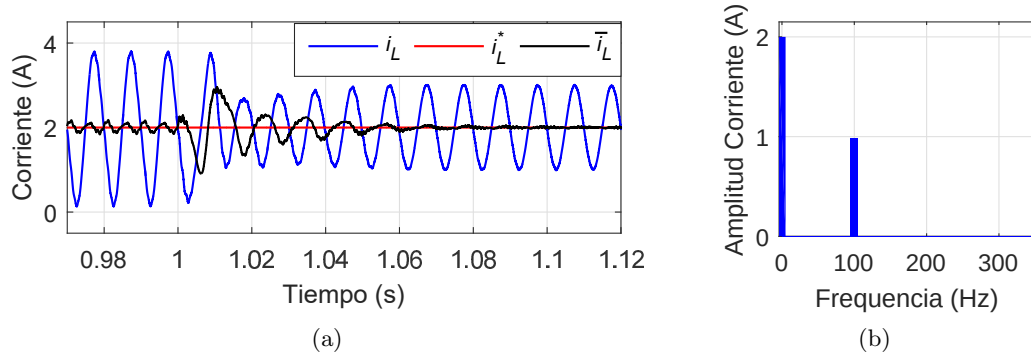


Figura 5.39: (a) i_L y, (b) espectro de frecuencia, ante cambio de tensión de entrada en topología de convertidor tipo CSI.

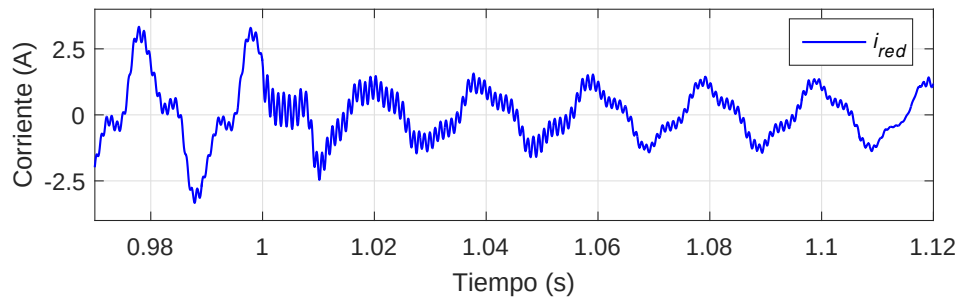


Figura 5.40: Corriente de red ante variación de tensión de entrada en topología tipo CSI.

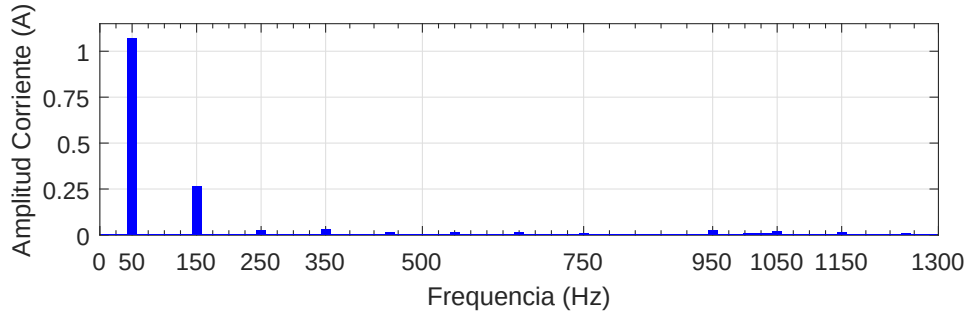


Figura 5.41: Espectro de frecuencia de i_{red} ante cambio de tensión de entrada en topología tipo CSI.

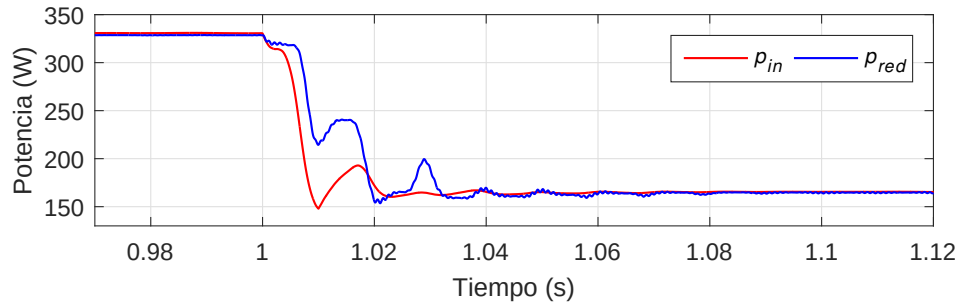


Figura 5.42: Media móvil de las potencias instantáneas ante cambio tensión de entrada convertidor en la topología tipo CSI.

5.2.3. Convertidor completo ante cambio de referencia de corriente de entrada

Para esta sección, el convertidor es evaluado ante una variación de la referencia de corriente del reactor de entrada manteniendo el nivel de tensión de entrada en amplitud 100 V fase-neutro, emulando una disminución del grado de carga de la bicicleta de *spinning* con una velocidad de pedaleo constante. Hasta los 0,4 segundos de simulación, la consigna de corriente de entrada es 2 A, y luego, se reduce a 1 A en un escalón.

En la Fig. 5.43, es posible observar que el control de corriente de entrada cumple con el correcto seguimiento de la referencia asignada, puesto que es filtrada del esquema de control, con una respuesta al cambio de referencia en ≈ 30 ms, siempre recordando que la componente de doble frecuencia sigue estando presente en el circuito real dc, y sólo ha sido filtrada del esquema de control. En dicha figura, se observan cortes de corriente en instantes que la corriente i_L del enlace dc es negativa, según la referencia establecida, que se originan por la restricción operacional del rectificador de entrada. Cabe destacar que, por criterios de operación para el presente esquema, el convertidor se encuentra en su límite de tensión continua de entrada.

Con una tensión de entrada de amplitud mayor, el control se satura y se introduce cada vez contenido armónico de baja frecuencia en la corriente de salida, como se puede apreciar en la señal de corriente alterna generada para inyectar a la red, en Fig. 5.45, y en su espectro de frecuencia, en Fig. 5.46, obtenido después de pasados unos segundos del cambio de referencia de i_L , como también en las gráficas respectivas del índice de modulación, en Fig. 7.31 de Anexos.

Se aprecia un claro aumento del contenido armónico en la corriente inyectada a la red, debido principalmente a los cortes de corriente que posee la corriente en enlace dc i_L . Con esto, se identifica una evidente desventaja en esta topología en comparación con la de tipo VSI, puesto que, la topología tipo CSI posee una zona muy acotada de operación, cuya tensión rectificadora máxima corresponde al valor *peak* de la tensión de red, como se explicó en capítulo 4.6, y no cumple con los requisitos evaluados en estos escenarios de operación para una eventual aplicación. En este sistema alimentado por el generador trifásico y la restricción de tensión de entrada, implican una tensión de amplitud fase-neutro como máximo de 188,56 V para la operación en zona lineal del convertidor. Este rango acotado de operación y alto contenido armónico de i_{red} generado en este escenario de simulación, no permiten un buen aprovechamiento del eventual potencial de generación de la bicicleta estática.

La disminución del nivel de corriente de entrada genera la reducción de potencia de entrada, como se puede observar en la Fig. 5.47, donde se presentan las medias móviles de las potencias instantáneas de entrada y salida del convertidor. Se aprecia que el establecimiento del nuevo equilibrio de dichas potencias se logra aproximadamente en 20 ms, bastante más rápido que el tiempo logrado en la topología tipo VSI, debido al mayor tiempo de respuesta que posee su lazo de control de tensión dc, explicado en capítulo 5.1.2. Las potencias medias de entrada e inyectada a la red en el nuevo punto de equilibrio son, $P_{in} = 189,5 \text{ W}$ y $P_{red} = 188 \text{ W}$, respectivamente.

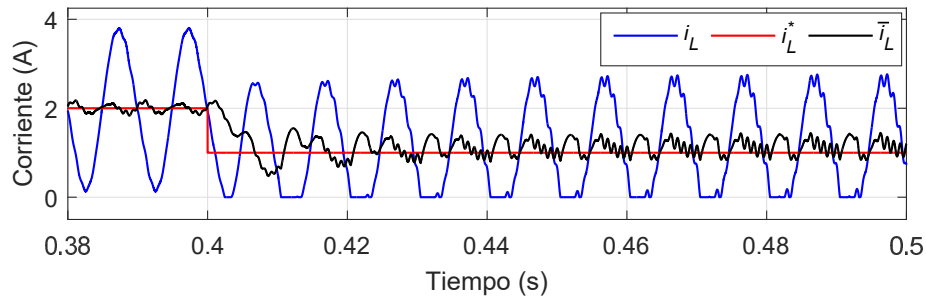


Figura 5.43: Modificación de referencia i_L en topología tipo CSI. Corriente de entrada controlada en $i_L^* = 2 \text{ A}$, corriente medida i_L y corriente sin componente de doble frecuencia $\bar{i}_L$.

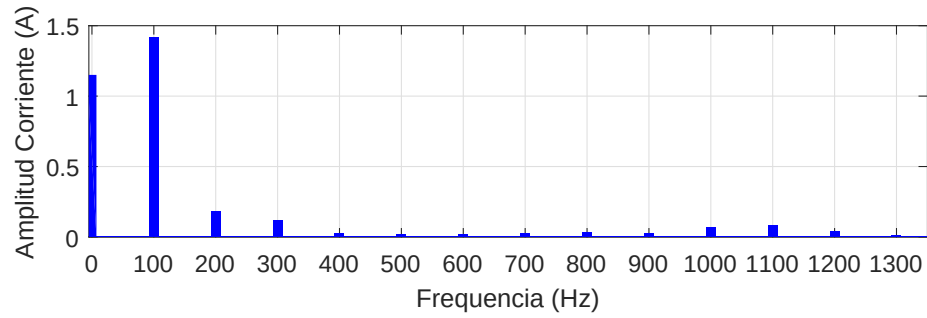


Figura 5.44: Espectro de frecuencia de i_L ante su cambio de referencia en la topología de tipo CSI.

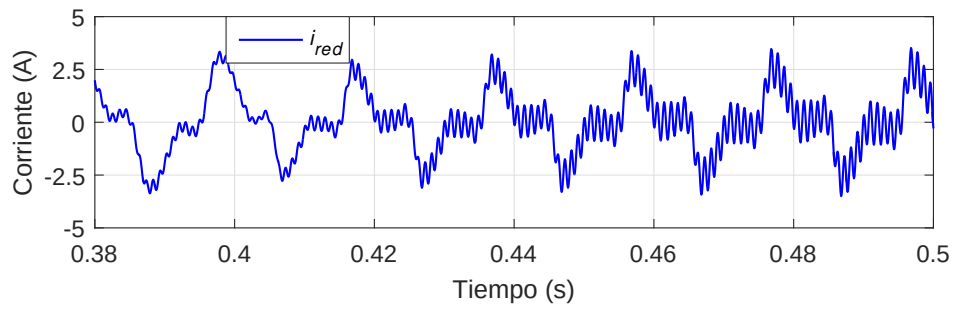


Figura 5.45: Corriente de red ante cambio de referencia en corriente del reactor de entrada en topología tipo CSI.

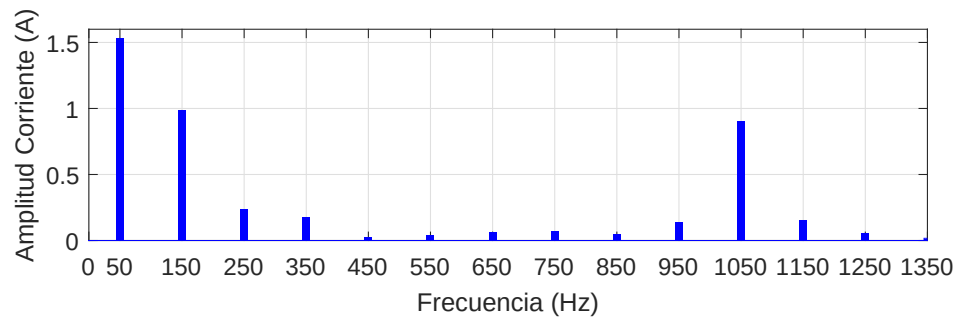


Figura 5.46: Espectro de frecuencia de i_{red} ante cambio de referencia en corriente del reactor de entrada en topología tipo CSI.

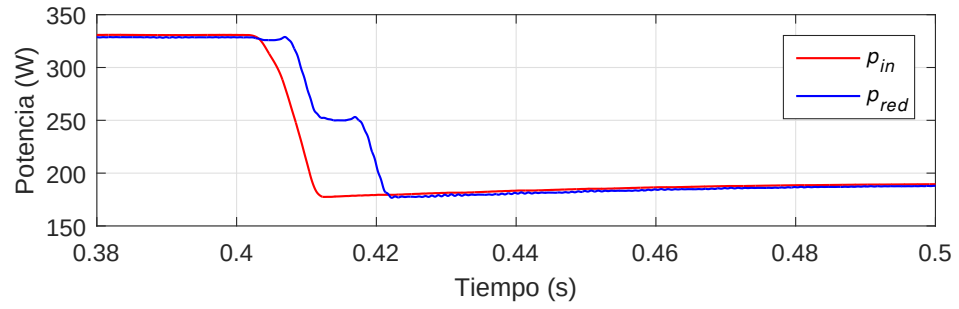


Figura 5.47: Media móvil de potencias instantáneas de entrada y salida ante cambio de referencia en la corriente del reactor de entrada en topología tipo CSI.

Capítulo 6

Resultados

Para la evaluación de resultados de las simulaciones del capítulo anterior y para determinar la mejor opción para la topología del convertidor, los principales indicadores a comparar son:

- Tiempos de respuesta de las variables eléctricas relevantes de los esquemas de control
- Estabilidad y holgura en la operación según requisitos específicos para la aplicación
- Contenido armónico de la señal de corriente inyectada a la red
- Beneficios adicionales

Desde el punto de vista de una implementación real, es sumamente importante cuantificar la eficiencia del convertidor, sin embargo, en este estudio no se han considerado todo los aspectos que permitan realizar una cuantificación de consumos propios en el convertidor, como las pérdidas por conmutación, por ejemplo. Las eficiencias obtenidas en cada topología de convertidor deben ser similares, puesto que los parámetros resistivos dimensionados para cada caso son los mismos.

Respecto al control de corriente de entrada ante variaciones del nivel de tensión del generador, toma mayor ventaja el esquema de topología tipo VSI, con su convertidor boost de entrada, presentan una respuesta mucho más rápida, tanto para el rechazo de perturbaciones de actuación, como seguimiento ante cambios en la referencia de corriente. Mientras que, la principal desventaja del convertidor de topología tipo CSI es la presencia de la componente de frecuencia 100 Hz en la corriente de entrada sumado a los cortes de corriente provocados por la amplitud de la oscilación de doble frecuencia que genera cruces por cero, complicando el control e incorporando contenido armónico de baja frecuencia en la corriente de red.

Sobre los tiempos de respuesta de la potencia de salida inyectada a la red con respecto a la de entrada, que son expresados de manera adecuada en términos de la media móvil de las

respectivas potencias instantáneas, se obtiene una transferencia de potencia hacia la red más rápida en la topología tipo CSI, puesto que el lazo de control de tensión dc en la topología VSI es más lento, por diseño, para no entorpecer el control interno de corriente. Sin embargo, de los oscilogramas de las potencias instantáneas en el tiempo, es notorio el efecto que generan en la corriente inyectada a la red la corriente de entrada de doble frecuencia y los cortes que posee ante escenarios de tensiones de entrada más bajas, producto de restricciones operacionales del convertidor en la topología tipo CSI, que influyen en el mayor contenido armónico de baja frecuencia que posee la corriente de salida para esos casos, que es considerablemente mayor que en la topología tipo VSI, perjudicando la evaluación final que se pueda realizar sobre esta propuesta. Cabe destacar que, en ambas topologías propuestas se cumplen los objetivos de superar el inconveniente de la generación de señales alternas de salida en un sistema monofásico en forma *on grid*, y se logra la transferencia de potencia brindada por el generador hacia la red, por lo que las diferencias de tiempos de respuesta en que la potencia de salida responde al nivel de potencia de entrada, no es relevante, como sí lo son, la calidad de las señales de corriente de red generadas y la holgura en la operación, con respecto a los niveles de tensión de entrada para operar correctamente, donde la topología VSI posee mejor desempeño.

Los criterios de diseño de las propuestas de convertidor se basan en regímenes de operación de una rutina deportiva en una bicicleta de ejercicios. Emulando estos regímenes de operación desde el punto de vista del convertidor, debe estar preparado para operar ante escenarios de bajas tensiones de entrada, manteniendo consignas de corrientes de entrada constantes, o, tensiones de entrada constantes, ante cambio de consigna en la corriente de entrada, entre otros escenarios. Ante uno de los escenarios de simulación, la topología tipo CSI evidenció una desventaja considerable debido a su acotada zona de operación, con respecto al nivel de tensión de entrada, que no puede superar el valor *peak* de la tensión de red, que es el límite de operación lineal de este convertidor. Una tensión media rectificada de entrada superior a dicho valor, satura el control e incorpora cada vez más contenido armónico de baja frecuencia en la señal de corriente inyectada a la red. Por su parte, la topología tipo VSI, no presenta restricciones en este aspecto.

Desde el punto de vista del contenido armónico de la corriente sinusoidal generada para la inyección de potencia a la red, en todos los escenarios simulados, la topología tipo VSI presentó una respuesta mucho más limpia. El contenido armónico de baja frecuencia en dicha corriente es influenciado, principalmente, por el efecto sobre la corriente del enlace dc que generan la formación de potencia pulsante de 100 Hz de salida y la frecuencia de 300 Hz producto del puente H rectificador de entrada. Por su parte, la corriente generada en la topología tipo CSI posee presencia considerable de contenido armónico de baja frecuencia. Su presencia se debe al efecto sumado de la componente de doble frecuencia de corriente en

el enlace dc y del tren de seis pulsos del rectificador de entrada que, en el lado ac, generan múltiplos impares de la componente de frecuencia fundamental.

El beneficio adicional que brinda el esquema VSI es un control desacoplado entre el control de corriente de entrada al convertidor boost, y, el control de tensión del banco de condensadores del enlace dc, incorporando la capacidad de inyectar la potencia brindada por el generador a la red de baja tensión monofásica con un factor de potencia deseado, es decir, ofrece un control de reactivos a nivel de generación residencial, mientras que el control desarrollado para la topología tipo CSI, sólo es capaz de transferir la energía en forma de potencia activa.

Capítulo 7

Conclusiones

Como se ha comentado en el desarrollo del presente trabajo, el convertidor requerido busca satisfacer los requerimientos específicos de una aplicación de generación de baja potencia en una bicicleta de ejercicios o *spinning* en lo que respecta a tiempos de respuesta, control, versatilidad en la operación y volumen del equipo. El grado de carga de la bicicleta se realizará mediante un control de torque de un generador eléctrico, y se busca la inyección de energía instantánea a la red de baja tensión monofásica nivel residencial. Ante esto, los requerimientos para el convertidor son, brindar control de corriente de entrada que pueda operar conjunto a un generador eléctrico de baja tensión, y que permita transferir la energía recibida hacia la red de baja tensión de manera *on grid*, superando las dificultades que esto conlleva, puesto que se trabaja con un sistema monofásico alterno, complicando los esquemas de control clásicos.

De los resultados obtenidos mediante simulaciones para las topologías de convertidores propuestos de tipo VSI y CSI, se comprueba que ambos cumplen con los requerimientos anteriores y escenarios de simulación presentados. En ambos esquemas se hizo uso de herramientas de transformación a marcos de referencia sincrónicos, ya que permiten transformar variables complejas que varían en cada instante a constantes, que simplifican enormemente el trabajo de control y análisis.

El convertidor de topología tipo CSI desarrolla la tarea con un esquema que posee pocas etapas, pero incorporando un reactor de entrada cuya inductancia fue dimensionada en un valor cuatro veces mayor al del convertidor boost del esquema de la topología tipo VSI, por lo que no se puede garantizar un menor volumen del conjunto en el convertidor CSI. La dinámica que presenta la topología tipo CSI en los escenarios de simulación, es más rápida que la de tipo VSI, pero posee la gran desventaja de que el control realizado genera una componente de corriente de 100 Hz en el circuito de entrada dc, que afecta considerablemente tanto la calidad, en términos de contenido armónico, de la corriente inyectada a la red como el desempeño de los

esquemas de control de la corriente de entrada. También, la topología tipo CSI presentó una limitante importante en términos del rango de operación que, por diseño, el nivel de tensión de entrada rectificada no puede superar la tensión *peak* de la red de salida, para asegurar operación del convertidor en zona lineal .

El convertidor de topología tipo VSI desarrollado posee tres etapas, las que permiten desacoplar el trabajo de la transferencia de energía. El convertidor boost de entrada posibilita el control de corriente con una dinámica rápida como la de la topología tipo CSI, mientras que, el inversor puente H de salida en su modelo dq desarrollado y el banco de condensadores, con su control de tensión dc, permiten la inyección controlada de energía a la red con una dinámica más lenta, pero de operación estable y de buena calidad, en lo que respecta a la señal de corriente alterna inyectada a la red. El modelo dq del inversor permite realizar un control de reactivos o de factor de potencia para la transferencia de energía a la red, de manera similar al trabajo que realizan los equipos STATCOM en el control de reactivos en los sistemas de potencia. El desempeño de esta topología de convertidor se puede representar como el control de altura de agua en un estanque de almacenamiento o en un embalse, donde el volumen de agua que ingresa es el símil de la potencia brindada por el generador, y, el nivel de agua es la tensión dc, por lo que, si el nivel de agua supera la consigna establecida, el agua comienza a ser descargada, tal como la potencia es inyectada a la red ante un aumento de la tensión dc, hasta recuperar el nivel fijado.

Por las razones descritas, respecto al contenido armónico de señal de corriente generada, desempeño desacoplado del control en el convertidor, versatilidad en el rango de operación y la posibilidad de realizar control de reactivos en la inyección de potencia, el esquema de convertidor recomendado en este trabajo es la topología tipo VSI.

7.1. Trabajos futuros

- Implementación del esquema de convertidor VSI
- Aplicación de control resonante en esquema de convertidor CSI para controlar variables alternas, y comparar con esquema de convertidor VSI
- Diseño e implementación de esquema de control no lineal del convertidor recomendado

Bibliografía

- [1] Rodrigo Palma, Guillermo Jiménez, and Ignacio Alarcón. Las energías renovables no convencionales en el mercado eléctrico chileno. Technical report, 2009.
- [2] División Energías Renovables. Generación distribuida en Chile. Technical report, 2016.
- [3] Patricio Marín Catalán. *Desarrollo e implementación de Sistema de Aprovechamiento y Acumulación Energética en Bicicletas de Ejercicios de Fitness Center*. Trabajo de titulación, UTFSM, 2010.
- [4] César Leonardo Trujillo Rodríguez, David Velasco de la Fuente, Emilio Figueres Amorós, Gabriel Garcerá Sanfeliú, and Javier Moreno Guacaneme. Diseño, modelado e implementación de inversor conectado a la red eléctrica a partir de fuentes renovables. *Tecnura*, 16(32):12–28, 2012.
- [5] H. Oishi, H. Okada, K. Ishizaka, and R. Itoh. Single-phase soft-switched current-source inverter for utility interactive photovoltaic power generation system. *Proceedings of the Power Conversion Conference-Osaka 2002, PCC-Osaka 2002*, 2:632–637, 2002.
- [6] J W Kolar, M Hartmann, and T Friedli. Three-Phase PFC Rectifier and AC-AC Converter Systems. *IEEE Applied Power Electronics Conference*, pages 1–268, 2011.
- [7] Arman Roshan. *A dq rotating frame controller for single phase full-bridge inverters used in small distributed generation systems*. Thesis, Faculty of the Virginia Polytechnic Institute and State University, 2006.
- [8] Ned Mohan, Tore M. Undeland, and William P Robbins. *Electrónica de Potencia: Convertidores, aplicaciones y diseño*. Third edition, 2009.
- [9] Bimal K. Bose. *Modern Power Electronics and AC Drives*. 2001.
- [10] K. Hirachi and Y. Tomokuni. A novel control strategy on single-phase PWM current source inverter incorporating pulse area modulation. *Proceedings of Power Conversion Conference - PCC '97*, 1:289–294, 1997.

- [11] Karl J Åström and Björn Wittenmark. *Computer-controlled systems: theory and design*. Third edition, 2013.
- [12] Graham C Goodwin, Stefan F Graebe, and Mario E Salgado. *Control System Design*. 2012.
- [13] J. C. Das. *Power System Harmonics and Passive Filter Designs*. University of Canterbury, Christchurch, New Zealand, second edition, 2015.
- [14] Jos Arrillaga and Neville R. Watson. *Power System Harmonics*. Second edition, 2003.
- [15] Hong Yao. *Modelling and design of a current mode control boost converter*. Thesis, Colorado State University, 2008.

Anexos

A. Código para control de corriente en modelo dq del inversor VSI

El siguiente código corresponde a las componentes d de las variables. De manera similar se resuelve para el eje q .

```

1  % Eje d
2  error_d_act = (Id_ref - Id_med)/Vdc;
3  x_d_act = b0/b1*x_d_old + (b0-b1)/b1^2*Dd_old;
4  Dd_act = b1*(error_d_act - x_d_act);
5  if (Dd_act ≥ 1.0)
6      {
7          Dd_act = 1.0;
8      }
9  if (Dd_act ≤ -1.0)
10     {
11         Dd_act = -1.0;
12     }
13  Dd_old = Dd_act;
14  x_d_old = x_d_act;

```

B. Control de corriente en modelo dq de inversor en topología tipo VSI

Aquí se muestran los oscilogramas respectivos de otras variables de interés obtenidas en las simulaciones de los casos mostrados en capítulo 5.1.1, donde se ensaya el control de corriente alimentando el enlace dc con una fuente de tensión ideal de 100 V .

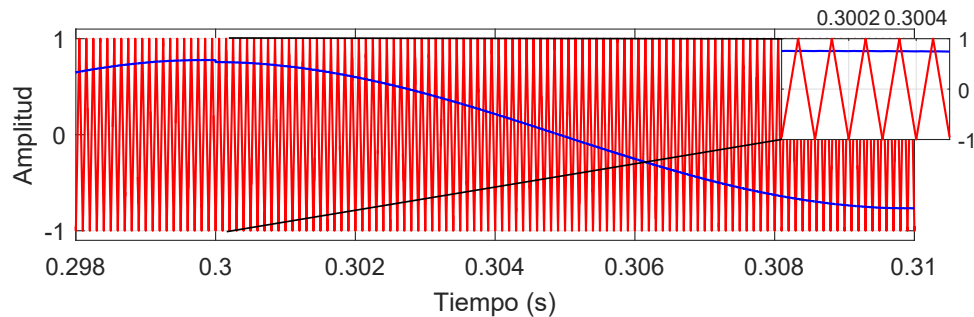


Figura 7.1: Comparación de señal triangular con la señal de modulación del circuito real d_a en control corriente del inversor en componentes dq de la topología tipo VSI.

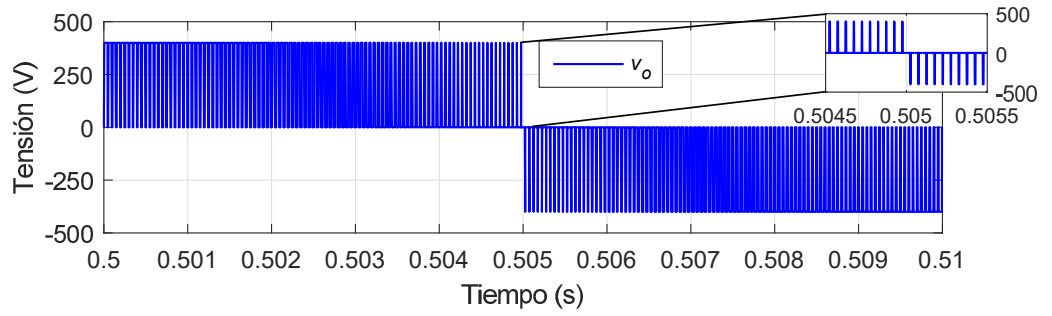


Figura 7.2: Tensión de salida del inversor v_o ante control de corrientes dq en topología tipo VSI.

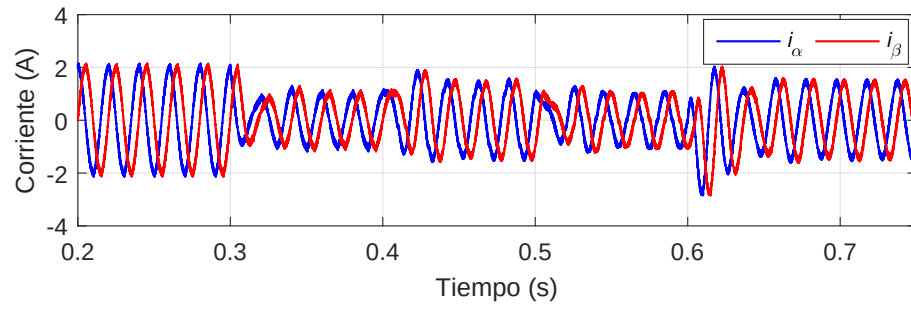


Figura 7.3: Componentes $\alpha\beta$ de corriente de red ante control de corrientes dq en topología tipo VSI.

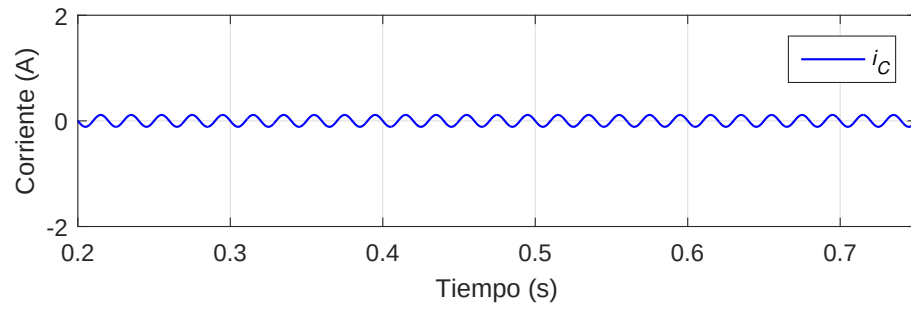


Figura 7.4: Corriente por rama capacitiva del filtro LC ante control de corrientes dq en topología tipo VSI.

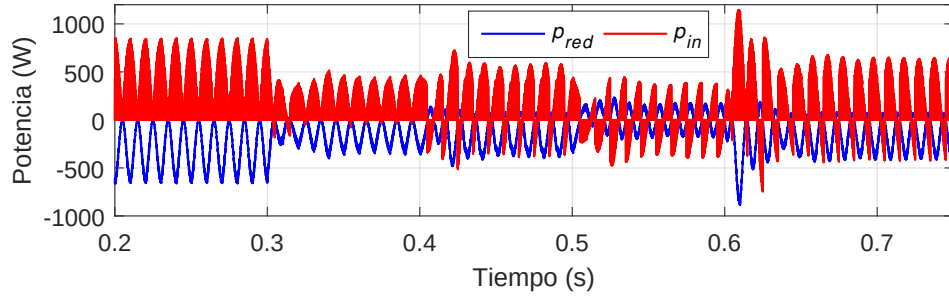


Figura 7.5: Balance de potencias instantáneas del inversor VSI ante control de corrientes dq de la red. Por conveniencia, para la visualización en la figura, la referencia de la potencia de red se ha considerado como fuente.

C. Topología VSI ante cambio de referencia de tensión dc

Aquí se muestran los oscilogramas respectivos de otras variables relevantes en la simulación del escenario descrito en capítulo 5.1.4.

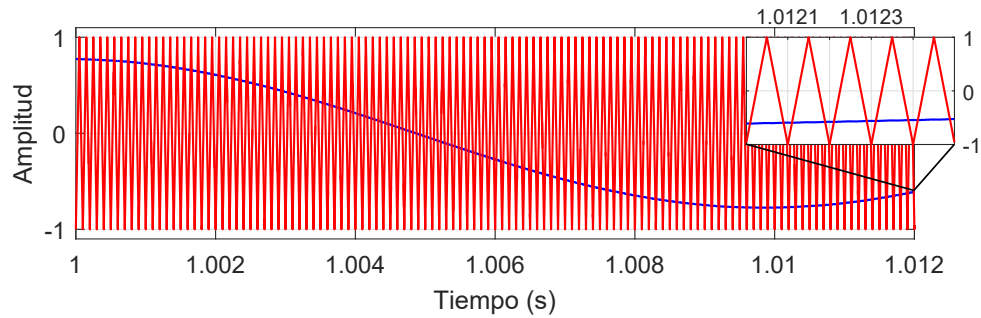


Figura 7.6: Señal triangular e índice de modulación real ante cambio tensión dc en inversor topología VSI.

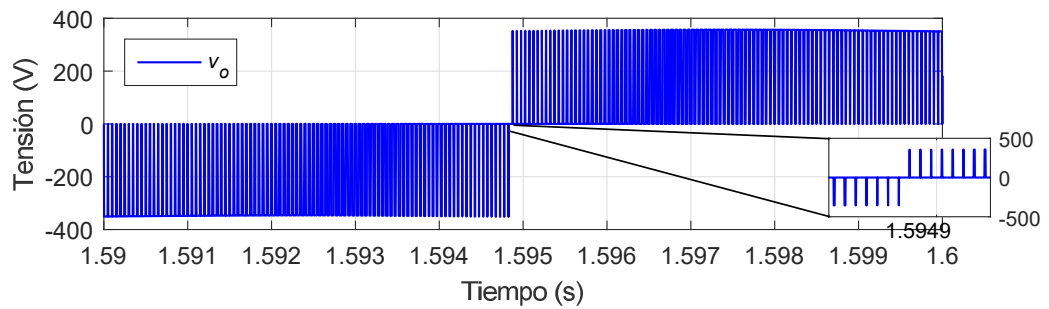


Figura 7.7: Tensión de salida del inversor ante cambio tensión dc en topología VSI.

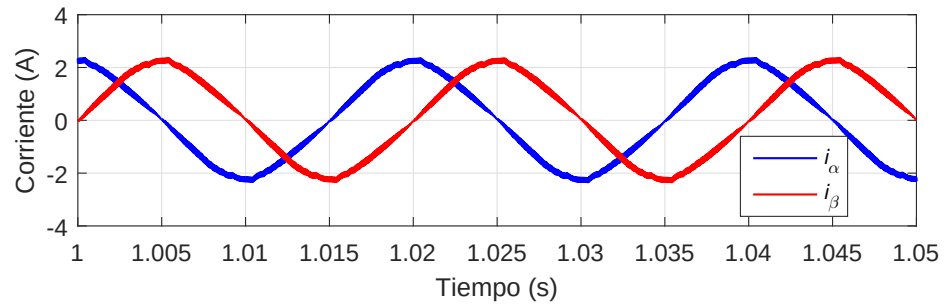


Figura 7.8: Componentes $\alpha\beta$ de corriente de red ante cambio tensión dc en topología VSI.

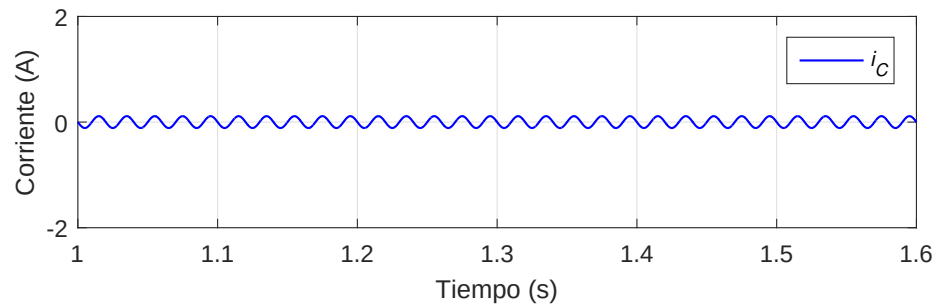


Figura 7.9: Corriente rama capacitiva de filtro LC ante cambio tensión dc en topología VSI.

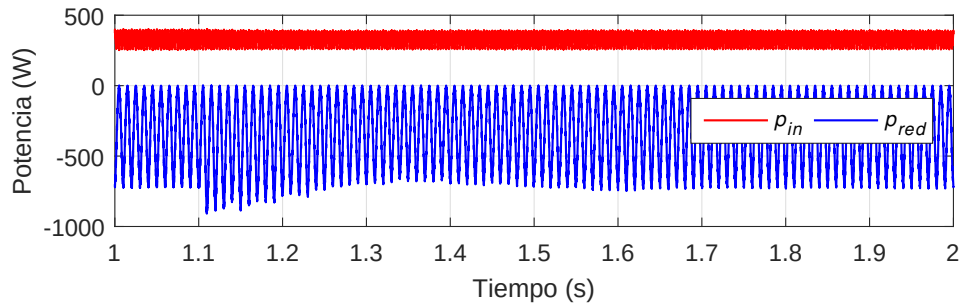


Figura 7.10: Potencias instantáneas de entrada y salida ante cambio tensión dc en topología VSI. Por conveniencia, para la visualización en la figura, la referencia de la potencia de red se ha considerado como fuente.

D. Topología VSI ante cambio de tensión de entrada

Aquí se muestran los oscilogramas respectivos de otras variables de interés importantes en la simulación de los casos descritos en capítulo 5.1.4.

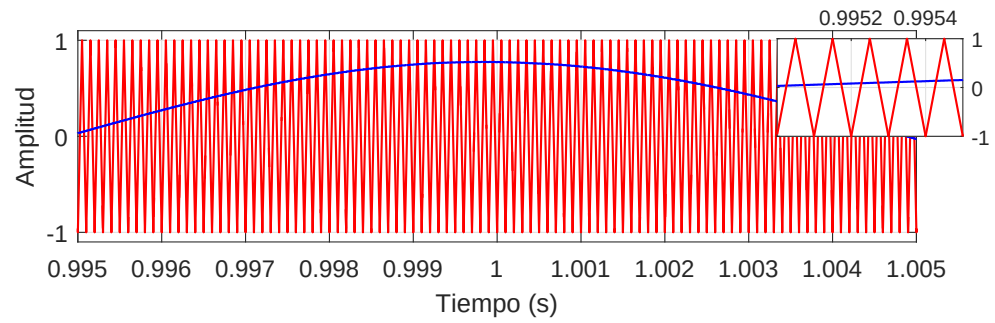


Figura 7.11: Señal triangular e índice de modulación real ante el cambio de tensión de entrada en topología tipo VSI.

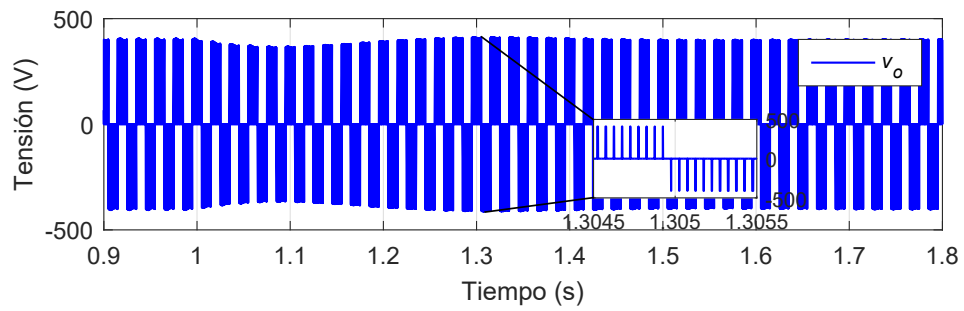


Figura 7.12: Tensión de salida del inversor ante cambio de tensión de entrada en topología tipo VSI.

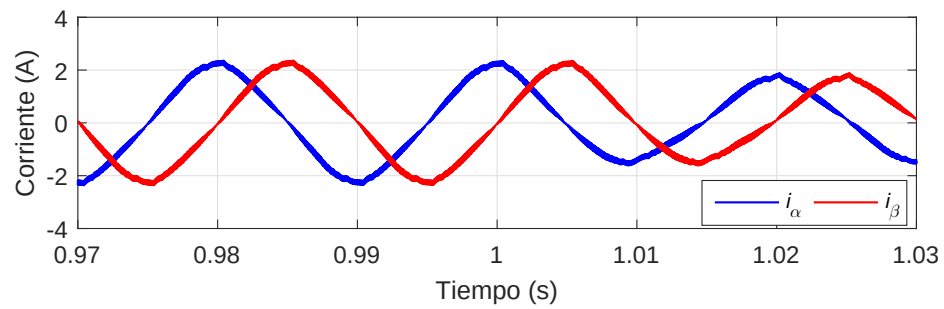


Figura 7.13: Componentes $\alpha\beta$ de corriente de red ante cambio de tensión de entrada en topología tipo VSI.

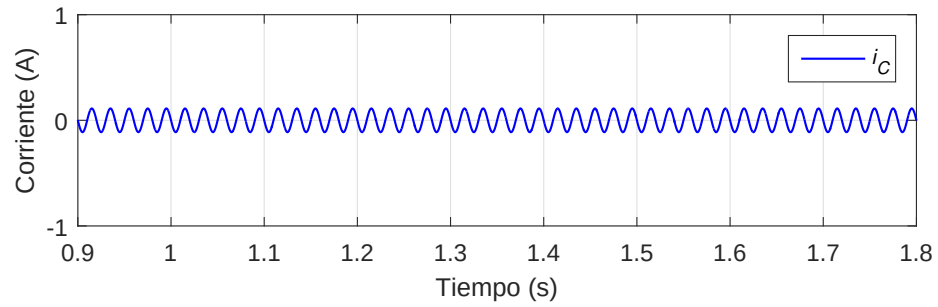


Figura 7.14: Corriente por rama capacitiva del filtro LC ante cambio de tensión de entrada en topología tipo VSI.

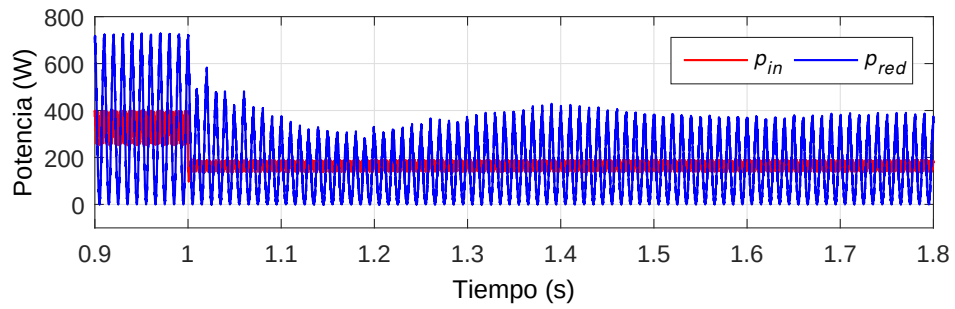


Figura 7.15: Oscilogramas de las potencias instantáneas aportada por el generador e inyectada a la red B.T., ante modificación del nivel de tensión de entrada en topología tipo VSI. Por conveniencia, para la visualización en la figura, la referencia de la potencia de red se ha considerado como fuente.

E. Topología VSI con cambio en nivel de corriente de entrada

Oscilogramas respectivos de otras variables de interés obtenidas en escenario descrito en capítulo 5.1.5.

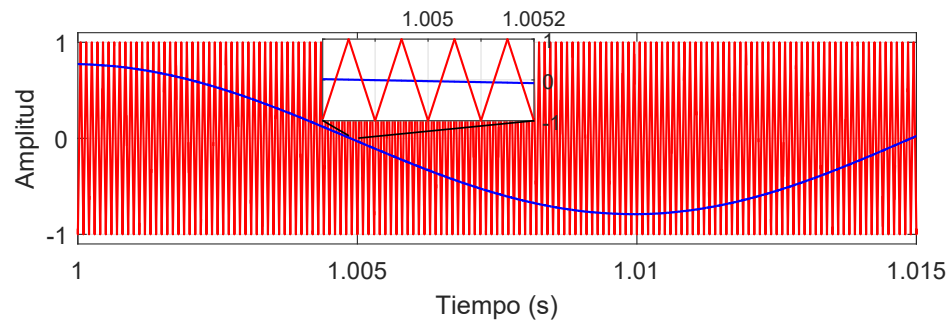


Figura 7.16: Señal triangular e índice de modulación real ante cambio de la referencia de corriente del reactor de entrada en topología VSI.

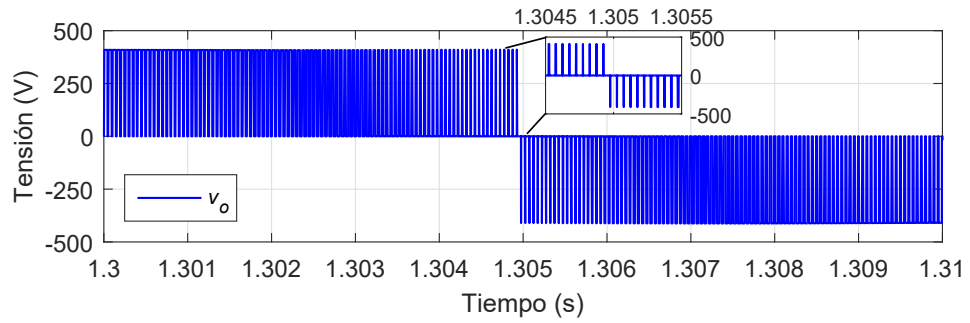


Figura 7.17: Tensión de salida del inversor ante cambio de la referencia de corriente del reactor de entrada en topología VSI.

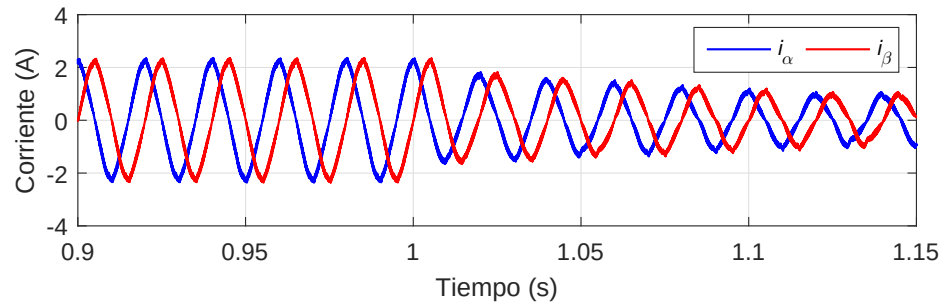


Figura 7.18: Componentes $\alpha\beta$ de corriente de red ante cambio de la referencia de corriente del reactor de entrada en topología VSI.

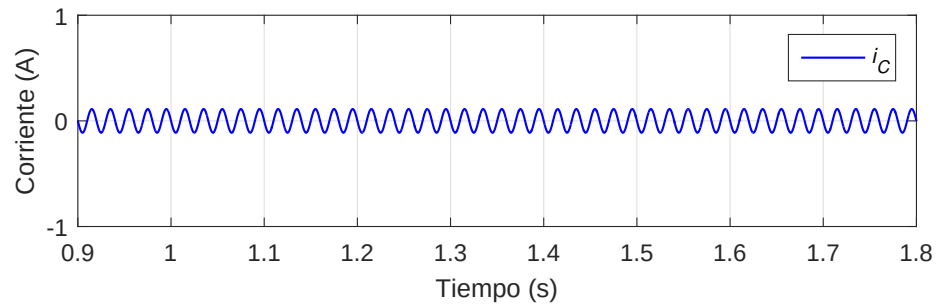


Figura 7.19: Corriente por la rama capacitiva del filtro LC de salida ante cambio de la referencia de corriente del reactor de entrada en topología VSI.

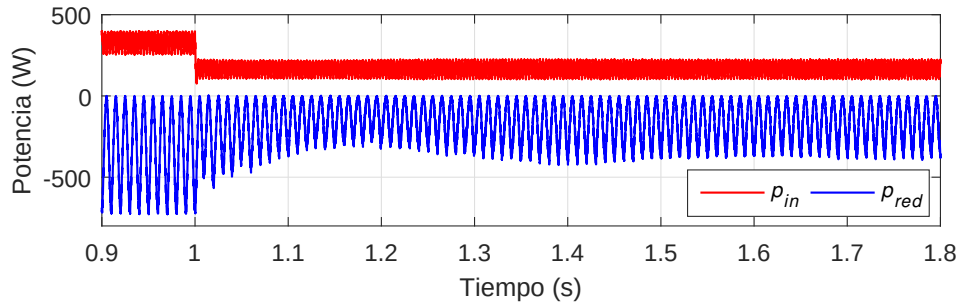


Figura 7.20: Oscilogramas de las potencia instantáneas aportada por el generador y entregada a la red B.T., ante cambio de la referencia de corriente del reactor de entrada en topología VSI. Por conveniencia, para la visualización en la figura, la referencia de la potencia de red se ha considerado como fuente.

F. Topología tipo CSI con tensión de entrada de *peak* 100 V fase–neutro

Se presentan oscilogramas respectivos de otras variables de interés de la simulación del escenario respectivo para convertidor tipo CSI en capítulo 5.2.1.

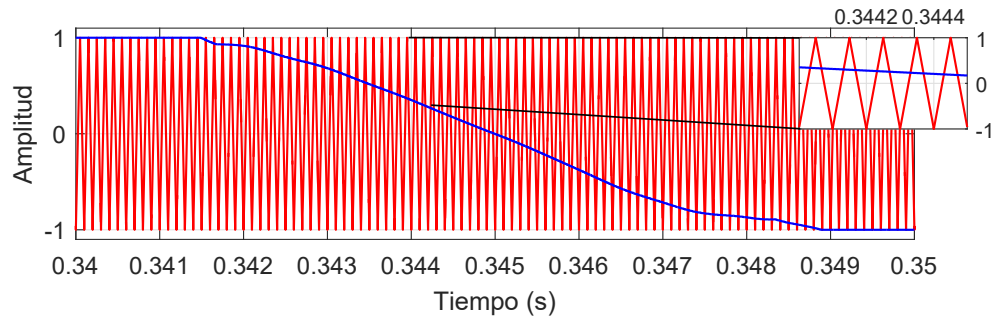


Figura 7.21: Señal triangular e índice de modulación ante tensión entrada constante en topología CSI.

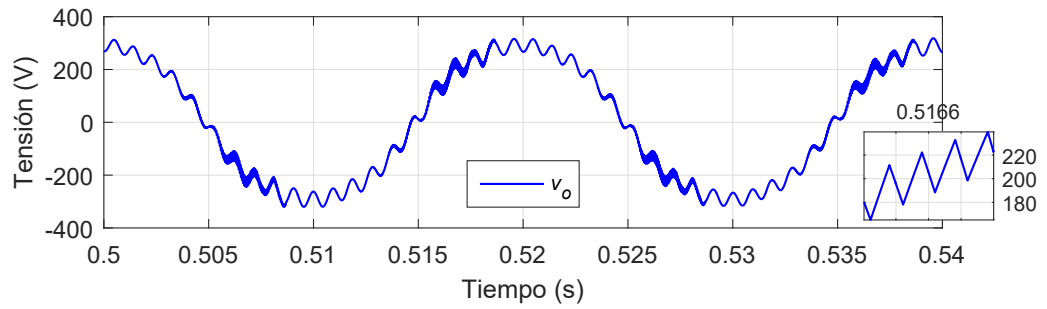


Figura 7.22: Tensión de salida del inversor v_o ante tensión de entrada constante en topología tipo CSI.

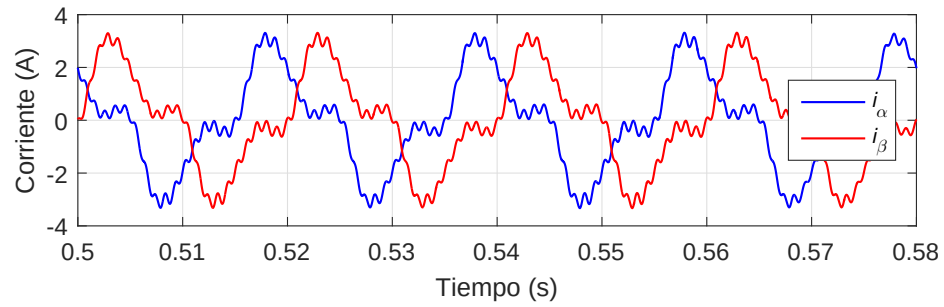


Figura 7.23: Componentes $\alpha\beta$ de la corriente aportada a la red ante tensión de entrada constante en topología CSI.

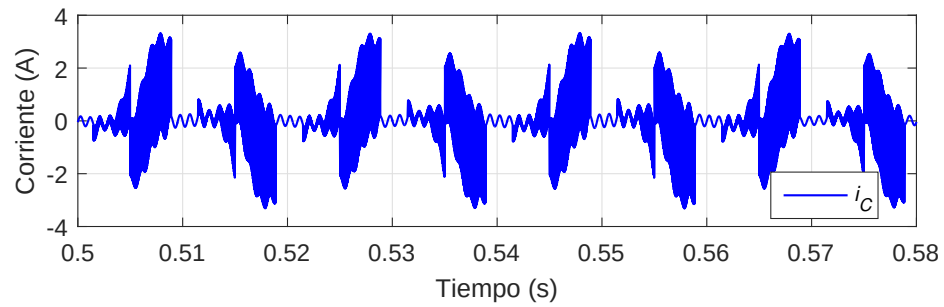


Figura 7.24: Corriente por la rama capacitiva del filtro de salida i_c ante tensión de entrada constante en topología CSI.

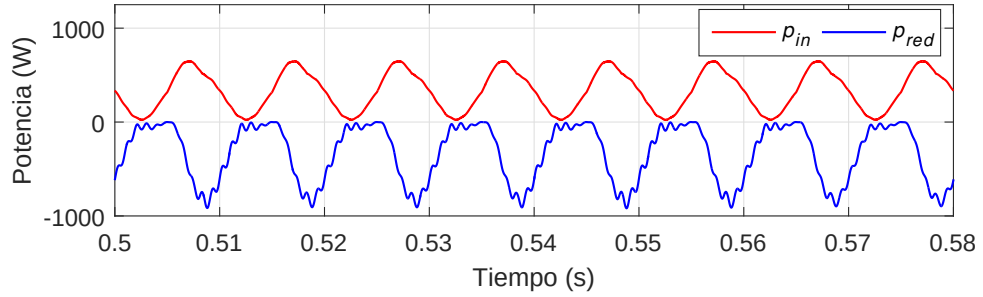


Figura 7.25: Oscilogramas de las potencias instantáneas aportada por la fuente y entregada a la red B.T., ante tensión entrada constante en la topología tipo CSI. Por conveniencia, para la visualización en la figura, la referencia de la potencia inyectada a la red se ha considerado como fuente.

G. Topología tipo CSI con cambio de tensión de entrada

Otros oscilogramas relevantes para el escenario mostrado en capítulo 5.2.2, donde se evalúa el desempeño del convertidor ante una reducción de la amplitud de la tensión fase-neutro de entrada a la mitad de su valor original.

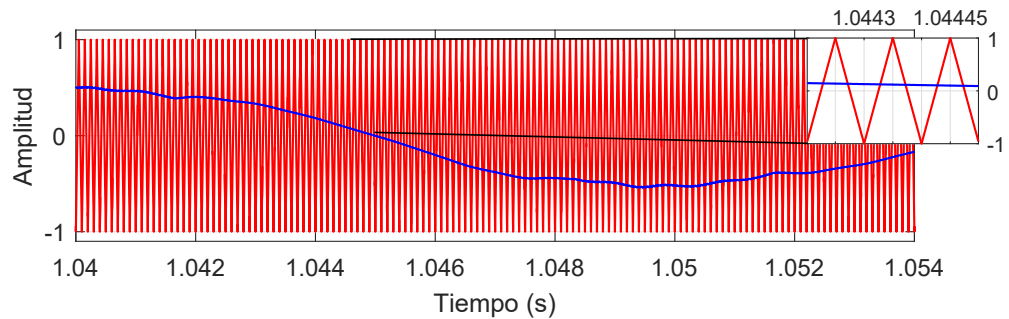


Figura 7.26: Señal triangular e índice de modulación real ante cambio de tensión de entrada en topología tipo CSI.

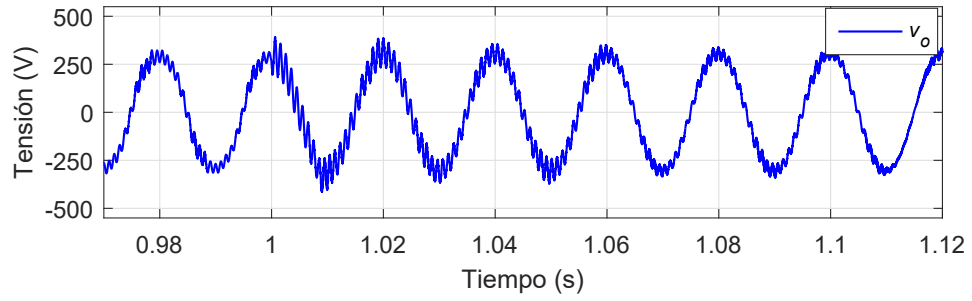


Figura 7.27: Tensión de salida del inversor v_o ante modificación nivel de tensión de entrada en topología tipo CSI.

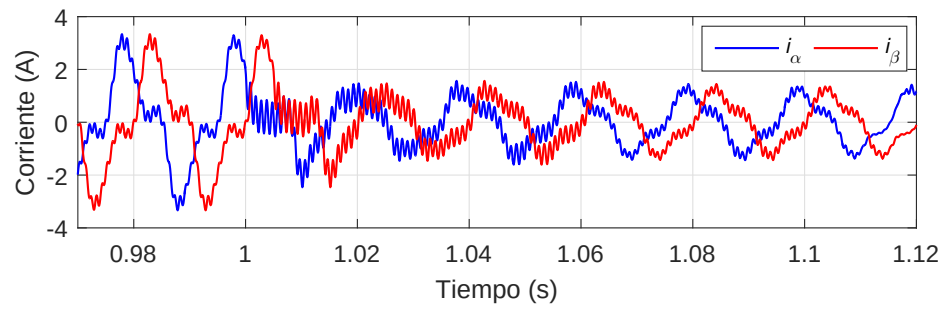


Figura 7.28: Componentes $\alpha\beta$ de la corriente aportada a la red con tensión de entrada modificada en topología tipo CSI.

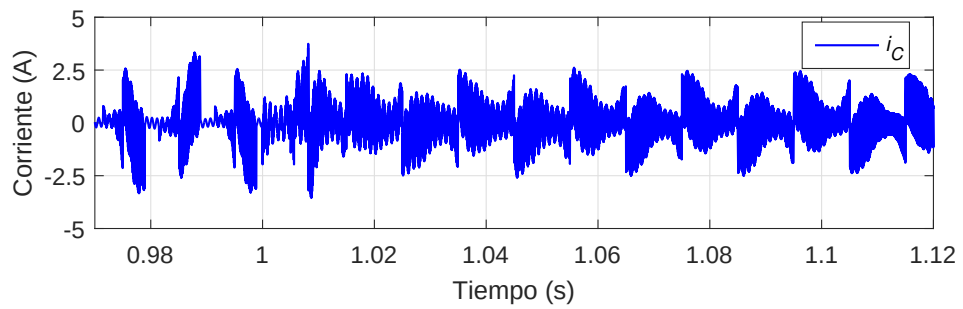


Figura 7.29: Corriente por la rama capacitiva del filtro de salida i_C ante variación de la tensión de entrada en topología tipo CSI.

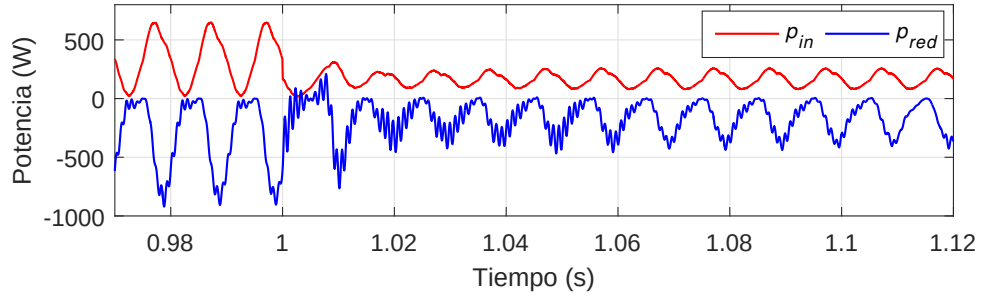


Figura 7.30: Oscilogramas de las potencias instantáneas aportada por la fuente y entregada a la red B.T., ante variación de la tensión de entrada en la topología tipo CSI. Por conveniencia, para la visualización en la figura, la referencia de la potencia de red se ha considerado como fuente.

H. Topología tipo CSI con cambio de referencia de la corriente de entrada

En esta sección se presentan oscilogramas respectivos a otras variables de interés de la simulación del escenario de capítulo 5.2.1, que muestra el comportamiento del convertidor ante una variación de la referencia de corriente de entrada de 2 A a 1 A.

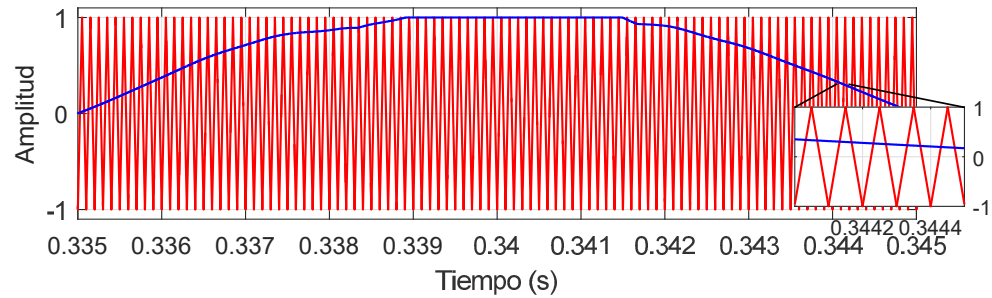


Figura 7.31: Señal triangular e índice de modulación real, ante cambio de corriente del reactor de entrada en la topología tipo CSI.

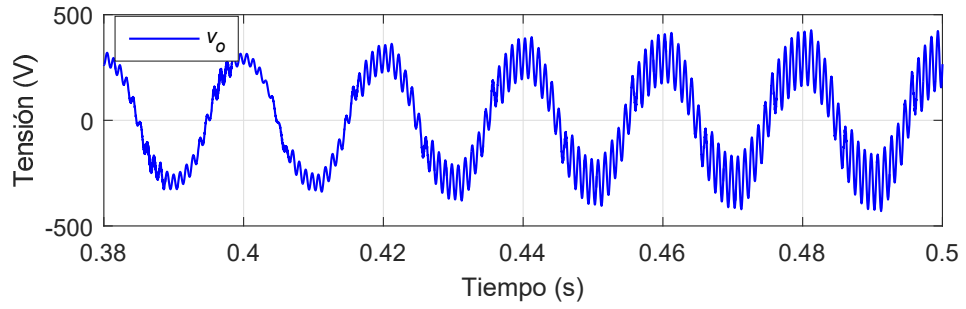


Figura 7.32: Tensión de salida del inversor v_o ante modificación del nivel de corriente del reactor de entrada en la topología tipo CSI.

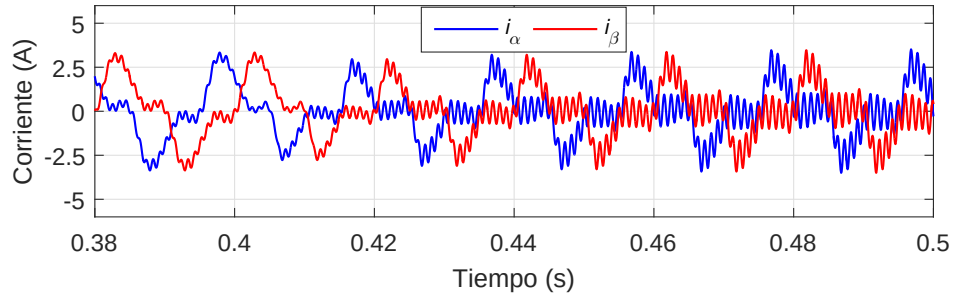


Figura 7.33: Componentes $\alpha\beta$ de la corriente aportada a la red ante modificación del nivel de corriente del reactor de entrada en topología tipo CSI.

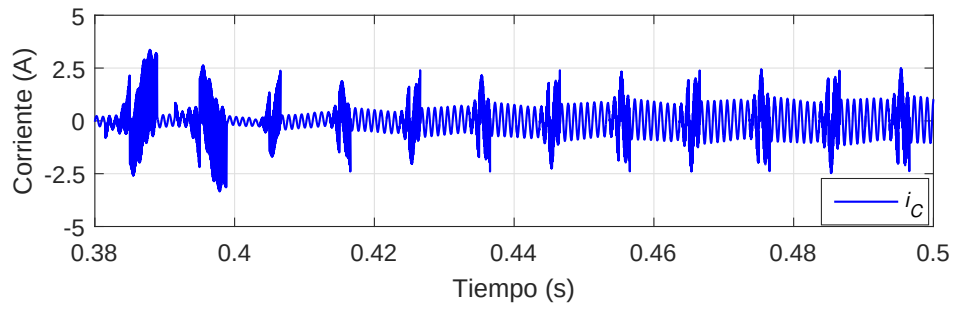


Figura 7.34: Corriente por la rama capacitiva del filtro de salida i_c ante modificación del nivel de corriente del reactor de entrada en topología tipo CSI.

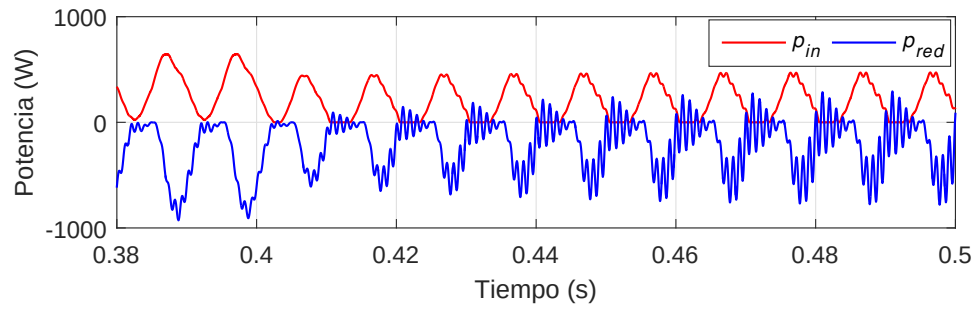


Figura 7.35: Oscilogramas de las potencias instantáneas aportada por la fuente y entregada a la red B.T., ante variación del nivel de corriente del reactor de entrada en topología CSI. Por conveniencia, para la visualización en la figura, la referencia de la potencia inyectada a la red se ha considerado como fuente.