

UNIVERSIDAD TÉCNICA FEDERICO SANTA MARÍA
DEPARTAMENTO DE ELECTRÓNICA
VALPARAISO - CHILE



DISEÑO E IMPLEMENTACIÓN DE UN CIRCUITO AMPLIFICADOR PARA MEMRISTORES

ALEJANDRO ANDRÉS FUENTES HERRERA

MEMORIA PARA OPTAR AL TÍTULO DE
INGENIERO CIVIL ELECTRÓNICO

PROFESOR GUÍA : DR. MARCELO PÉREZ.
PROFESOR CORREFERENTE : DR. IOANNIS VOURKAS.

MARZO 2024



THE wonderful age in which we are living has never been paralleled in history. We have more comforts, more conveniences, more of everything than human beings ever had, since the creation of the world. Nevertheless, our lives become more and more complex, as time rolls on, while the average human being becomes more perplexed at the strange surroundings in which he finds himself.

Our electro-mechanical age brings forth new surprises constantly, and he who does not know the rudimentaries of mechanics, electricity and general physics is like a blind man in a circus. He hears what is going on, but all is meaningless to him—he cannot get the full benefit of the performance.

H. GERNSBACK.

Índice de Contenidos

Índice de Contenidos	II
Índice de Tablas	III
Índice de Figuras	IV
1. Introducción	1
1.1. Desafíos de la computación en la actualidad	1
1.2. El Memristor y sus características	2
1.2.1. La curva de histéresis pellizcada (pinched hysteresis)	2
1.3. Historia del memristor	3
1.3.1. Predecesores al memristor	3
1.3.1.1. El Cohesor de limaduras metálicas (1890)	3
1.3.1.2. El Memistor (1960)	5
1.3.2. Primera observación de conmutación de resistencia en películas de óxido metálico (1962)	6
1.3.3. Concepción del Memristor (1971)	6
1.3.4. Primeros memristores físicos (1998, 2008)	6
1.3.5. Memristores en el mercado (2012 a la actualidad)	7
1.3.5.1. Productos ReRAM	7
1.3.5.2. Memristores discretos	7
1.4. Estado del arte	8
1.4.1. Memristores en la actualidad	8
1.4.2. Hardware complementario a los memristores	9
1.4.3. Técnicas de accionamiento y medición de memristores	10
1.4.4. Posibles usos para memristores	11
1.5. El desempeño de circuitos reales en comparación a circuitos ideales	11
1.6. Objetivo general	12
1.7. Objetivos específicos	12
1.8. Alcances y limitaciones	12
2. Introducción al circuito y caso ideal	14
2.1. Topología	14
2.2. Fundamento del circuito en condiciones ideales	15
2.2.1. Supuestos del amplificador de transconductancia ideal	16
2.2.2. Derivación de función de transferencia del AT ideal	16
3. Análisis del caso no ideal	18
3.1. Método de análisis para componentes no ideales	18
3.2. Sensibilidad a tolerancias de resistencias	19
3.3. Sensibilidades a ganancias de los amplificadores operacionales	22
3.4. Sensibilidades a offsets de voltaje de entrada de Op-Amps	24

3.5. Sensibilidades a corrientes de polarización de entrada de Op-Amps	25
3.6. Sensibilidades a impedancias de entrada de Op-Amps	28
3.7. Resultados del análisis algebraico	31
4. Diseño del hardware	32
4.1. Selección de componentes	34
4.1.1. Selección de resistencias	34
4.1.2. Selección de opción de alimentación	34
4.1.3. Selección de amplificadores operacionales	35
5. Pruebas de laboratorio	37
5.1. Metodología	37
5.1.1. Pruebas de transconductancia	38
5.1.2. Precisión del seguidor de voltaje	42
5.1.3. Saturación del amplificador OA1	43
5.1.4. Otras observaciones	45
6. Conclusiones	46
6.1. Resumen y conclusiones	46
6.2. Trabajo futuro	48
A. Anexo 1: Modificaciones sugeridas al circuito	51
B. Anexo 2: Scripts usados en el desarrollo del trabajo	53
B.0.1. Sensibilidades a resistencias	53
B.0.2. Sensibilidades a ganancias de amplificadores operacionales	54
B.0.2.1. G1	54
B.0.2.2. G2	54
B.0.3. Sensibilidades a offsets de voltaje de entrada de op-amps	55
B.0.4. Sensibilidades a corrientes de polarización de entrada de op-amps	55
B.0.4.1. OA1 (-)	56
B.0.4.2. OA2 (+)	57
B.0.5. Sensibilidades a impedancias de entrada de modo común	57
B.0.5.1. OA1 (+)	57
B.0.5.2. OA1 (-)	58
B.0.5.3. OA2 (+)	59

Índice de Tablas

3.1. Tabla de valores de parámetros de los amplificadores operacionales seleccionados.	19
3.2. Desviaciones máximas atribuibles a cada parámetro analizado	31
4.1. Tabla de valores de parámetros disponibles de los amplificadores operacionales incorporados en el PCB	35
5.1. Corrientes máximas absolutas posibles para distintos valores de R_m con alimentación de $\pm 5[V]$	44

Índice de Figuras

1.1. Símbolos electrónicos del memristor.	2
1.2. Curva de histéresis pellizcada del memristor	2
1.3. Cohesor de limaduras de plata.	4
1.4. Curva de histéresis pellizcada trazada por J. C. Bose en 1901	4
1.5. Imagen de un detector de cristal	5
1.6. Símbolo del memistor	5
1.7. Tarjeta ReRAM Click producida por Mikroe.	7
1.8. Arreglo de memristores en empaque 16-DIP fabricado por Knowm Inc.	8
1.9. Taxonomía de componentes memristivos	9
2.1. Diagrama del circuito amplificador	15
2.2. Diagrama con operadores análogos destacados	16
3.1. Sensibilidad de corriente de salida a la tolerancia de $R1$	20
3.2. Sensibilidad de corriente de salida a la tolerancia de $R2$	20
3.3. Sensibilidad de corriente de salida a la tolerancia de $R3$	21
3.4. Sensibilidad de corriente de salida a la tolerancia de $R4$	21
3.5. Sensibilidad de corriente de salida a la tolerancia de $R5$	22
3.6. Sensibilidad de corriente de salida a la ganancia de OA1	23
3.7. Sensibilidad de corriente de salida a la ganancia de OA2	24
3.8. Modelo circuital del OA con voltaje de offset de entrada.	25
3.9. Sensibilidad de corriente de salida al offset de voltaje de entrada de op-amps.	25
3.10. Modelo circuital del Op-Amp con corrientes de polarización de entrada.	26
3.11. Curvas de regulación para la entrada (+) de OA1, y múltiples valores de i_{IB1+}	27
3.12. Curvas de regulación para la entrada (-) de OA1, y múltiples valores de i_{IB1-}	27
3.13. Curvas de regulación para la entrada (+) de OA2, y múltiples valores de i_{IB2+}	28
3.14. Modelo circuital de la impedancia de entrada de modo común.	29
3.15. Curvas de regulación para la entrada (+) de OA1, y múltiples valores de R_{cmmr1}	29
3.16. Curvas de regulación para la entrada (-) de OA1, y múltiples valores de R_{cmmr1}	30
3.17. Curvas de regulación para la entrada (+) de OA2, y múltiples valores de R_{cmmr2}	30
4.1. Trazas correspondientes al módulo de alimentación y un canal de amplificación por transconductancia	33
4.2. Diseño completo del PCB en Autodesk Eagle.	33
4.3. Imagen del PCB luego de su fabricación.	34
4.4. Prueba preliminar del canal 1.	36
5.1. Prueba de transconductancia para el canal 1 (OPA187)	38
5.2. Prueba de transconductancia para el canal 3 (OPA191)	39
5.3. Prueba de transconductancia para el canal 4 (OPA734)	39
5.4. Prueba de transconductancia para el canal 5 (TL071)	40
5.5. Prueba de transconductancia para el canal 6 (OP07C)	40
5.6. Prueba de transconductancia para el canal 7 (LM358)	41

5.7. Prueba de transconductancia para el canal 8 (LF353P)	41
5.8. Curva de seguimiento de voltaje del canal 1	43
5.9. Saturación del nodo (5)	44
5.10. Demostración de histéresis indeseada en el circuito	45
A.1. Circuito modificado con entrada adicional (V_{adj}) para anular el offset de corriente en la salida.	52



1 | Introducción



1.1. Desafíos de la computación en la actualidad

En 1947, el mundo de la electrónica fue revolucionado con la invención del transistor, trayendo consigo una era de continua miniaturización y creciente capacidad de computación tras integrarse a los nacientes computadores digitales.

Sin embargo, a pesar de que la cantidad de transistores que se pueden incorporar en un circuito integrado creció sin obstáculos por varias décadas (una tendencia que fue observada y bautizada como la *Ley de Moore*), en la actualidad, este crecimiento se ha ralentizado, al acercarse la tecnología a un límite físico: los transistores se han miniaturizado tanto, que están muy cerca del límite en el que serán tan pequeños, que ya no serán capaces de funcionar.

Ante este figurativo callejón sin salida que enfrenta esta tecnología, se ha puesto atención a una variedad de alternativas, no solo de los componentes con los que se construyen físicamente los computadores, si no también, las arquitecturas y procesos que utilizan en su funcionamiento.

En general, estas ideas mitigan el problema usando componentes existentes de manera más eficiente, logrando entonces mejorar la capacidad de procesamiento sin aumentar proporcionalmente el número de transistores involucrados, ó utilizando tecnologías nuevas en lugar del transistor.

Una de estas tecnologías tentativas es el Memristor.

1.2. El Memristor y sus características

El memristor es un componente pasivo de dos terminales, el cual se puede describir en términos simples como una resistencia cuyo valor crece ó decrece como resultado del flujo de corriente a través de esta, dependiendo del sentido del flujo.

Mientras no haya flujo de corriente, el memristor mantiene su valor a través del tiempo. El nombre "*memristor*" alude a este comportamiento, siendo una abreviación de "*memory resistor*".

Existen al menos dos símbolos electrónicos para el memristor, mostrados en la figura 1.1:



Figura 1.1: Símbolos electrónicos del memristor: símbolo genérico de la literatura (a), y el símbolo usado por Knowm inc. el cual alude a la curva de histéresis pellizcada del memristor (figura 1.2).

1.2.1. La curva de histéresis pellizcada (pinched hysteresis)

Esta curva es típicamente usada para demostrar el comportamiento del memristor, consiste en una curva I-V trazada al aplicarse al memristor un ciclo de voltaje sinusoidal, y cuya apariencia es similar al símbolo ∞ , como se muestra en la figura 1.2:

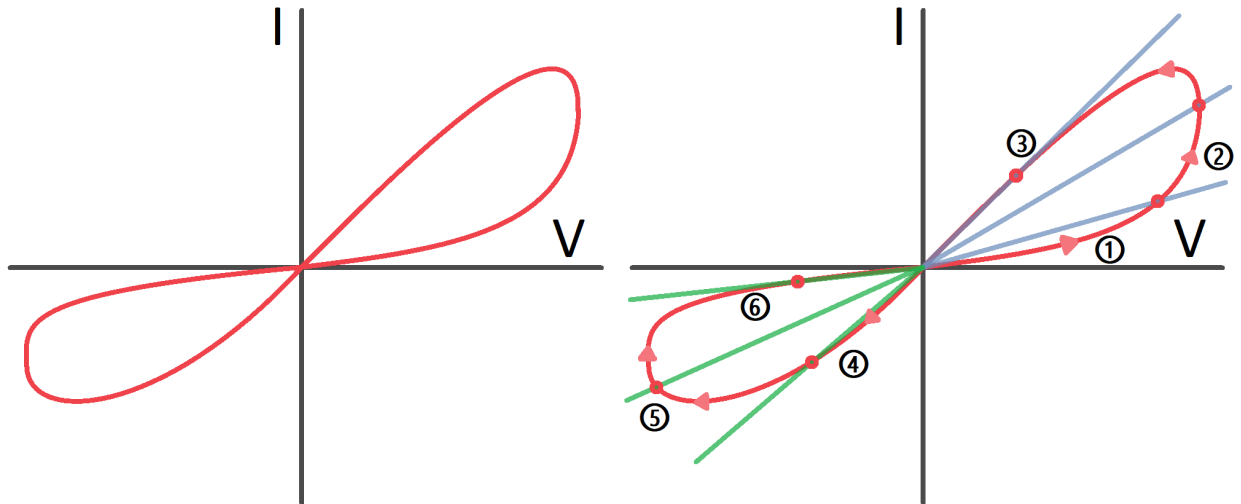


Figura 1.2: Curva de histéresis pellizcada del memristor (a), y la misma curva mostrando algunas rectas de resistencia instantánea, con enumeración de distintas partes de la curva (b).

Una noción importante sobre la curva de la figura 1.2 es que esta no es una curva característica fija como lo es por ejemplo, la curva I-V de un diodo, donde la corriente y voltaje están restringidos a solo los puntos de la curva.

La forma de la curva mostrada en la figura 1.2 es el resultado específico de la forma de onda del voltaje aplicado y el estado inicial del memristor. Cambiar cualquiera de estos factores producirá una curva distinta.

Se puede observar también, que a lo largo del tiempo, el punto denotado por la corriente y el voltaje de desliza siguiendo la trayectoria de la curva, pero en cada punto existe un valor de resistencia instantánea, cuya recta pasa por el origen, y cuyo valor es $V(t) \div I(t)$.

La curva (como se muestra en la parte derecha de la figura 1.2) comienza en el origen con voltaje cero, corriente cero, y el memristor en un estado de alta impedancia. Al aumentar el voltaje, inicialmente el aumento de la corriente es casi lineal (1) pero se puede observar que el aumento de la corriente es proporcionalmente mayor al aumento de voltaje (indicativo de una resistencia que está disminuyendo al mismo tiempo), lo que se vuelve más pronunciado para valores de voltaje más altos (2). Luego de que el voltaje pasa su valor máximo y comienza a disminuir, la resistencia sigue disminuyendo pero a una razón menor, dada la menor magnitud del voltaje (3).

Al volver al origen es bastante evidente que la relación $dV \div dI$ es mucho menor que al comienzo, el memristor ha disminuido su resistencia.

Pasando luego al cuadrante de voltaje y corriente negativos, con la baja impedancia del memristor que se tiene al volver al origen, la magnitud de la corriente aumenta junto con la magnitud del voltaje negativo, pero a una razón que es proporcionalmente menor, indicando crecimiento de la resistencia, el cual es lento para voltajes pequeños (4) y más rápido para valores más altos (5). La impedancia sigue incrementando mientras el potencial sea negativo (6).

De manera opuesta al primer semiciclo de voltaje, al volver al origen la relación $dV \div dI$ es visiblemente mucho mayor que cuando se entró a este cuadrante, es decir, el memristor ha aumentado su resistencia.

Esta resistencia puede medirse en la práctica sin alterar significativamente el estado del memristor usando varios métodos que se discuten más adelante, incluyendo el uso de pequeñas corrientes o voltajes para medir la pendiente de la recta, ó de una señal alterna de alta frecuencia, en cuyo caso el memristor es incapaz de cambiar su estado rápidamente y permanece en el valor que se encontraba.

1.3. Historia del memristor

1.3.1. Predecesores al memristor

Aunque formalmente el memristor tiene su origen en el año 1971 [1] como se elaborará más adelante, previamente a esta fecha existieron dispositivos que tuvieron características memristivas, o que eran funcionalmente similares, pudiendo servir propósitos similares.

1.3.1.1. El Cohesor de limaduras metálicas (1890)

Se dice que el fenómeno en el cual una masa de partículas conductoras reduce su resistencia al estar en la vecindad de una descarga eléctrica fue observado inicialmente por Peter Samuel Munk en 1835¹.

La explotación más conocida de este fenómeno fue por Édouard Branly en 1890, y luego mejorado por Oliver Lodge (entre otros) para la detección de ondas electromagnéticas, quien acuñó el nombre “*Cohesor*”.

El cohesor era un tubo de vidrio con dos electrodos uno frente al otro, con el espacio intermedio lleno de limaduras de plata (un ejemplo se muestra en la figura 1.3). Las corrientes de radiofrecuencia captadas por la antena hacían que el cohesor pasara de un estado de alta impedancia a uno de baja impedancia, permitiendo decodificar código morse enviado por radiotelegrafía.

¹La fuente para esta anécdota no pudo ser verificada. Generalmente se cita como fuente a la correspondencia de Faraday y Schoenbein 1836-1862 con anotaciones, comentarios y referencias a cartas contemporáneas. Este texto simplemente menciona un paper por Munk sin explicar su contenido mas allá de “trabajo en la pila voltaica”. El paper se menciona como estando contenido en “*Untersuchungen über Electricität. Poggend. Annal. Bd. 43. 1838. p. 193 & 440*”, el cual no pudo ser localizado.

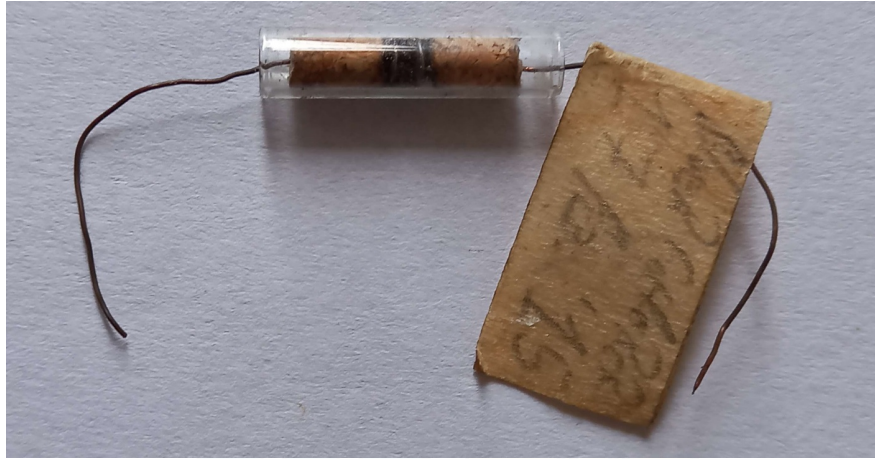


Figura 1.3: Cohesor de limaduras de plata.

En 2014, este dispositivo fue evaluado por Gandhi, Aggarwal y Chua, donde se observaron sus características memristivas [2].

En el paper, también se menciona que efectivamente, la curva de histéresis pellizcada fue observada por Jagadish Chandra Bose en 1901 [3], como se muestra en la figura 1.4, aunque solo muestra el primer cuadrante, puesto que los cohesores en cuestión no eran polarizados (tanto corriente positiva como negativa causaba disminución de la resistencia, permitiendo así que esta fuese cambiada por señales de radiofrecuencia), y estos debían ser restaurados a un estado de alta impedancia físicamente con un pequeño golpe para agitar las limaduras metálicas.

El modo de operación del cohesor permaneció desconocido por más de un siglo, pero fue eventualmente determinado que se basa en la formación de canales conductivos a través de la capa de óxido metálico en la superficie de las partículas metálicas, un proceso que tiene similitudes cercanas con el funcionamiento de memristores modernos.

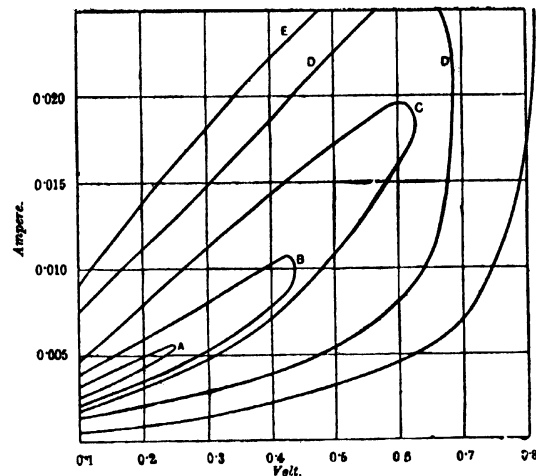


Figura 1.4: Curva de histéresis pellizcada, trazada por J. C. Bose en un cohesor de limaduras metálicas. Figura reproducida de “*On the Change of Conductivity of Metallic Particles under Cyclic Electromotive Variation*”, 1901.

En la misma publicación donde se exploraron las características memristivas de este cohesor, también se evaluaron otros dispositivos, particularmente un detector de cristal (más conocido como detector de bigote de gato ó *cat's whisker*), el cual es un diodo de barrera Schottky primitivo usado para la detección (demodulación) de señales de radio (ejemplo mostrado en la figura 1.5), para el cual fue posible trazar una curva de histéresis pellizcada en dos cuadrantes.



Figura 1.5: Detector de bigote de gato con un cristal de galena, en un receptor de radio primitivo.

1.3.1.2. El Memistor (1960)

Inventado en 1960 por Bernard Widrow en la universidad de Stanford, con el propósito de formar parte de las neuronas artificiales de la arquitectura ADALINE, desarrollada por si mismo [4].

El Memistor era una resistencia con memoria, y la etimología del término es la misma que del memristor; pero a su diferencia, el memistor era un componente de 3 terminales (ver figura 1.6), en el cual la resistencia entre dos de sus terminales era dependiente de la integral temporal de la corriente aplicada al tercer terminal.

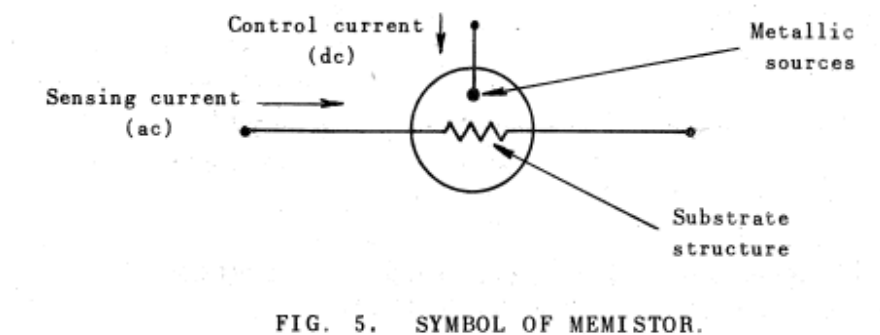


Figura 1.6: Símbolo del memistor, figura reproducida de “An adaptive ADALINE neuron using chemical memistors”, Bernard Widrow, 1960[4].

Su construcción era basada en un conductor resistivo de grafito inmerso en una solución de electroplateado, que en experimentos tempranos era una solución de sulfato de cobre.

Al aplicar corriente entre el conductor resistivo y el electrodo de control, ocurría la deposición de una capa de cobre en la superficie del conductor, disminuyendo su resistencia, cuando el conductor resistivo era el electrodo negativo.

Luego, si se aplicaba corriente de manera inversa al caso anterior, la capa de cobre era disuelta, aumentando la resistencia del conductor.

1.3.2. Primera observación de conmutación de resistencia en películas de óxido metálico (1962)

T. W. Hickmott en 1962 observó la ocurrencia de resistencia negativa en películas delgadas de óxido de aluminio entre dos láminas metálicas.

Se observó que la película también presentaba una alta resistencia eléctrica, pero que con suficiente corriente, esta resistencia caía permanentemente como resultado de un proceso desconocido, pero notablemente distinto de ruptura dieléctrica.

El mismo fenómeno fue observado para películas de óxido de tantalio, titanio y zirconio, sin la ocurrencia de la región de resistencia negativa [5].

1.3.3. Concepción del Memristor (1971)

Conceptualmente, el memristor emergió en el año 1971, al notarse una simetría entre las cantidades relacionadas por los componentes pasivos lineales.

Leon Chua, quien hizo esta observación, notó (a grandes rasgos) que se conocían las siguientes características, con componentes asociados:

- **Capacitancia (C)**, que relaciona la carga eléctrica al voltaje.
- **Resistencia (R)**, que relaciona el voltaje con la corriente.
- **Inductancia (L)**, que relaciona la corriente con el flujo magnético.

A su parecer hacía falta un cuarto elemento, que relacionara la carga eléctrica con el flujo magnético (o más precisamente, algo con su comportamiento).

Elaborando en el modelo predicho, y generalizando su definición a términos menos específicos, se determinó que el componente en cuestión sería uno en el cual la relación entre el voltaje y la corriente estaría relacionada a la historia de corrientes pasadas por el dispositivo.

Durante el resto del siglo XX, solo se hicieron investigaciones matemáticas y aproximaciones físicas del comportamiento del memristor, con sistemas basados por ejemplo, en termistores, ó en tubos de descarga de gas, los cuales pueden exhibir la curva de histéresis pellizcada bajo ciertas condiciones, pero carecen otras propiedades del memristor, principalmente la no volatilidad.

1.3.4. Primeros memristores físicos (1998, 2008)

En 1998 fue patentada una celda de metalización programable la cual es citada por Knowm Inc. como uno de los primeros memristores, particularmente uno de los primeros de la tecnología PMC (*programmable metallization cell*) [6, 7].

Este dispositivo estaba compuesto de pares de electrodos (con el ánodo específicamente hecho de plata) en la superficie de un sustrato calcógeno de rápida conducción de iones. Al aplicar un potencial entre los electrodos, ocurría el crecimiento de una dendrita metálica entre ellos, cuyo crecimiento podía ser detenido al remover el potencial, y revertido al invertir la polaridad del potencial. La resistencia de la celda dependía del largo de la dendrita.

Una década más tarde, investigadores en HP Labs encontraron evidencia de haber producido un dispositivo que encarnaba las características del memristor de Chua, en el 2008. El dispositivo estaba basado en una película delgada de dióxido de

titanio, y presentaba la propiedad de no volatilidad, almacenando su estado sin consumo de energía [8].

1.3.5. Memristores en el mercado (2012 a la actualidad)

Poco después de la creación de los primeros memristores físicos, se comenzaron a desarrollar los primeros productos incorporando la tecnología.

1.3.5.1. Productos ReRAM

Varias compañías han desarrollado prototipos, con algunos productos llegando al mercado.

En 2012, Panasonic anunció que pondría a la venta un kit de evaluación para un microcontrolador con tecnología ReRAM en mayo de ese mismo año. El microcontrolador incorporaba 128 [kB] en celdas de memoria de óxido de tantalio en una arquitectura 1T1R (1 transistor-1 resistencia)[9].

En la actualidad (finales de 2023) se encuentran en el mercado un chip ReRAM fabricado por Fujitsu con una capacidad de 8 [Mbit] [10], el cual se encuentra en producción, con otro modelo de 12 [Mbit] disponible solo como muestras por el momento[11].

El módulo de desarrollo *ReRAM Click* (figura 1.7), producido por Mikroe incorpora un chip ReRAM Fujitsu de 4 [Mbit].



Figura 1.7: Tarjeta ReRAM Click producida por Mikroe.

Crossbar inc. ofrece su tecnología, así como pastillas semiconductoras con tecnología ReRAM multi-capa para aplicaciones industriales. Las pastillas ofrecidas tienen una capacidad de 8 [GB] y pueden usarse en conjunto para capacidades mayores[12].

1.3.5.2. Memristores discretos

En la actualidad los únicos memristores disponibles como componentes discretos en el mercado (si por discreto se aceptan arreglos de múltiples memristores sin electrónica adicional) son aquellos ofrecidos por Knowm Inc. [13].

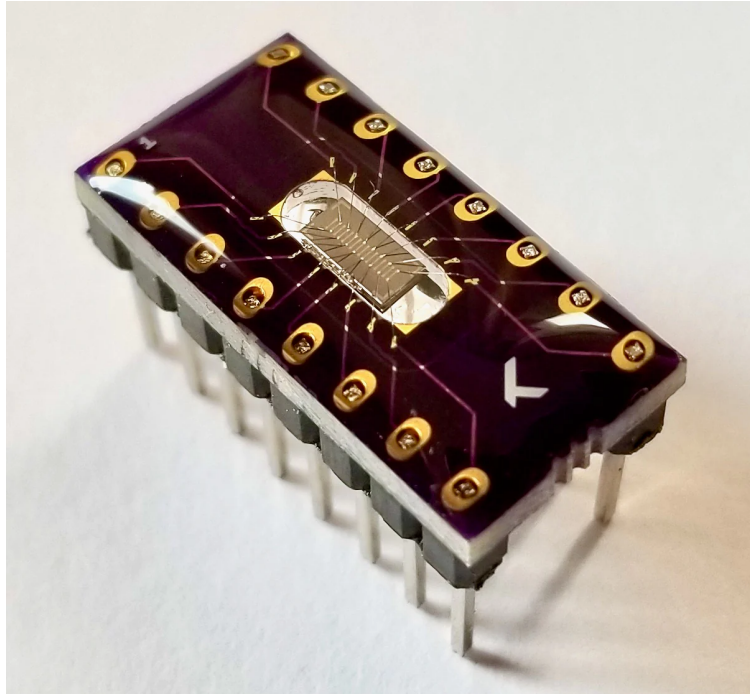


Figura 1.8: Arreglo de memristores en empaque 16-DIP fabricado por Knowm Inc.

Sus memristores son de la tecnología de canal auto-dirigido (*self-directed channel*), y se venden en cuatro formatos principales, con variaciones en cada uno: arreglos en encapsulados 16-DIP, tarjetas PCI Express de 32 y 64 pines, y pastillas no encapsuladas para contacto por sondas para experimentos[14]. En la figura 1.8 se muestra uno de sus arreglos 16-DIP transparentes.

1.4. Estado del arte

1.4.1. Memristores en la actualidad

Previamente, en la sección sobre la historia del memristor, se exploraron los productos que se encuentran a la venta en la actualidad.

En cuanto a las tecnologías usadas en memristores, existe una variedad de estas, involucrando una variedad de químicas y modos de operación.

Una taxonomía de las tecnologías usadas en memristores es provista por Knowm Inc. en su hoja de datos [14], mostrada en la figura 1.9:

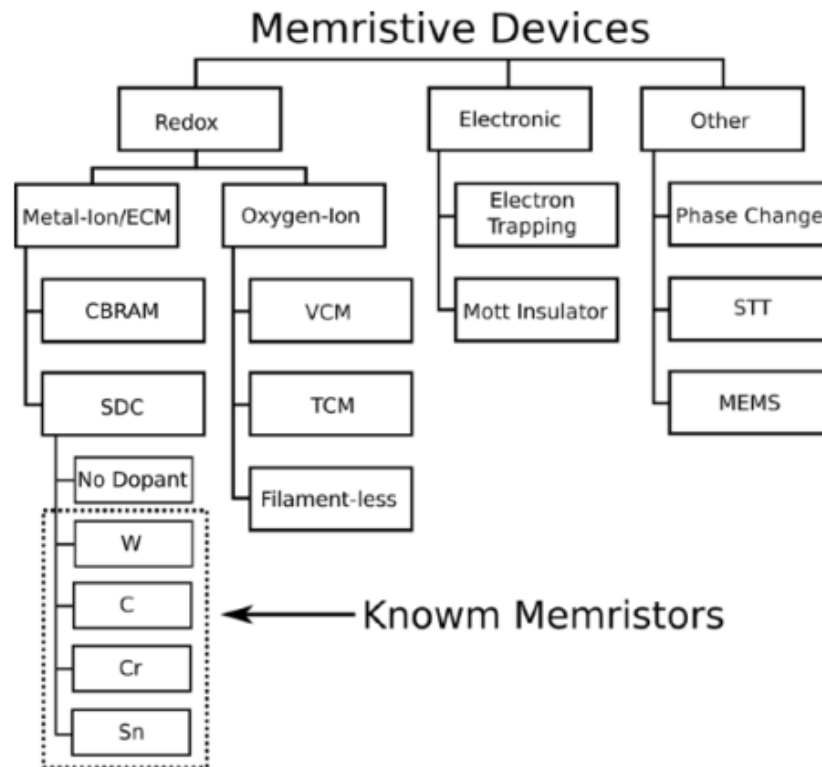


Figura 1.9: Taxonomía de componentes memristivos, compilada por Knowm Inc. en su hoja de datos [14].

La explicación de todas estas tecnologías no es el objeto de este trabajo, pero en términos generales, los memristores tipo redox (los más comunes en el mercado) están basados en películas delgadas de materiales semiconductores, generalmente óxidos metálicos.

En los dispositivos de iones de oxígeno, también llamados memristores aniónicos, la aplicación de un potencial eléctrico causa la migración de oxígeno aniónico dentro del semiconductor, alineándose en cadenas que forman vías conductivas a través del semiconductor, generalmente llamadas filamentos en la literatura [15].

Uno de los tipos que no usan este modo de operación, los memristores de cambio de fase, se basan en el cambio de fase física de un semiconductor sólido, de cristalino a amorfo y viceversa, por la acción de calentamiento resistivo.

Otras tecnologías incipientes incluyen por ejemplo, memristores basados en armazones metal-orgánicos [16].

1.4.2. Hardware complementario a los memristores

Un Shield para el Arduino Uno que usaba DACs para accionar los memristores, y los ADCs del mismo Arduino para medir el voltaje resultante en los memristores, fue descrito en mayo del 2020 por el autor del blogspot *Black Rock* [17], el cual fue subsecuentemente mostrado en un artículo de la revista en línea *Hackaday* [18]. El shield era una creación para uso personal sin producción comercial, compatible con un arreglo de memristores Knowm en empaque 32-DIP.

Placas de extensión pasivas son ofrecidas por Knowm Inc. para sus productos, con el propósito de facilitar conexiones a circuitos externos.

También ofrecen actualmente la plataforma de código abierto *Memristor Discovery*, la cual es diseñada para funcionar

en conjunto con el Digilent *Analog Discovery 2*. La plataforma acciona los memristores mediante un voltaje entregado por un DAC, aplicado al memristor con una resistencia de *ballast* en serie [19, 20].

Arc Instruments ofrece su plataforma de caracterización de memristores Arc One, la cual trabaja con crossbars de distintas tecnologías en empaque PLCC68, estando también provista de headers de pines para interconectar con dispositivos en otros empaques. Tal como las dos placas mencionadas anteriormente, esta actúa sobre los memristores usando una fuente de voltaje con un ballast resistivo [21].

1.4.3. Técnicas de accionamiento y medición de memristores

En términos de componentes físicos existentes en la actualidad, los memristores comerciales son componentes delicados cuyo uso presenta varios desafíos.

Estos trabajan en corrientes bajas, del orden de 100 $[\mu A]$ como máximo. Aplicar corrientes excesivas o por tiempos prolongados puede saturar permanentemente o incluso destruir el dispositivo.

A diferencia de las celdas de memoria FGFET, que pueden ser programadas y luego leídas sin alterar la información almacenada, los memristores son siempre sensibles a las corrientes que fluyen a través de ellos. Esto trae dos inconvenientes principales, el hecho de que aplicar una corriente para medir el valor del memristor puede alterar este valor, y que al menos que se pueda asegurar que la corriente a través de este sea nula a lo largo de un periodo de tiempo (ó muy pequeña, con valor medio cero) el memristor no va a mantener su valor, desviándose a través del tiempo.

Como se observó en las opciones de hardware disponible (ó construido por aficionados) el método mas común para accionar memristores es la aplicación de un voltaje al memristor con una resistencia en serie para limitar el flujo de corriente (ballast).

Actuaciones basadas en control de corriente fueron explorados tan tempranamente como en el año 2011, cuando se patentó un sistema para programar valores de resistencia en un arreglo de memristores usando pulsos de corriente cuyo ancho es proporcional al error entre el valor actual y el valor deseado [22].

Los accionamientos basados en corriente fueron posteriormente evaluado en el 2017 por Zixuan Chen et Al. [23], encontrando que la estrategia es particularmente prometedora al producir una menor dispersión de los valores programados al usar pulsos de corriente controlada en lugar de pulsos de voltaje limitados en corriente de manera resistiva.

En un estudio se observó que al programar con pulsos de corriente, el estado final está principalmente correlacionado con la amplitud del pulso, teniendo poca relación con el ancho del pulso mientras este sea suficientemente largo; observando la ocurrencia de un corto transiente de voltaje durante el cambio de estado al inicio del pulso de corriente. Este estudio usó memristores basados en dióxido de Hafnio [24].

En cuanto al uso de pulsos de corriente para la lectura, este método ha sido relativamente poco explorado. En un estudio por Albert Cirera et Al. publicado a mediados del 2023, se observó que la lectura del estado de resistencia podía ser llevada a cabo satisfactoriamente con pulsos de muy baja corriente ($0.1 [\mu A]$), proponiendo también un esquema de lectura en el cual se observa la ocurrencia de un transiente de voltaje al aplicar el pulso de lectura, el cual es dependiente del estado de resistencia del memristor, permitiendo detectar el estado sin incurrir en la medición del valor de resistencia en sí. Este estudio hizo uso de memristores de canal auto-dirigido (self directed channel, SDC) y actuación llevada a cabo mediante un amplificador de transconductancia de la misma topología mostrada en la figura 2.1, con los valores de las resistencias ajustados para obtener un rango de operación en $\pm 1,5 [\mu A]$ [25].

1.4.4. Posibles usos para memristores

Una de las principales características del memristor es la no volatilidad, lo que lo convierte en una opción llamativa para aplicaciones en almacenamiento de datos. Se puede destacar también que la memoria del memristor es continua en lugar de biestable, es decir, se pueden diseñar las llamadas *memorias multi-nivel*, que asignan distintos valores digitales a distintos rangos del valor del memristor [22].

Como se pueden definir más que solo dos rangos, un memristor individual, usado como memoria multinivel, puede almacenar una cantidad de información superior a solo 1 bit. En la actualidad existen memorias multinivel comerciales, pero estas son basadas en transistores de compuerta flotante, ó FGFET.

Un memristor teóricamente puede ser mucho mas pequeño que una celda de memoria NAND, lo que abre las posibilidades de usar esta tecnología para continuar el crecimiento de la memoria RAM luego del alcance al límite físico de las tecnologías convencionales.

Su naturaleza análoga también lo vuelve una opción prometedora para almacenar los coeficientes de pesos en redes neuronales análogas. Tales redes, haciendo uso de resistencias programables de distintos tipos, tienen una larga historia que se extiende hasta la actualidad, e incluye la ya mencionada arquitectura ADALINE de Bernard Widrow basada en memristores [4], así como el Perceptron MK. 1 de 1958, el cual usaba potenciómetros manejados por motores eléctricos.

Además, dado que el valor del memristor depende de señales pasadas, es posible realizar operaciones computacionales usando memristores (por ejemplo, la aplicación de dos pulsos de voltaje producen un valor final distinto que solo un pulso). Como resultado de esto, se pueden proponer métodos para construir celdas de memoria basadas en memristores, en las cuales se pueden realizar operaciones computacionales utilizando los elementos de la celda de memoria en sí.

1.5. El desempeño de circuitos reales en comparación a circuitos ideales

Toda implementación física de un circuito electrónico va a mostrar diferencias en su funcionamiento en relación al comportamiento previsto por el análisis del circuito utilizando modelos ideales de sus componentes. Las características reales de componentes pueden causar diferencias considerables, especialmente en circuitos análogos.

En términos más específicos a este proyecto, la implementación física usa principalmente resistencias, y amplificadores operacionales.

En el caso de las resistencias, estas solo aproximan su valor nominal dentro de cierta tolerancia; con componentes de mayor precisión teniendo mayor costo. Estas también presentan cierta variabilidad en relación a la temperatura, y pueden tener características inductivas a altas frecuencias, pero estos dos últimos aspectos no siempre son de consideración.

Los amplificadores operacionales presentan varias características no ideales. Tienen ganancias diferenciales no infinitas, voltajes de *offset* en sus salidas, y sus entradas no son realmente flotantes. Además, las impedancias de las entradas pueden ser notablemente bajas y no lineales. Esto es especialmente cierto en amplificadores fabricados con transistores bipolares, los cuales son notablemente comunes incluso en la actualidad.

Deben analizarse los efectos de estas características en el comportamiento del circuito amplificador para el manejo de memristores, dado que se buscan características lo más ideales posibles para facilitar la realización de experimentos con estos.

1.6. Objetivo general

El objetivo general del proyecto es identificar las características de componentes reales que afectan en mayor medida la correcta operación del amplificador de transconductancia mediante análisis matemático del circuito y pruebas experimentales, con el propósito de informar futuras implementaciones con criterios basados en los resultados obtenidos.

1.7. Objetivos específicos

Los objetivos específicos del proyecto incluyen:

- El análisis matemático del circuito del amplificador de transconductancia mostrado en la figura 2.1
- Especificar componentes a usar, y criterios para su elección.
- El diseño de una placa de circuito impresa (PCB) en acordanza con los requerimientos y especificaciones provistos, y en base a los componentes elegidos.
- Fabricar el PCB y pedir los componentes.
- Ensamblar el PCB y verificar que no hayan fallas de componentes o soldadura.
- Especificar y realizar pruebas de laboratorio sobre la operación de los distintos canales del PCB.
- Analizar datos obtenidos, e identificar las características ventajosas de distintos modelos de amplificadores operacionales en las dos distintas funciones dentro de un canal, identificando dentro de lo posible, una combinación ideal de amplificadores operacionales.

1.8. Alcances y limitaciones

La limitación principal es que el circuito será solo trabajado con cargas resistivas lineales (resistencias) y no memristores reales.

Hay factores que pueden influenciar el funcionamiento del circuito que no son objeto de análisis o pruebas:

- Efectos térmicos sobre componentes.
- Efectos provocados por ruido o desbalance en la alimentación bipolar de los amplificadores operacionales.
- Efectos provocados por interferencia electromagnética.

También hay características del circuito que no son objeto de análisis, al menos no dentro de los objetivos del trabajo:

- Ancho de banda de los distintos canales.
- Su operación con memristores reales.

El análisis matemático del circuito debe adaptarse, y es limitado por la información entregada por los fabricantes de componentes electrónicos en cada caso, específicamente de amplificadores operacionales:

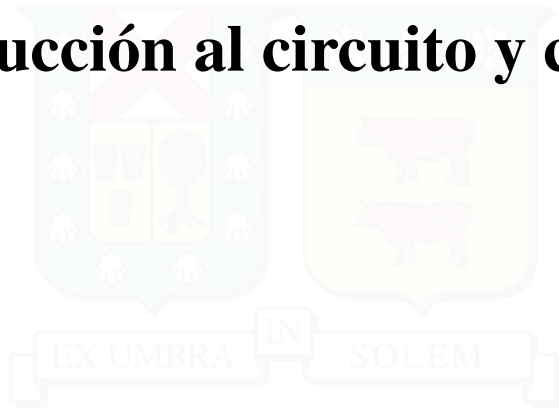
- La ganancia absoluta no es siempre dada.

- En cuanto a la conducción de corriente en las entradas de los amplificadores, las hojas de datos generalmente cuantifican este efecto en términos de la corriente de polarización de entrada (*input bias current*) o en términos de la resistencia de entrada en modo común, rara vez las dos.

También hay trabajos adicionales que se esperan realizar en proyectos subsecuentes, como interconectar el amplificador de transconductancia con un microcontrolador o microcomputador para generar un ambiente de experimentación para memristores auto-contenido.



2 | Introducción al circuito y caso ideal



2.1. Topología

En este proyecto se trabajó en base a un circuito amplificador de transconductancia con la topología mostrada en la figura 2.1.

Este amplificador consta de cinco resistencias, las cuales tienen un valor establecido de $10[k\Omega]$ y dos amplificadores operacionales.

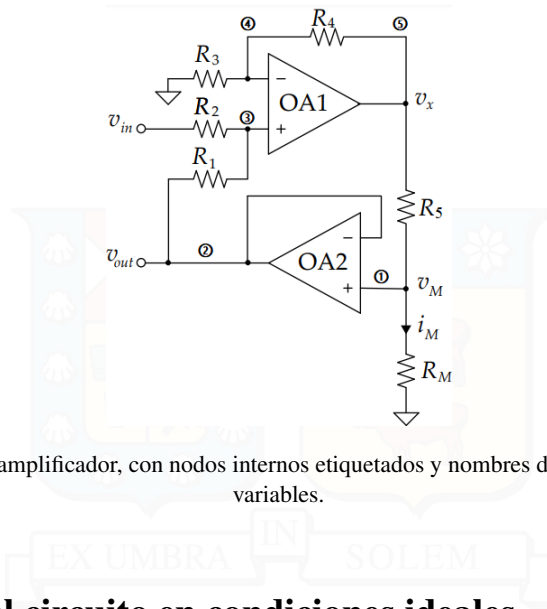


Figura 2.1: Diagrama básico del amplificador, con nodos internos etiquetados y nombres de componentes, además de algunas variables.

2.2. Fundamento del circuito en condiciones ideales

De manera preliminar, se puede determinar el fundamento matemático para el funcionamiento del AT (amplificador de transconductancia) de manera sencilla, observando que este está compuesto por dos operadores análogos conocidos: Un sumador análogo conformado por OA1 y las resistencias $R1$ hasta $R4$, y un seguidor de voltaje conformado por OA2, como se destaca en la figura 2.2, también se identifica un divisor de voltaje conformado por $R5$ y Rm , donde Rm corresponde al memristor.

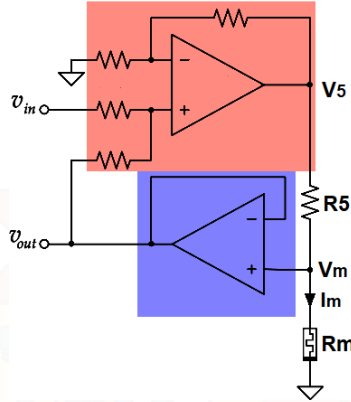


Figura 2.2: Operadores análogos identificables del circuito destacados, en rojo se muestra un sumador análogo, en azul un seguidor de voltaje.

2.2.1. Supuestos del amplificador de transconductancia ideal

Los supuestos para analizar el caso ideal son:

- No hay flujo de corriente a través de las entradas de los op-amps.
- El voltaje de salida de un op-amp es caracterizado por la ecuación 2.1, donde V_{in+} es el voltaje en la entrada no inversora, V_{in-} es el voltaje en la entrada inversora, y G es la ganancia absoluta.

$$V_{out} = (V_{in+} - V_{in-}) * G \quad (2.1)$$

- La ganancia absoluta (G en la ecuación 2.1) es infinita, y por ende se puede asumir la existencia de un cortocircuito virtual entre las entradas del op-amp bajo operación con feedback negativo.
- Las resistencias $R1$ hasta $R5$ son perfectamente resistivas y sus valores son exactamente sus valores nominales (10 $[k\Omega]$).

2.2.2. Derivación de función de transferencia del AT ideal

Dado el seguidor de voltaje tenemos la ecuación 2.2, una simple identidad.

$$V_{out} = V_m \quad (2.2)$$

Luego, del sumador de voltaje tenemos la ecuación 2.3:

$$V_5 = V_{out} + V_{in} \quad (2.3)$$

Y el divisor de tensión proporciona la ecuación 2.4:

$$V_m = V_5 * \frac{R_m}{R_5 + R_m} \quad (2.4)$$

A partir de estas ecuaciones se tiene 2.5:

$$\begin{aligned}
 V_5 &= V_m + V_{in} \\
 V_5 &= V_5 \frac{R_m}{R_5 + R_m} + V_{in} \\
 V_5 * (1 - \frac{R_m}{R_5 + R_m}) &= V_{in} \\
 \frac{V_5}{R_5 + R_m} &= \frac{V_{in}}{R_5} \\
 I_m = \frac{V_{in}}{R_5} &= \frac{V_{in}}{10 [k\Omega]} \\
 I_m &= V_{in} * 100 [\frac{\mu A}{V}]
 \end{aligned} \tag{2.5}$$

En 2.5 se puede observar que la corriente en el memristor es proporcional al voltaje de entrada, con una transconductancia equivalente al recíproco de R_5 , esto es $100[\mu S]$, y la corriente I_m es independiente del valor del memristor, R_m .

Es decir, el TA tiene el comportamiento esperado según la teoría.

3 | Análisis del caso no ideal



3.1. Método de análisis para componentes no ideales

Para analizar los efectos que tienen las tolerancias y otros comportamientos no ideales de componentes individuales, es necesario modificar las variables u ecuaciones tal que reflejen las características a analizar, y obtener la función de transferencia nueva incorporando tal variable.

Una vez obtenida esta ecuación para cada caso, se puede comparar su curva de transconductancia con el caso ideal, y con las curvas producidas al incorporar otras variables.

Además de las tolerancias de las resistencias, los parámetros no ideales de los op-amps a analizar (en casos aplicables) son:

- Ganancia de lazo abierto.
- Resistencia de entrada de modo común.
- Corriente de entrada de polarización.
- Voltaje de offset de entrada.

Para tener una idea de los valores esperados para los distintos parámetros de los op-amps, la selección de estos amplificadores para las pruebas en hardware, y los valores de estos parámetros para cada uno (en los casos donde estaban

disponibles) se muestran en la tabla 3.1:

Num. parte	Ganancia	V. offset ent.	Corr pol. ent.	R. ent. CMM
LTC1250	-	5 (10)	50 (200)	-
LTC2057	(118) 150	0.5 (4)	30 (200)	-
ADA4638	(140) 165	0.5 (4.5)	45 (90)	0.33
LTC1152	(140) 165	1 (10)	10 (100)	-
LTC2050	-	0.5 (3)	75 (150)	-
OPA189	(150) 170	0.4 (3)	70 (300)	60
OPA191	(124) 134	5 (25)	5 (20)	100
OPA187	(132) 160	1 (10)	100 (350)	6
OPA734	(115) 130	1 (5)	100 (200)	-
Notación Unidades	(Min.) típ. [db]	Típ. (max.) [μV]	Típ. (max.) [pA]	Típ. [TΩ]

Tabla 3.1: Tabla de valores de parámetros de los amplificadores operacionales seleccionados.

Para manipular estas ecuaciones, dada su cantidad, utilizamos la librería SymPy de Python, la cual permite manejar las ecuaciones de manera algebraica sin que ocurran errores de transcripción, incluyendo también herramientas que facilitan el trabajo, como la opción de despejar una variable de manera automática.

Para cada variable a analizar, se obtiene una función de transferencia de la corriente de salida en función del voltaje de entrada, en las cuales todas las demás variables son consideradas como el caso ideal, salvo que se especifique lo contrario.

3.2. Sensibilidad a tolerancias de resistencias

En primera instancia se evaluaron las sensibilidades a las tolerancias de las resistencias, dando como resultado las ecuaciones mostradas en 3.1, y las correspondientes figuras 3.1, 3.2, 3.3, 3.4 y 3.5, donde se muestran los rangos de error dadas las tolerancias de 1 %, 0,1 %, y 0,01 %, para un voltaje de entrada fijo $V_{in} = 1[V]$ (que dada la transconductancia nominal ya calculada, debiera corresponder a una actuación de $100[\mu A]$ independiente de R_m), y R_m cubriendo el rango de $100[\Omega]$ hasta $1[M\Omega]$.

No se consideran en estas funciones, y por ende en los gráficos resultantes, la limitación de la actuación de corriente causada por el voltaje de alimentación.

$$\begin{aligned}
 i_{out.R1}(v6, R_m, \Delta) &= v6 * \frac{2\Delta}{R_m * \Delta - R_m + 10000 * \Delta + 10000} \\
 i_{out.R2}(v6, R_m, \Delta) &= v6 * \frac{2}{-R_m * \Delta + R_m + 10000 * \Delta + 10000} \\
 i_{out.R3}(v6, R_m, \Delta) &= v6 * \frac{v6 * (\Delta + 1)}{R_m * k - R_m + 20000 * \Delta} \\
 i_{out.R4}(v6, R_m, \Delta) &= v6 * \frac{\Delta + 1}{-R_m * \Delta + R_m + 20000} \\
 i_{out.R5}(v6, R_m, \Delta) &= v6 * \frac{1}{10000 * \Delta}
 \end{aligned} \tag{3.1}$$

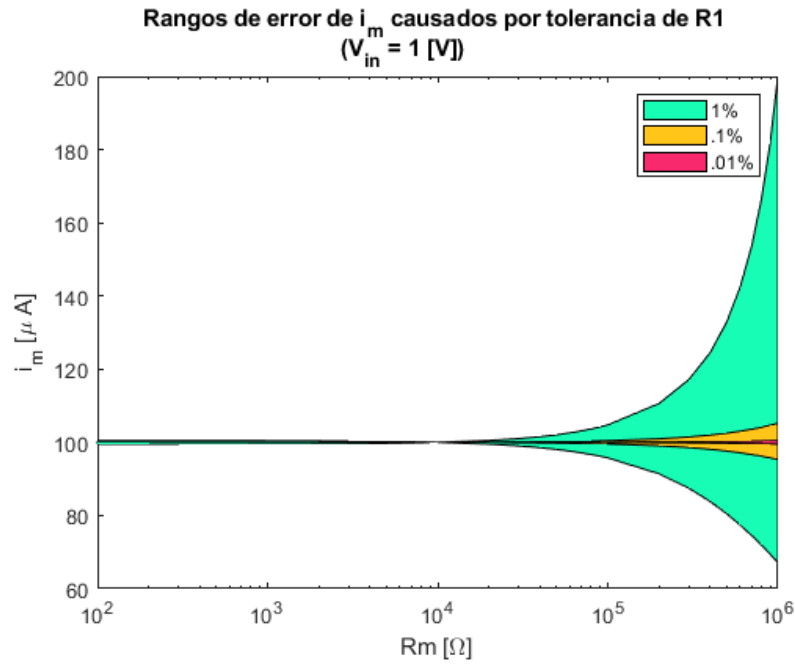


Figura 3.1: Rangos de error para la corriente de salida atribuibles a la tolerancia de $R1$ (Verde: 1 %, amarillo: 0,1 %, rojo: 0,01 %), con $V_{in} = 1$, y siendo todas las demás resistencias iguales a sus valores nominales.

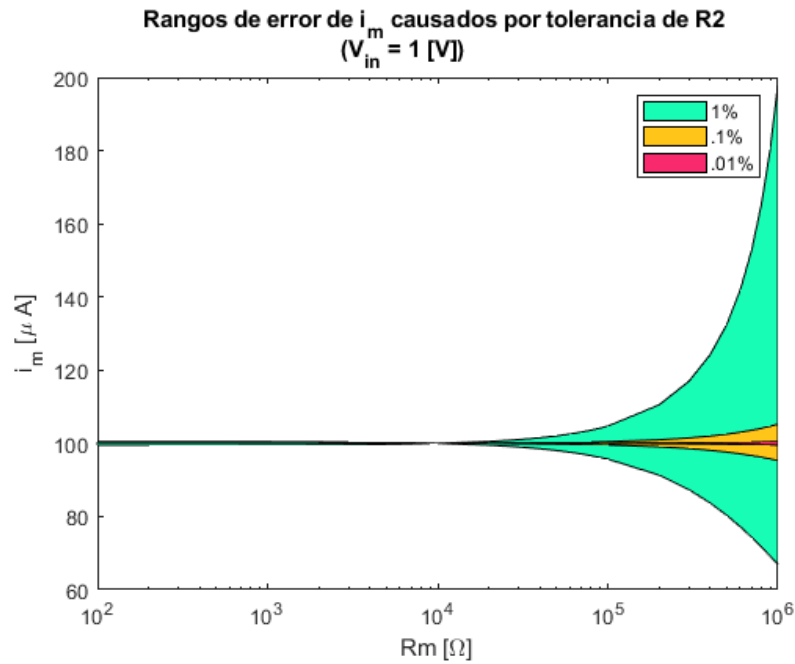


Figura 3.2: Rangos de error para la corriente de salida atribuibles a la tolerancia de $R2$ (Verde: 1 %, amarillo: 0,1 %, rojo: 0,01 %), con $V_{in} = 1$, y siendo todas las demás resistencias iguales a sus valores nominales.

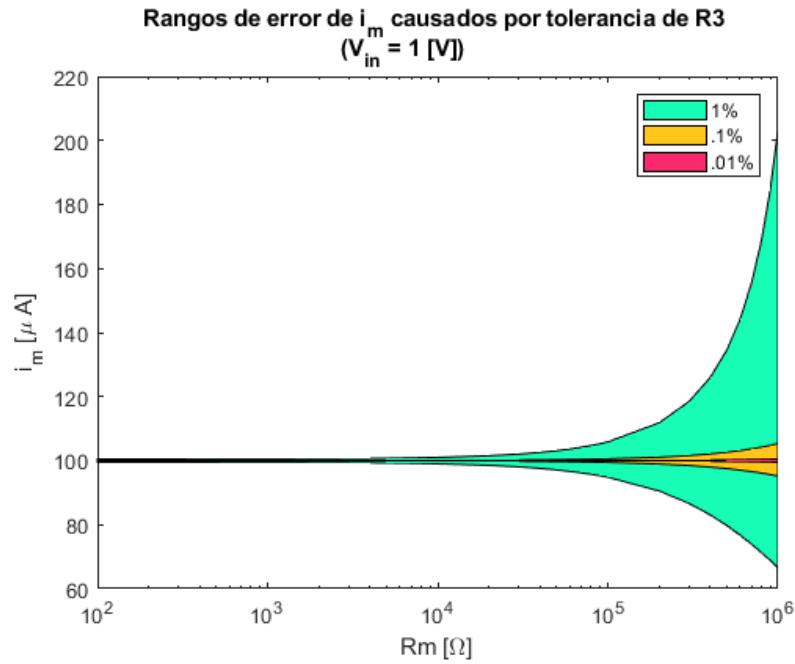


Figura 3.3: Rangos de error para la corriente de salida atribuibles a la tolerancia de R3 (Verde: 1 %, amarillo: 0,1 %, rojo: 0,01 %), con $V_{in} = 1$, y siendo todas las demás resistencias iguales a sus valores nominales.

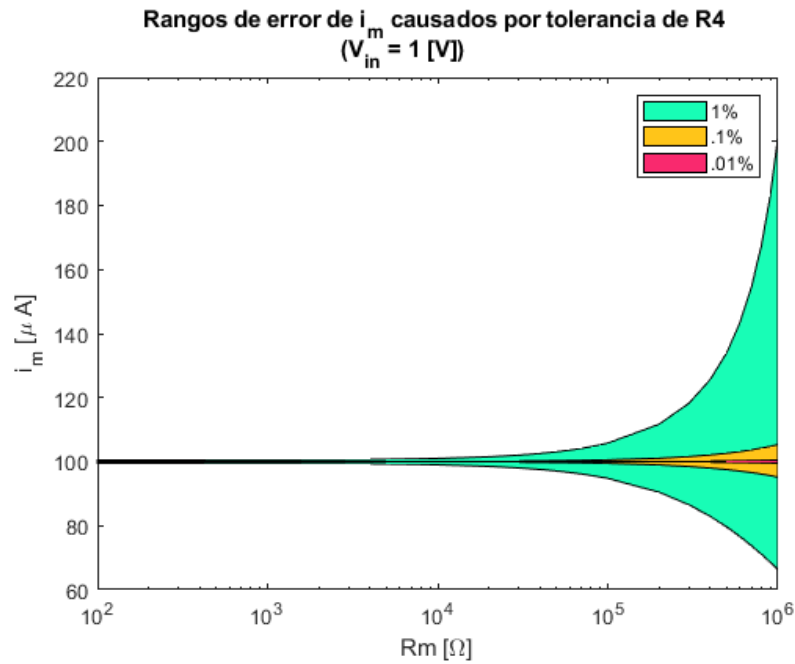


Figura 3.4: Rangos de error para la corriente de salida atribuibles a la tolerancia de R4 (Verde: 1 %, amarillo: 0,1 %, rojo: 0,01 %), con $V_{in} = 1$, y siendo todas las demás resistencias iguales a sus valores nominales.

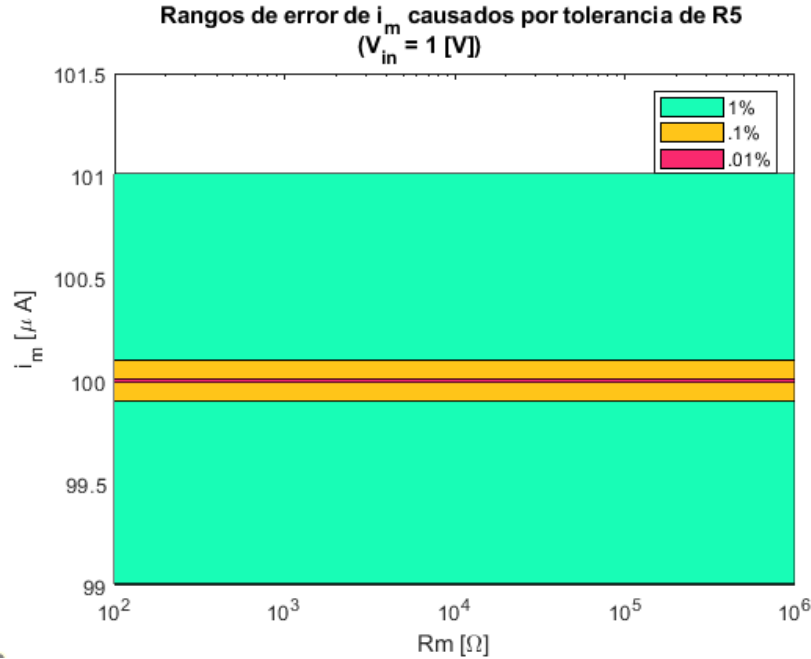


Figura 3.5: Rangos de error para la corriente de salida atribuibles a la tolerancia de R_5 (Verde: 1 %, amarillo: 0,1 %, rojo: 0,01 %), con $V_{in} = 1$, y siendo todas las demás resistencias iguales a sus valores nominales.

Se puede observar en las figuras que las desviaciones máximas son causadas por la tolerancia de las resistencias R_1 hasta R_4 , que son del orden de 100 % para la tolerancia del 1 %, de 5 % para la tolerancia del 0,1 %, y de 0,1 % para la tolerancia de 0,01 %.

Mientras tanto, la desviación de corriente atribuible a la resistencia R_5 es equivalente a su tolerancia.

3.3. Sensibilidades a ganancias de los amplificadores operacionales

En el caso ideal, para que ocurra el supuesto de cortocircuito virtual entre las entradas de cada op-amp, se requiere que la ganancia de estos sea infinita.

Naturalmente en la realidad esta ganancia es finita, si bien tiende a ser muy grande.

El modelo a considerar para analizar los efectos de las ganancias G_1 de OA1 y G_2 de OA2 es el de un amplificador diferencial ideal, mostrado en la ecuación 3.2:

$$V_{out} = G_{1,2} * (V_{in+} - V_{in-}), \quad 0 < G_{1,2} < \infty \quad (3.2)$$

En las ecuaciones 3.3 y 3.4, se incorporan como variables las ganancias G_1 de OA1 y G_2 de OA2, respectivamente.

$$i_{out}(V_{in}, G_1, R_m) = V_{in} * \frac{G_1}{10000 * G_1 + 2 * R_m + 20000} \quad (3.3)$$

$$i_{out}(V_{in}, G2, R_m) = V_{in} * \frac{G2 + 1}{10000 * G2 + R_m + 10000} \quad (3.4)$$

Como se puede observar en la tabla 3.1, los valores de ganancia cubren el rango aproximado de 110 hasta 170 [db].

Con esta información, se producen los gráficos 3.6 y 3.7, donde para un voltaje de entrada constante $V_{in} = 1[V]$, se muestran las curvas de regulación al variar R_m para distintos valores de $G1$, y $G2$.

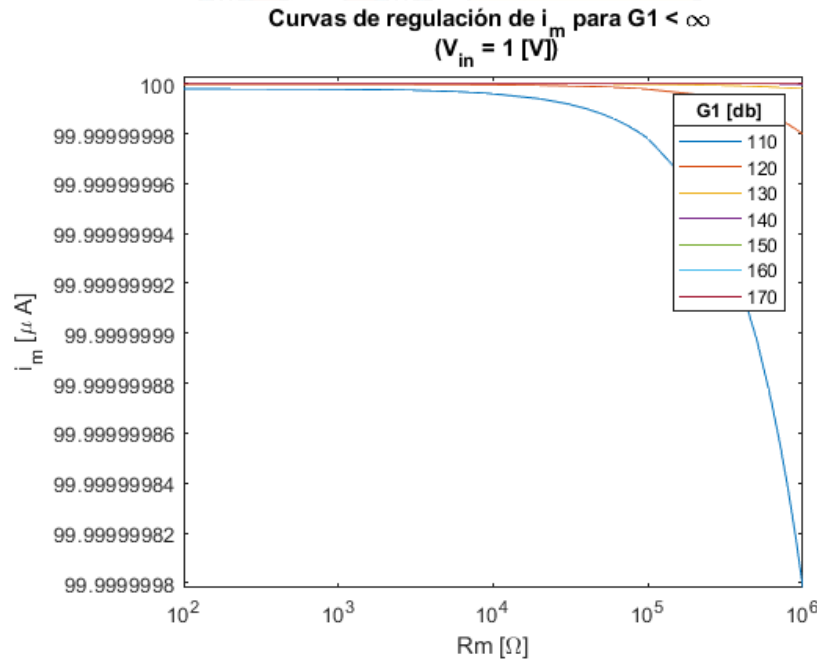


Figura 3.6: Curvas de regulación de la corriente de salida i_m para $V_{in} = 1[V]$ y la ganancia $G1$ en el rango de 110 a 170 [db], la ganancia $G2$ es considerada como infinita.

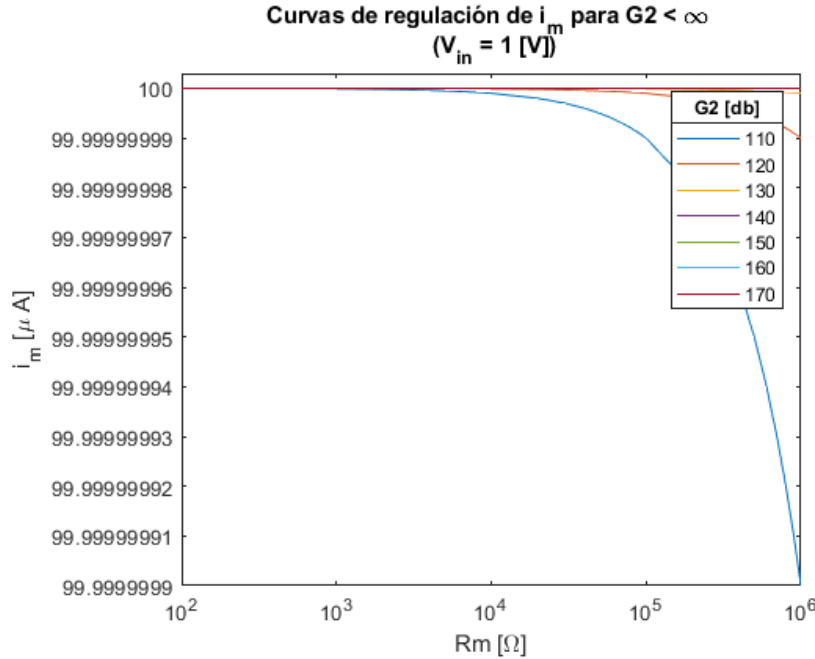


Figura 3.7: Curvas de regulación de la corriente de salida i_m para $V_{in} = 1[V]$ y la ganancia G_2 en el rango de 110 a 170 [db], la ganancia G_1 es considerada como infinita.

Se puede observar en las figuras 3.6 y 3.7 que incluso para las menores ganancias, en ambos casos el error resultante es menor a 1 [pA].

En base a esta observación, se puede proponer la idea de que las ganancias son suficientes, y sus efectos son negligibles en comparación a las desviaciones provocadas por tolerancias de resistencias, las cuales son de alrededor de 6 órdenes de magnitud mayores.

3.4. Sensibilidades a offsets de voltaje de entrada de Op-Amps

Bajo el modelo ideal del amplificador operacional, al aplicar un voltaje diferencial entre sus entradas con valor cero (equivalente a un cortocircuito) el voltaje observado en su salida debiese ser cero también, pero este no es el caso en componentes reales.

Los op-amps reales siempre cuentan con cierto desbalance interno, el resultado del cual, es que para anular el voltaje de salida, es necesario un pequeño voltaje de entrada, el cual es llamado voltaje de *offset* de entrada (input offset voltage).

Este voltaje generalmente se modela como una fuente de voltaje conectada en serie con la entrada inversora (-) de un op-amp ideal [26], como se muestra en la figura 3.8.

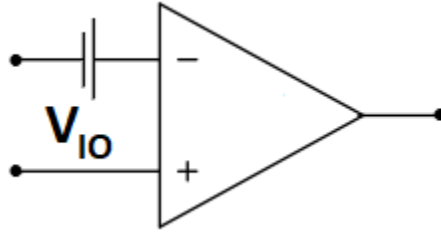


Figura 3.8: Modelo circuital del OA con voltaje de offset de entrada.

Incorporando este modelo en el circuito, se obtiene la función de transferencia que incorpora estos voltajes (de ambos op-amps), mostrada en la ecuación 3.5:

$$i_m = \frac{V_{IO1}}{5000} + \frac{V_{IO2}}{10000} + \frac{V_{in}}{10000} \quad (3.5)$$

Esta ecuación se graficó dos veces, en 3.9 evaluando el efecto de V_{IO1} , con $V_{IO2} = 0$, y el caso opuesto, $V_{IO1} = 1$ para evaluar el efecto de V_{IO2} .

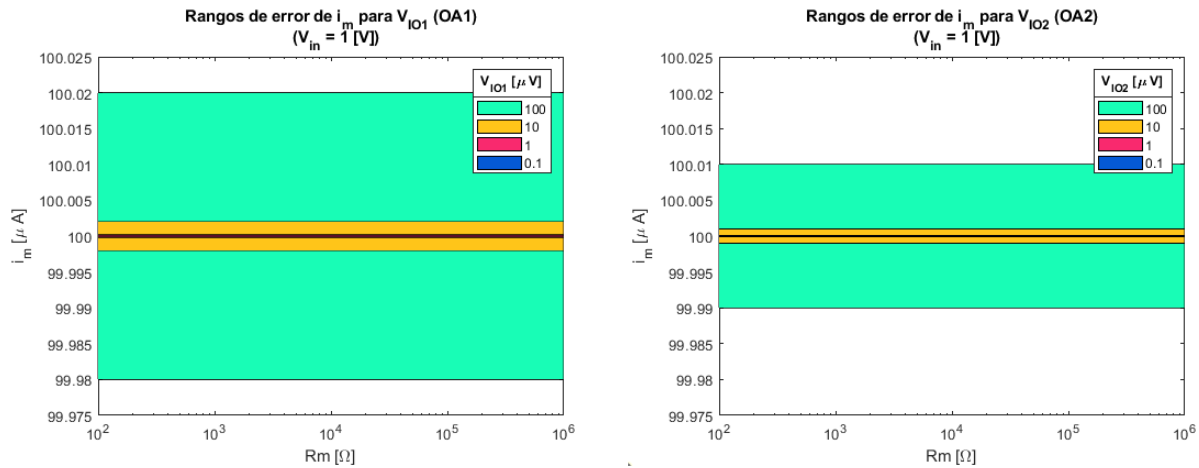


Figura 3.9: Rangos de error en curvas de regulación para distintos valores $V_{IO1,2}$. En (a) se muestran considerando solo OA1 como no ideal, en (b) solo OA2.

Inmediatamente se puede observar, tanto en la ecuación 3.5 como en la figura 3.9 que los offsets de voltaje causan offsets de corriente en la salida; en el caso del offset en OA2, este aparece en la salida amplificado por la misma ganancia que V_{in} , mientras que en el caso de OA1, es el doble de esta ganancia.

Dada esta observación, se puede sugerir que para minimizar el offset de corriente producido, es necesario elegir Op-Amps con V_{IO} pequeños, pero se puede también notar que incluso en el peor de los casos en la figura 3.9, ($V_{IO1} = 100[\mu V]$ en OA1) el offset producido es del orden de 2 % de 1 $[\mu A]$.

3.5. Sensibilidades a corrientes de polarización de entrada de Op-Amps

En el modelo ideal del Op-Amp se considera que en las entradas no fluye corriente alguna.

En componentes reales, existe flujo de corriente en las entradas, el cual presenta una gran dependencia en la tecnología usada en la construcción del Op-Amp.

Esta corriente se puede cuantificar de varias maneras. Las más comunes son la impedancia de entrada de modo común, e impedancia de entrada diferencial, las cuales se discuten más adelante, y la corriente de polarización de entrada, i_{IB} .

El parámetro de corriente de polarización de entrada (*input bias current*) es una gruesa aproximación de la corriente promedio que fluye en las entradas del op-amp, y se modela circuitalmente de la manera mostrada en la figura 3.10:

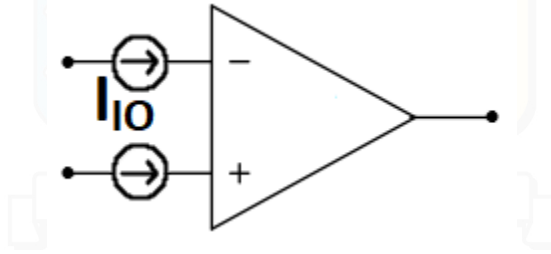


Figura 3.10: Modelo circuital del Op-Amp con corrientes de polarización de entrada.

Con este modelo, se evaluaron individualmente los efectos de las corrientes en cada una de las entradas, produciendo un total de 4 funciones de transferencia (3.6, 3.7, 3.8 y 3.9), cada una enfocándose en una de estas entradas (Respectivamente, las entradas (+) y (-) de OA1, y luego las entradas de OA2 en el mismo orden).

$$i_m(V_{in}, Rm, i_{IB1+}) = -i_{IB1} + \frac{V_{in}}{10000} [A] \quad (3.6)$$

$$i_m(V_{in}, Rm, i_{IB1-}) = i_{IB1} + \frac{V_{in}}{10000} [A] \quad (3.7)$$

$$i_m(V_{in}, Rm, i_{IB2+}) = (-Rm * i_{IB2} + V_{in} \frac{Rm}{10000} + v6) * \frac{1}{Rm + 10000} [A] \quad (3.8)$$

$$i_m(V_{in}, Rm, i_{IB2-}) = V_{in} * \frac{1}{10000} [A] \quad (3.9)$$

Se puede observar en primera instancia, que la ecuación 3.9 es idéntica al caso ideal. Esto ocurre dado que la conexión de la entrada (-) de OA2 está conectada a la salida del mismo, cuya impedancia de salida es baja, y considerada como 0 $[\Omega]$.

En cuanto a las corrientes en OA1 (3.6 y 3.7), se puede ver que estas provocan desviaciones de su misma magnitud en la salida, pero como las corrientes de entrada tienden a ser similares (al estar las dos entradas a voltajes similares) se puede inferir que estas corrientes tienden a cancelarse en la salida, dados sus signos opuestos.

La ecuación 3.8 presenta una relación más compleja.

En las figuras 3.11 3.12 y 3.13 se muestran gráficos de las ecuaciones 3.6, 3.7 y 3.8, para valores de i_{IB} en el rango de órdenes de magnitud que cubre los valores mostrados en la figura 3.1:

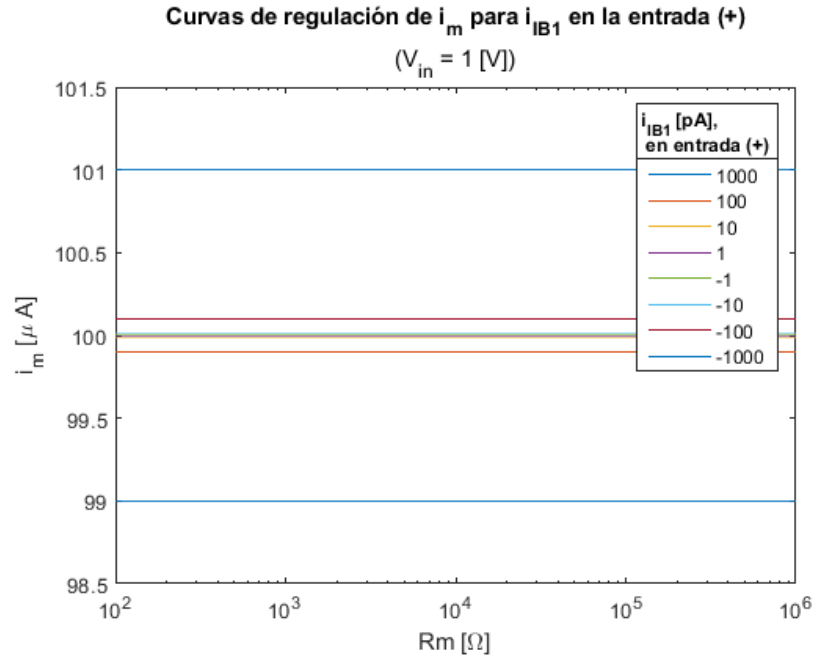


Figura 3.11: Curvas de regulación para la entrada (+) de OA1, y múltiples valores de i_{IB1+} , la corriente en todas las demás entradas es considerada como cero.

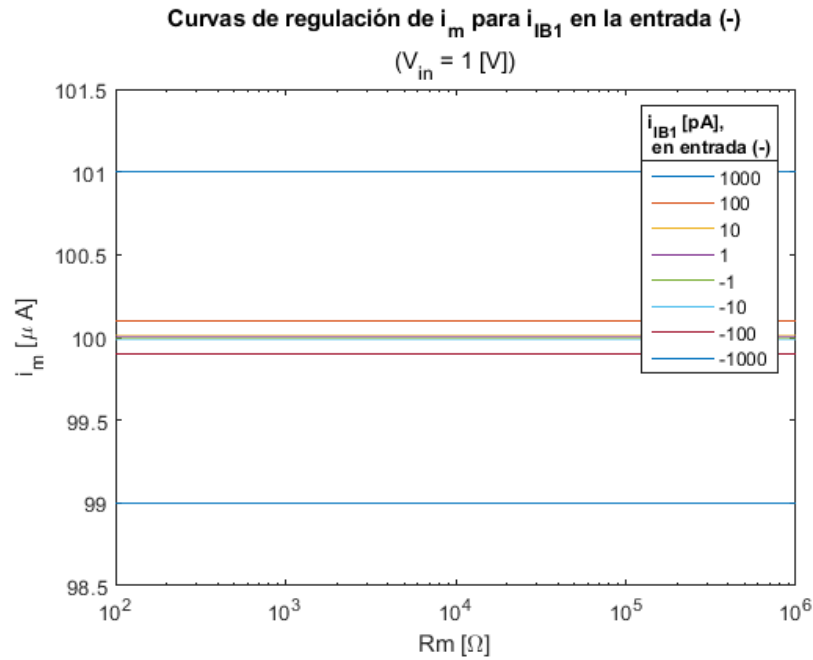


Figura 3.12: Curvas de regulación para la entrada (-) de OA1, y múltiples valores de i_{IB1-} , la corriente en todas las demás entradas es considerada como cero.

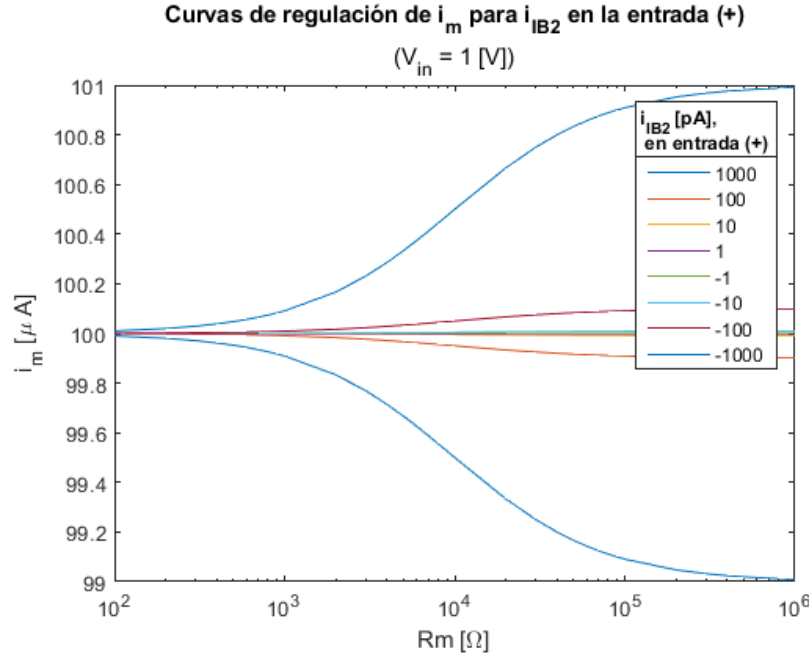


Figura 3.13: Curvas de regulación para la entrada (+) de OA2, y múltiples valores de i_{B2+} , la corriente en todas las demás entradas es considerada como cero.

En las tres figuras (3.11 3.12 y 3.13) se puede observar que incluso en el peor de los casos, el error producido es del orden de 1 [μA].

3.6. Sensibilidades a impedancias de entrada de Op-Amps

Como se ha mencionado anteriormente en este documento, las impedancias de entrada son otra manera de cuantificar el flujo de corriente a través de las entradas de un op-amp.

Se distinguen dos impedancias: la impedancia de entrada diferencial, y la impedancia de entrada de modo común.

La primera se modela como una resistencia interna entre las dos entradas del op-amp, mientras que la segunda, se modela como dos resistencias conectadas a 0 [V] [27], como se muestra en la figura 3.14:

Estas impedancias tienden a ser altas, especialmente la impedancia diferencial, siendo generalmente varios órdenes de magnitud mayor que la impedancia de modo común. Se decidió entonces, solo considerar la impedancia de modo común en esta evaluación.

Incorporando estas resistencias, una a la vez, en el modelo del circuito, se obtienen las ecuaciones 3.10, 3.11, 3.12 y 3.13.

$$i_m(V_{in}, R_m, R_{cmmr1+}) = V_{in} * \frac{R_{cmmr1+}}{5000 * (2 * R_{cmmr1-} + R_m + 10000)} \quad (3.10)$$

$$i_m(V_{in}, R_m, R_{cmmr1-}) = V_{in} * \frac{R_{cmmr1-} + 5000}{5000 * (2 * R_{cmmr1-} - R_m)} [A] \quad (3.11)$$

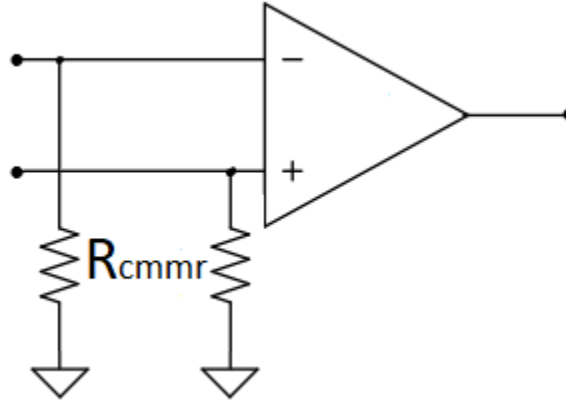


Figura 3.14: Modelo circuital de la impedancia de entrada de modo común.

$$i_m(V_{in}, R_m, R_{cmmr2+}) = V_{in} \frac{R_{cmmr2+} + 10000}{10000 * (R_{cmmr2+} * R_m + 10000 * R_{cmmr2+} + R_m^2)} [A] \quad (3.12)$$

$$i_m(V_{in}, R_m, R_{cmmr2-}) = \frac{V_{in}}{10000} [A] \quad (3.13)$$

Como en la evaluación de las corrientes de polarización de entrada, ocurre que la ecuación 3.12 no depende de impedancia en la entrada correspondiente, por la misma aproximación de la impedancia de salida de OA2 como nula. Por ende, tampoco se graficará esta ecuación.

En las figuras 3.15, 3.16 y 3.17 se muestran gráficos de las ecuaciones 3.10, 3.11 y 3.12, para valores de R_{cmmr} tales que cubran el rango de valores mostrados en la tabla 3.1.

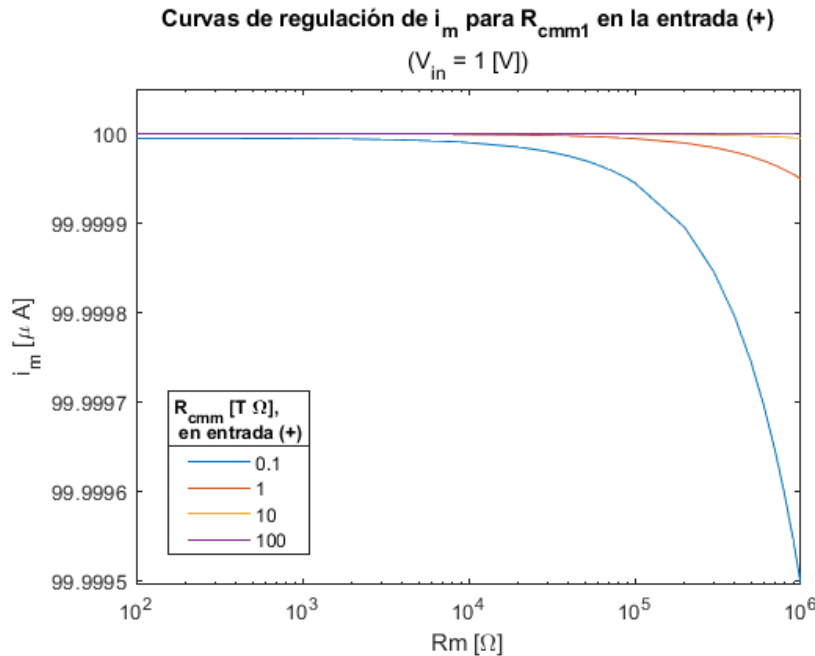


Figura 3.15: Curvas de regulación para la entrada (+) de OA1, y múltiples valores de R_{cmm1} , la impedancia de entrada de modo común en todas las demás entradas es considerada como infinita.

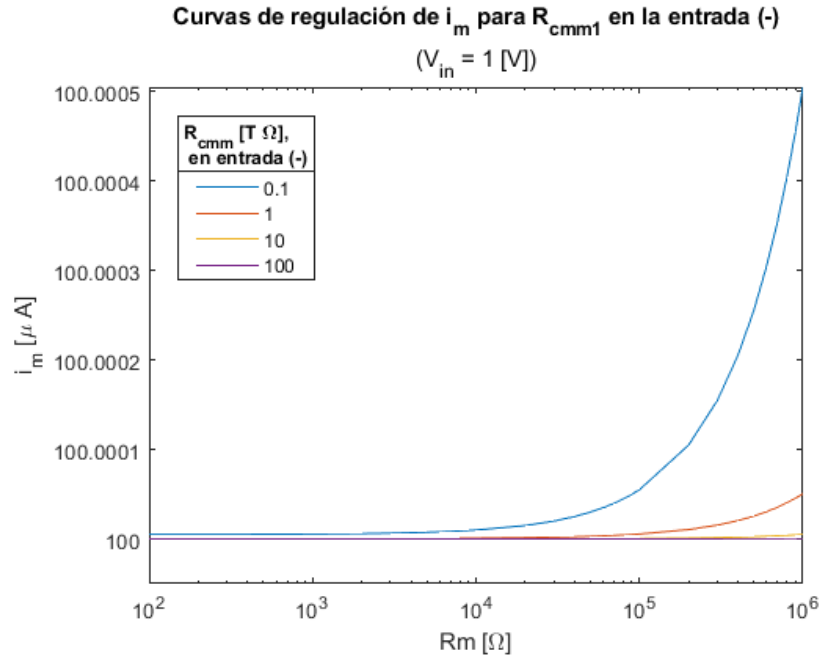


Figura 3.16: Curvas de regulación para la entrada (-) de OA1, y múltiples valores de R_{cmmr1} , la impedancia de entrada de modo común en todas las demás entradas es considerada como infinita.

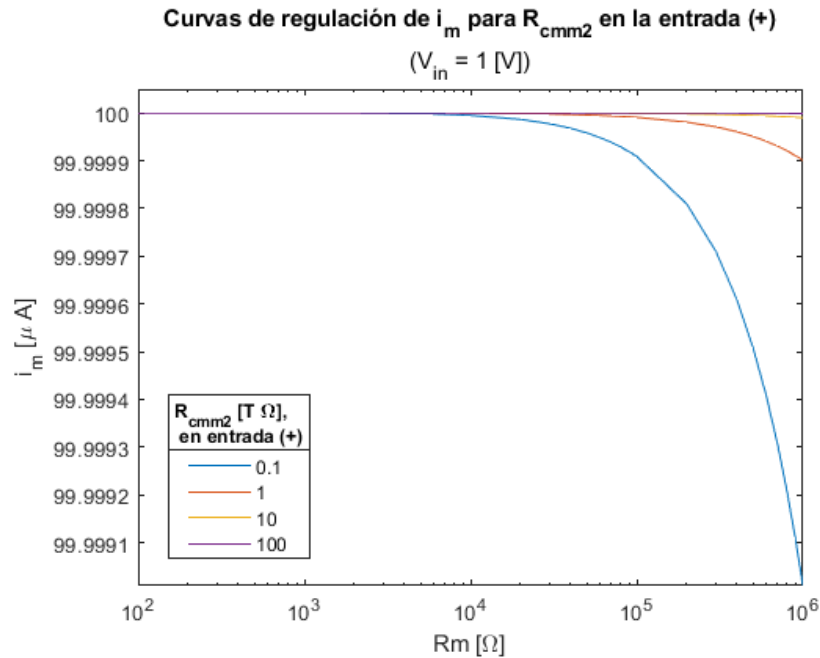


Figura 3.17: Curvas de regulación para la entrada (+) de OA2, y múltiples valores de R_{cmmr2} , la impedancia de entrada de modo común en todas las demás entradas es considerada como infinita.

Parámetro	Instancia	Val. parám.	Desv. Máx. i_m	Comentarios
Tolerancia de Resistencia	$R1$	1 %	100 %	En alta imp. de carga.
	$R2$	1 %	100 %	"
	$R3$	1 %	100 %	"
	$R4$	1 %	100 %	"
	$R5$	1 %	1 %	Igual a tol. de $R5$.
Ganancias de Op-Amps.	OA1	110 [db]	2e-7 %	
	OA2	110 [db]	1e-7 %	
Offsets de V. de Entr.	OA1	100 [μV]	.002 %	Produce offset de i_m
	OA2	100 [μV]	.001 %	"
Corriente de entrada de polar. de Op-Amp.	OA1 (+)	$\pm 1[nA]$	1 %	Depend. negligible.
	OA1 (-)	$\pm 1[nA]$	1 %	
	OA2 (+)	$\pm 1[nA]$	1 %	
	OA2 (-)	$\pm 1[nA]$	0 %	
Resistencia de entrada de modo común.	OA1 (+)	0.1 [$T\Omega$]	.0005 %	Depend. negligible.
	OA1 (-)	0.1 [$T\Omega$]	.0005 %	
	OA2 (+)	0.1 [$T\Omega$]	.001 %	
	OA2 (-)	0.1 [$T\Omega$]	0 %	

Tabla 3.2: Desviaciones máximas atribuibles a cada parámetro analizado, y el valor en el que ocurre cada máximo entre los evaluados. Las desviaciones son porcentajes de 100 [μA].

3.7. Resultados del análisis algebraico

En la tabla 3.2 se sintetizan los resultados en términos de las desviaciones máximas atribuibles a cada parámetro evaluado:

En la tabla 3.2 se puede observar que por un gran margen, el parámetro con mayor impacto son las tolerancias de $R1$ hasta $R4$, que para un error del 1 % pueden traer desviaciones de hasta el 100 % ante impedancias de carga altas.

$R5$ mientras tanto, produce un error equivalente a su propia desviación.

En cuanto a todos los demás parámetros se pueden esperar desviaciones menores al 1 %.

En OA2, es de particular interés la corriente que ingresa por la entrada (+), aunque su efecto sea pequeño, es necesario asegurarse de que la impedancia de entrada de modo común sea suficientemente alta, lo que significa preferentemente usar op-amps con entradas tipo JFET ó CMOS.

También de particular interés son los offsets de voltaje de entrada, dado que estos producen las mayores desviaciones, luego de las tolerancias de las resistencias.

4 | Diseño del hardware



Para las pruebas experimentales, es necesario implementar el circuito con componentes reales en una placa de circuito impresa.

Las características físicas del PCB pasaron por varias iteraciones antes del diseño final, cuyas características principales fueron las siguientes:

- PCB contiene 16 canales de amplificación.
- Alimentación de 5 $[V_{DC}]$ mediante un conector USB micro B.
- Soporte el uso de dos arreglos de memristores 16 DIP, ó alternativamente un arreglo PCI Express, ambos producidos por Knowm inc.
- Construcción con componentes de montaje superficial, excepto pines y conectores.
- Resistencias y condensadores de filtrado cerámicos en empaque SMD 1206, amplificadores operacionales individuales en empaque 8-SOIC.

El diseño del PCB se realizó en Autodesk Eagle. En la figura 4.1 se muestran en detalle los diseños del sistema de alimentación, y un canal de amplificación. En la figura 4.2 se muestra el diseño completo del PCB, y en la figura 4.3, el diseño luego de su manufactura.

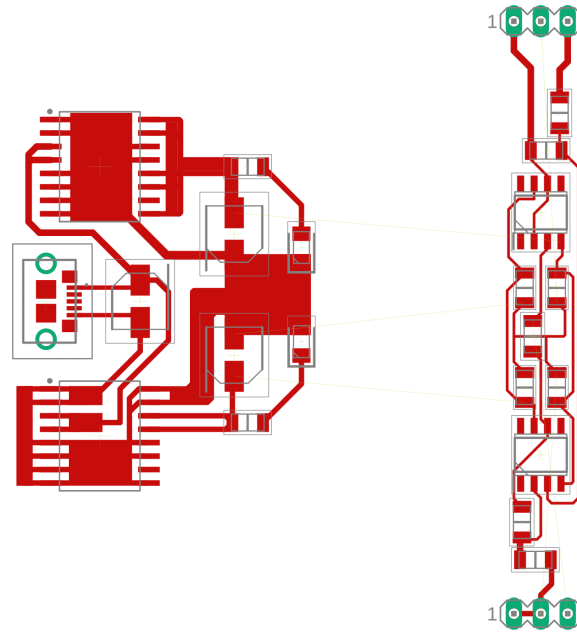


Figura 4.1: Trazas correspondientes al módulo de alimentación (izq.) y un canal de amplificación por transconductancia (der.).

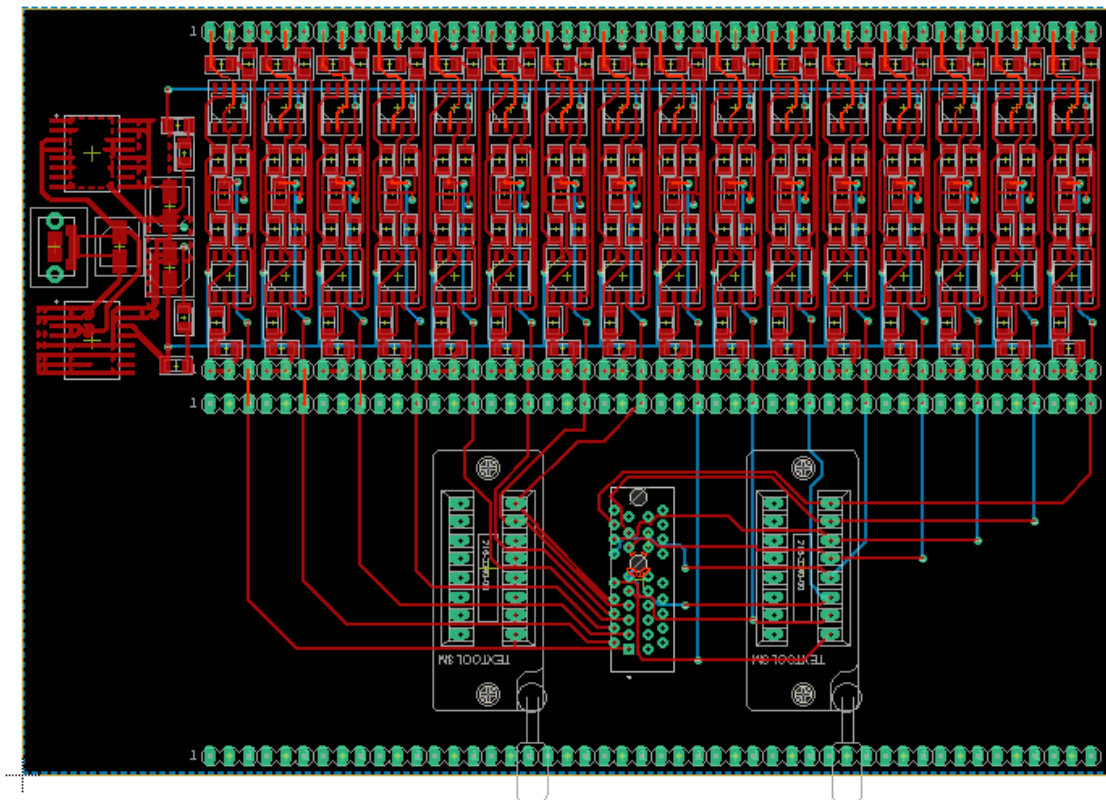


Figura 4.2: Diseño completo del PCB en Autodesk Eagle.

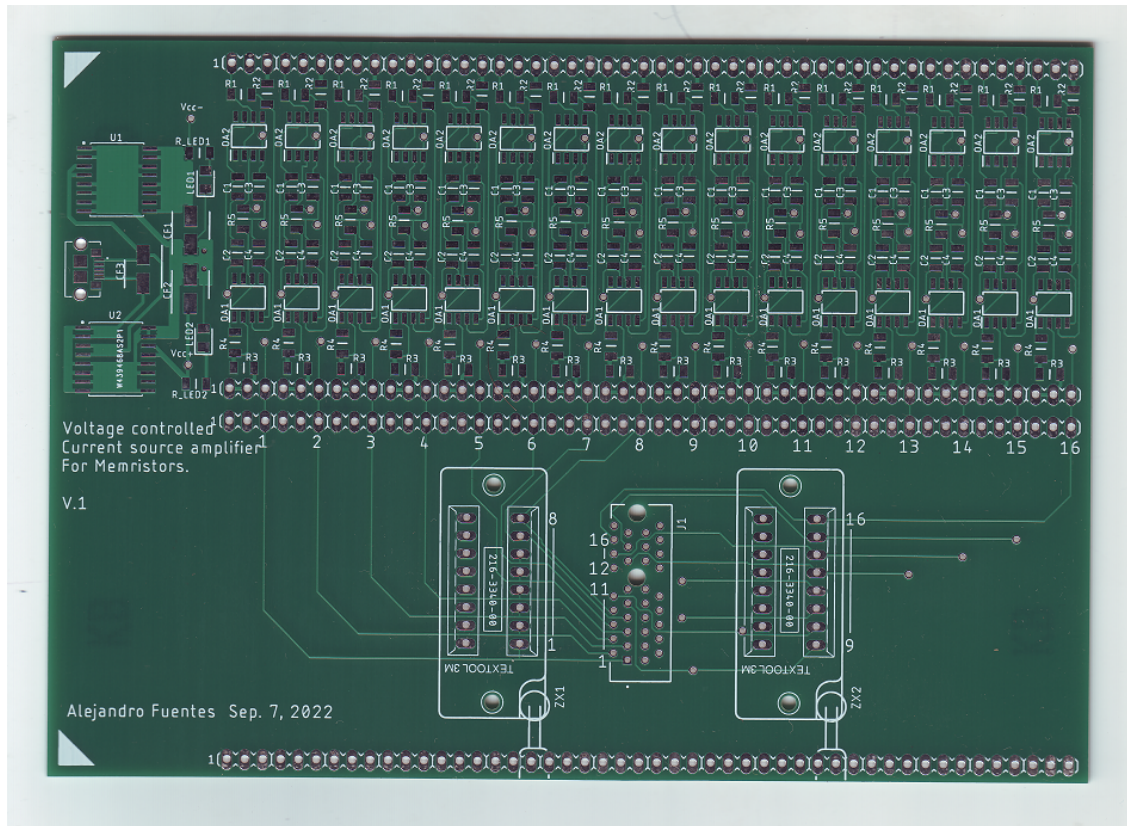


Figura 4.3: Imagen del PCB luego de su fabricación.

4.1. Selección de componentes

4.1.1. Selección de resistencias

Las resistencias fueron diseñadas previamente a este proyecto con un valor nominal de $10\text{ [k}\Omega\text{]}$.

Como se observó en el análisis algebraico, la precisión de estas resistencias es de gran importancia para la regulación de corriente, ya que el amplificador sumador requiere que $R1$ y $R2$ sean idénticas, así como $R3$ y $R4$. $R5$ también define la ganancia del canal.

Balanceando costo y precisión, se seleccionaron resistencias de $10\text{ [k}\Omega\text{]}$ y tolerancia de 1% .

4.1.2. Selección de opción de alimentación

La alimentación especificada para los amplificadores operacionales es de $\pm 5[V_{DC}]$, la cual es producida mediante dos convertidores DC-DC aislados y regulados, idénticos, uno de ellos con su terminal de salida positivo conectado a tierra para producir el riel negativo.

El convertidor seleccionado es el R05C05TE05S fabricado por Recom Power.

Capacitores electrolíticos de $10\text{ [}\mu\text{F]}$ fueron provistos tanto en la entrada de $5[V]$ como en las salidas reguladas de $+5[V]$ y $-5[V]$. Estas últimas también poseen un indicador LED cada una para verificar la presencia de voltaje en los dos

rieles.

Cada op-amp es también provisto de dos capacitores cerámicos de filtrado de 10 [nF] en su proximidad, conectados entre los dos rieles de alimentación y el plano de tierra.

4.1.3. Selección de amplificadores operacionales

En búsqueda de amplificadores operacionales especialmente apropiados para la implementación, se establecieron varios criterios de selección.

De importancia fue la observación de que resulta necesario seleccionar específicamente amplificadores con entradas tipo FET, dado que incluso en la actualidad, gran parte de los op-amps en el mercado tienen entradas bipolares, en las cuales existe una corriente polarización de base considerable.

Esto incluye tanto componentes relativamente modernos, como producciones modernas de longevos circuitos integrados históricos, como lo es el $\mu A741$, originalmente diseñado por Dave Fullagar para Fairchild Semiconductor en 1968 [28].

En síntesis, los criterios de selección fueron los siguientes:

- Las entradas deben ser tipo FET para garantizar altas impedancias de entrada.
- El voltaje de offset de entrada debe ser pequeño.
- Op-amps individuales en empaque 8-SOIC, pinout compatible a $\mu A709/\mu A741$.

La selección original de op-amps se muestra en la tabla 3.1, pero a la hora de ensamblar, no todos los componentes elegidos se pudieron adquirir, y otros fueron agregados.

Los amplificadores usados para las pruebas finales son aquellos mostrados en la tabla 4.1:

Ch.	N° parte	Ganancia G	V. offset ent. V_{IO}	Corr pol. ent. i_{IB}	R. ent. R_{CMMR}	Tipo ent.
1	OPA187	(132) 160	1 (10)	100 (350)	6	CMOS
2	LTC1250	-	5 (10)	50 (200)	-	CMOS
3	OPA191	(124) 134	5 (25)	5 (20)	100	CMOS
4	OPA734	(115) 130	1 (5)	100 (200)	-	CMOS
5	TL071	-	300 (1000)	30 (200)	1	JFET
6	OP07C	-	60 (150)	1800 (7000)	0.12	BJT NPN
7	LM358	100	300 (3000)	1e4 (3.5e4)	4000	BJT PNP
8	LF353P	-	5000 (10000)	50 (200)	1	JFET
	Notación Unidades	(Min.) típ. [db]	Típ. (max.) [μV]	Típ. (max.) [pA]	Típ. [T Ω]	

Tabla 4.1: Tabla de valores de parámetros disponibles de los amplificadores operacionales incorporados en el PCB. Los op-amps de los canales 1 - 4 provienen de la selección original. los canales 5 - 8 fueron construidos con varios otros op-amps que se encontraban disponibles, incluyendo dos amplificadores con entradas bipolares, el OP07C en el canal 6 y el LM358 en el canal 7.

Una vez obtenidos los componentes y el PCB fabricado, se soldaron los componentes, comenzando por la alimentación, y los componentes pasivos de todos los canales.

Posteriormente, fueron soldados los op-amps, un canal a la vez, llevando a cabo una prueba preliminar del funcionamiento de cada canal terminado con varios valores de resistencia de prueba, y un microamperímetro como se muestra en la figura 4.4.

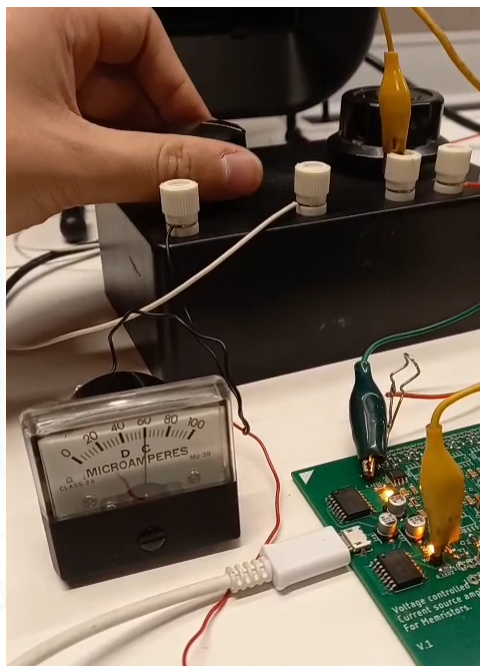
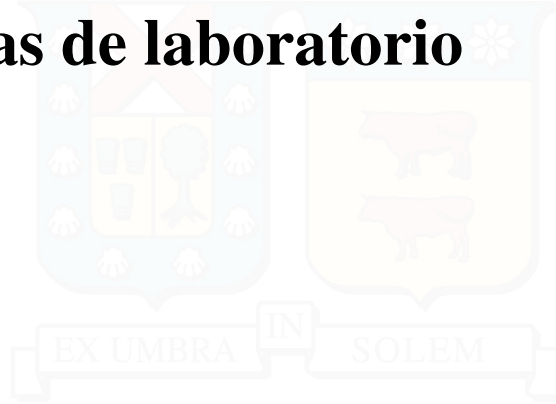


Figura 4.4: Prueba preliminar del canal 1.

Los headers de pines fueron los últimos en instalarse, con el tal de tener la mayor movilidad al trabajar en los canales.

5 | Pruebas de laboratorio



5.1. Metodología

Para probar el funcionamiento de los 8 canales ensamblados, se utilizó un osciloscopio de almacenamiento digital, y un generador de señales.

Se aplicó a la entrada de cada canal una señal forma diente de sierra de 10 [Hz], rampas ascendentes, y amplitud de 2 [V_{pp}].

El osciloscopio captura un intervalo algo mayor a un ciclo, a modo de incluir en su completitud una de las rampas de la señal introducida. El osciloscopio captura dos señales simultáneamente, guardando los datos en formato *.csv* en una memoria USB. Las dos señales se capturan de manera simultánea a modo de después poder graficar una en relación a la otra, usando distintos pares de señales para distintos experimentos.

Los datos producidos son procesados mediante scripts de Python con tal de aislar un ciclo de la señal, y producir el gráfico deseado.

Los experimentos realizados son los siguientes:

- **Pruebas de transconductancia:** Esta prueba busca observar el seguimiento de la corriente de salida a la señal de entrada, buscándose una relación lo más lineal posible. Para este experimento se mide el voltaje de entrada V_{in} y la corriente de salida i_m , realizando mediciones para $R_m = 1[k\Omega]$ y $R_m = 1[M\Omega]$. Estas mediciones se realizan con un canal del osciloscopio conectado en paralelo a una resistencia de 1 [$k\Omega$], 0,01 % en lugar de R_m para el

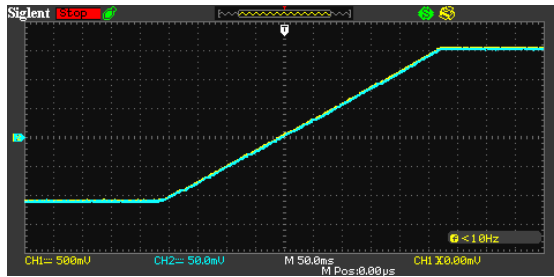
primer caso. Para el segundo caso, se conectó el osciloscopio a una resistencia *shunt* de 10 [kΩ], 0,1 % con otra resistencia de 1 [MΩ], 10 % en serie a esta, en el lugar de R_m .

- **Seguimiento de voltaje:** Este experimento busca observar con cual exactitud el seguidor de voltaje conformado por OA2 reproduce en su salida, el voltaje en la carga R_m . Las mediciones son los voltajes de los nodos (1) y (2), indicados en la figura 2.1, correspondientes a la entrada y salida del seguidor de voltaje.
- **Saturación:** En este experimento se observan las ocasiones en las que la actuación del amplificador OA1 llega hasta los límites superior e inferior puestos por los rieles de alimentación, poniendo un límite a la corriente que se puede suministrar para valores altos de R_m . Para esta prueba se miden el voltaje de entrada V_{in} , y el voltaje en el nodo (5) como se indica en la figura 2.1.

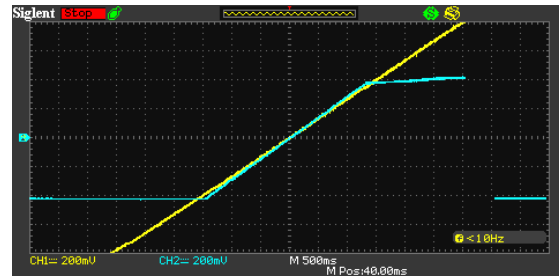
5.1.1. Pruebas de transconductancia

En estas pruebas, se midió la corriente de salida usando resistencias de carga de 1 [kΩ], 100 [kΩ] y de 1 [MΩ]. Los resultados de estas mediciones se muestran en las figuras 5.1, 5.2, 5.3, 5.4, 5.5, 5.6 y 5.7.

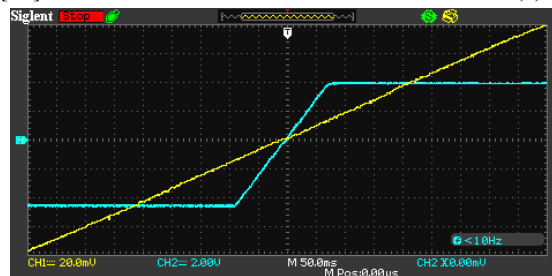
En las figuras se muestra el voltaje de salida, el cual es directamente proporcional a la corriente de salida i_m . En los tres casos, la escala del osciloscopio fue ajustada de tal manera que bajo condiciones ideales, las dos trazas debieran superponerse, al menos dentro de la región lineal.



(a) $R_m = 1[k\Omega]$.



(b) $R_m = 100[k\Omega]$.



(c) $R_m = 1[M\Omega]$.

Figura 5.1: Prueba de transconductancia para el canal 1 (OPA187). El canal 1 (amarillo) muestra la señal de voltaje de entrada (una rampa), y el canal 2 (azul) muestra el voltaje en la salida. (a) es la curva con $R_m = 1[k\Omega]$, (b) es la curva con $R_m = 100[k\Omega]$ y (c) con $R_m = 1[M\Omega]$.

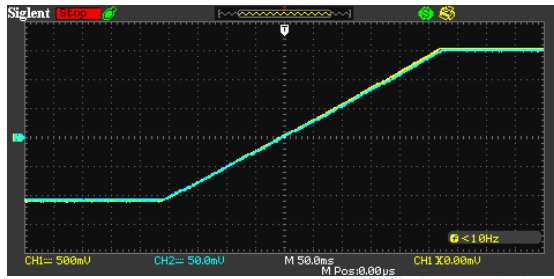
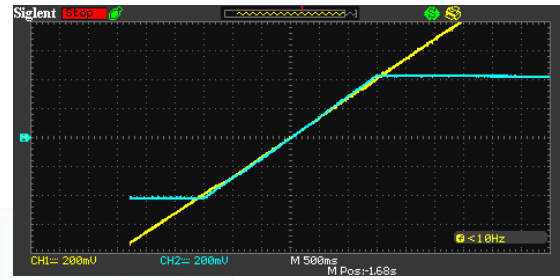
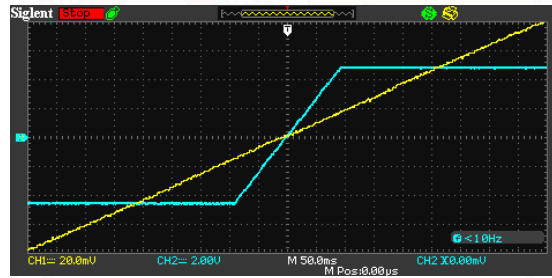
(a) $R_m = 1[k\Omega]$.(b) $R_m = 100[k\Omega]$.(c) $R_m = 1[M\Omega]$.

Figura 5.2: Prueba de transconductancia para el canal 3 (OPA191). El canal 1 (amarillo) muestra la señal de voltaje de entrada (una rampa), y el canal 2 (azul) muestra el voltaje en la salida. (a) es la curva con $R_m = 1[k\Omega]$, (b) es la curva con $R_m = 100[k\Omega]$ y (c) con $R_m = 1[M\Omega]$.

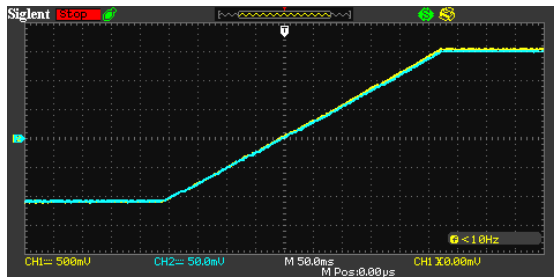
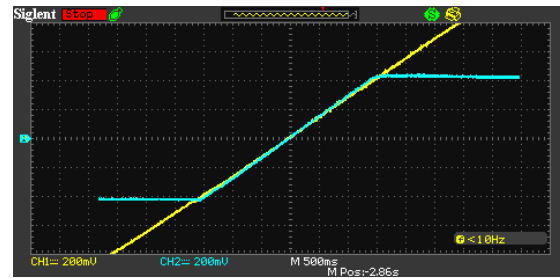
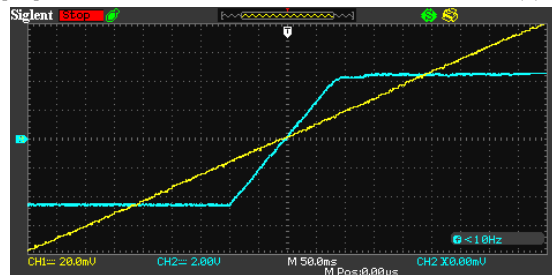
(a) $R_m = 1[k\Omega]$.(b) $R_m = 100[k\Omega]$.(c) $R_m = 1[M\Omega]$.

Figura 5.3: Prueba de transconductancia para el canal 4 (OPA734). El canal 1 (amarillo) muestra la señal de voltaje de entrada (una rampa), y el canal 2 (azul) muestra el voltaje en la salida. (a) es la curva con $R_m = 1[k\Omega]$, (b) es la curva con $R_m = 100[k\Omega]$ y (c) con $R_m = 1[M\Omega]$.

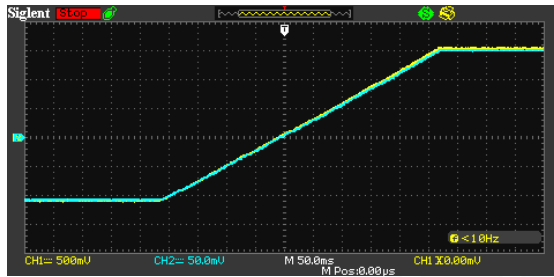
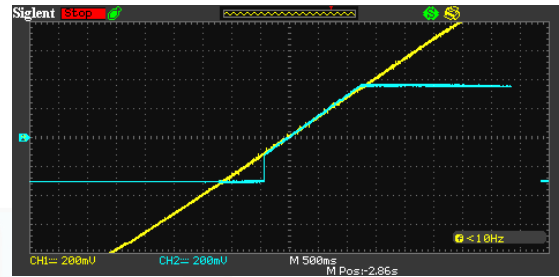
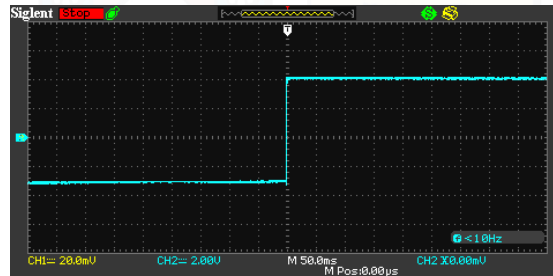
(a) $R_m = 1[k\Omega]$.(b) $R_m = 100[k\Omega]$.(c) $R_m = 1[M\Omega]$.

Figura 5.4: Prueba de transconductancia para el canal 5 (TL071). El canal 1 (amarillo) muestra la señal de voltaje de entrada (una rampa), y el canal 2 (azul) muestra el voltaje en la salida. (a) es la curva con $R_m = 1[k\Omega]$, (b) es la curva con $R_m = 100[k\Omega]$ y (c) con $R_m = 1[M\Omega]$.

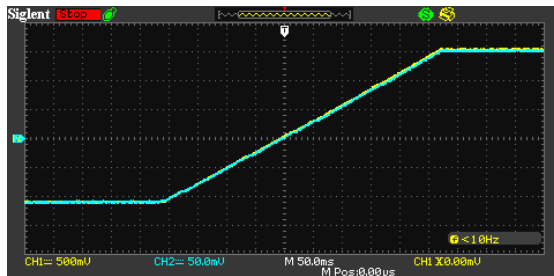
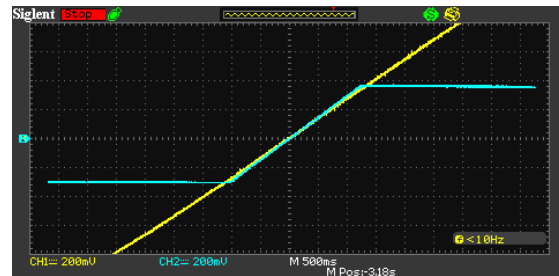
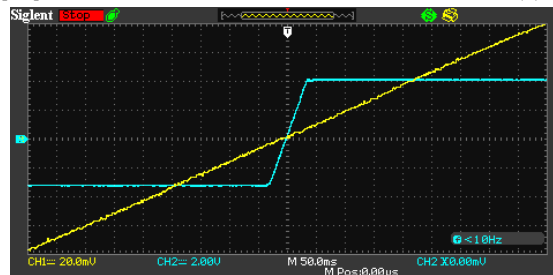
(a) $R_m = 1[k\Omega]$.(b) $R_m = 100[k\Omega]$.(c) $R_m = 1[M\Omega]$.

Figura 5.5: Prueba de transconductancia para el canal 6 (OP07C). El canal 1 (amarillo) muestra la señal de voltaje de entrada (una rampa), y el canal 2 (azul) muestra el voltaje en la salida. (a) es la curva con $R_m = 1[k\Omega]$, (b) es la curva con $R_m = 100[k\Omega]$ y (c) con $R_m = 1[M\Omega]$.

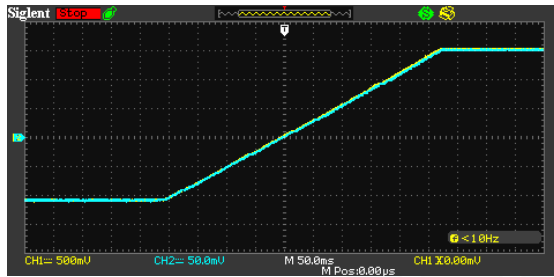
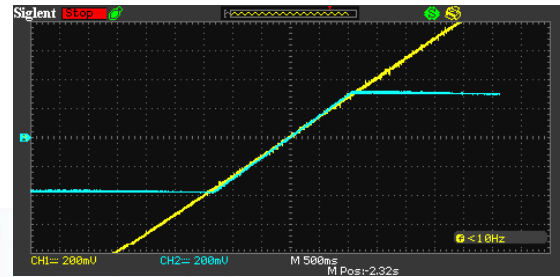
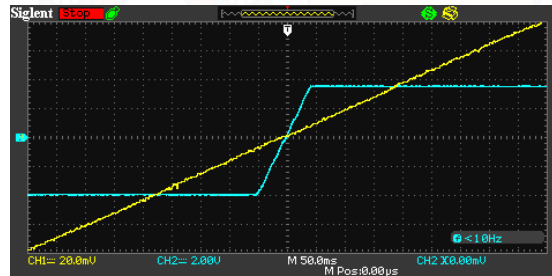
(a) $R_m = 1[k\Omega]$.(b) $R_m = 100[k\Omega]$.(c) $R_m = 1[M\Omega]$.

Figura 5.6: Prueba de transconductancia para el canal 7 (LM358). El canal 1 (amarillo) muestra la señal de voltaje de entrada (una rampa), y el canal 2 (azul) muestra el voltaje en la salida. (a) es la curva con $R_m = 1[k\Omega]$, (b) es la curva con $R_m = 100[k\Omega]$ y (c) con $R_m = 1[M\Omega]$.

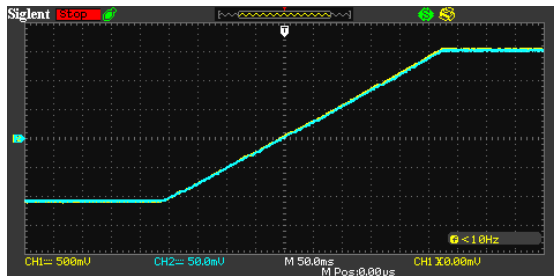
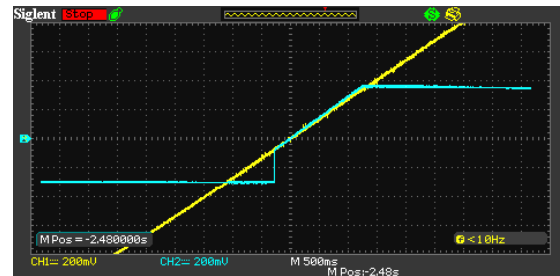
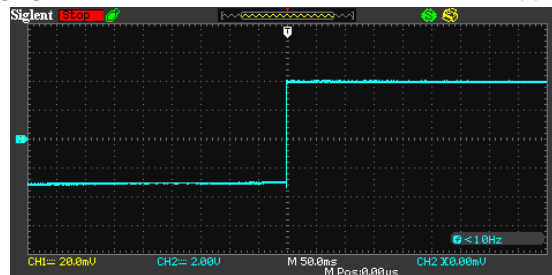
(a) $R_m = 1[k\Omega]$.(b) $R_m = 100[k\Omega]$.(c) $R_m = 1[M\Omega]$.

Figura 5.7: Prueba de transconductancia para el canal 8 (LF353P). El canal 1 (amarillo) muestra la señal de voltaje de entrada (una rampa), y el canal 2 (azul) muestra el voltaje en la salida. (a) es la curva con $R_m = 1[k\Omega]$, (b) es la curva con $R_m = 100[k\Omega]$ y (c) con $R_m = 1[M\Omega]$.

En base a los gráficos de las figuras 5.1, 5.2, 5.3, 5.4, 5.5, 5.6 y 5.7 se pueden hacer las siguientes observaciones:

- Los gráficos del canal 2 no fueron incluidos, dado que este canal no opera correctamente y oscila de manera errática.
- Todos los demás canales presentan buen seguimiento cuando la carga es de baja impedancia ($R_m = 1[k\Omega]$).
- Cuando la carga aumenta a $R_m = 10[k\Omega]$, se puede observar una leve desviación, la cual parece ser causada por un leve aumento de la transconductancia (la rampa de salida tiene una mayor pendiente que la rampa de entrada).
- En el mismo caso, se puede observar un comportamiento de histéresis en los canales con op-amps de entradas JFET, los canales 5 y 8.
- Cuando la carga aumenta a $R_m = 1[M\Omega]$, la desviación aumenta hasta que la pendiente en la rampa de salida es varias veces la de la entrada, y los canales 5 y 8 conmutan entre estados de saturación, sin presentar una región lineal.

En general, todos los canales basados en op-amps con entradas CMOS presentan buen desempeño, especialmente a bajas impedancias. Si bien presentaron desviaciones significativas a impedancias altas, estas ocurrieron en todos los canales.

Se observó desempeño similar con el uso de los amplificadores bipolares, OP07C del canal 6 y LM358 del canal 7, observándose desviaciones algo mayores en alta impedancia de salida.

Los canales basados en amplificadores JFET (6 y 7) solo operaron correctamente a impedancias muy bajas, con ocurrencia de histéresis a partir de $R_m = 10[k\Omega]$, y que para $R_m = 1[M\Omega]$ ya se vuelven inutilizables.

A pesar de que el OPA187 y OPA734 de los canales 1 y 4 presentan sistemas auto-zero, su desempeño no es en gran medida superior a un op-amp CMOS sin este sistema, el OPA191 del canal 2.

Por su parte, los OPA191 son ajustados individualmente durante su fabricación. También presenta la ventaja de no tener un ancho de banda tan limitado como el OPA187 y OPA734. El ancho de banda limitado es una de las desventajas de los op-amps tipo chopper.

En base a esto se puede sugerir como directriz de diseño, que la selección debe hacerse entre amplificadores tipo CMOS, con amplificadores bipolares de buena calidad como segunda opción. Especialmente útiles son aquellos op-amps CMOS ajustados en manufactura como el OPA191.

5.1.2. Precisión del seguidor de voltaje

Estas mediciones buscan observar el desempeño del seguidor de voltaje conformado por el amplificador OA2 de cada canal. Se midieron simultáneamente el voltaje en la salida del seguidor y el voltaje en su entrada, escalando el osciloscopio de modo de superponer las trazas, como se muestra en la figura 5.8.

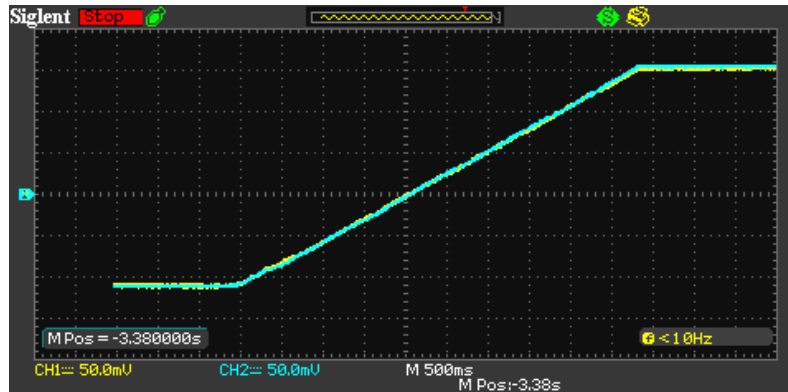
(a) $R_m = 1[k\Omega]$.

Figura 5.8: Curva de seguimiento de voltaje del canal 1. El canal 1 (amarillo) muestra la señal de voltaje en la entrada del seguidor (correspondiente a V_m), y el canal 2 (azul) muestra el voltaje en la salida de este (correspondiente a V_{out}). En la entrada del canal se aplica una rampa de voltaje que cubre de -1 a 1 [V], con $R_m = 1 [K\Omega]$.

En la figura 5.8 se puede observar que el seguidor de voltaje presenta muy buen seguimiento entre su entrada y su salida.

Los demás canales produjeron trazas virtualmente idénticas a la figura 5.8. Esto se debe a que el único parámetro que contribuye de manera considerable a la desviación del seguidor, es el voltaje de offset de entrada, el cual es demasiado pequeño para detectar *in situ*.

5.1.3. Saturación del amplificador OA1

Estas mediciones se enfocan en el voltaje del nodo (5). Particularmente con esta medición, se puede observar la ocurrencia de saturación en el amplificador OA1. Esto ocurre cuando el voltaje de alimentación no es suficiente para lograr el flujo de corriente deseado a través de R_m , cuando esta tiene un valor alto.

Para esta prueba, se colocó el osciloscopio en modo X-Y, midiendo el voltaje de entrada V_{in} en el eje X, y el voltaje en el nodo (5) en el eje Y. Con la persistencia de la traza configurada para durar indefinidamente, y aplicando rampas de voltaje en la entrada, se trazaron las curvas de la figura 5.9, cambiando el valor de la resistencia de carga como se comenta en la figura.

Dado que este fenómeno es una limitación del voltaje de alimentación, y afecta a todos los canales, se tomaron estas mediciones solo con el canal 1.

En la figura ?? se muestra el voltaje en el nodo (5) para distintos valores de R_m . Se pueden observar que ocurre saturación considerable para las resistencias de $10[k\Omega]$ y mayores.

Se aprecia entonces que la limitación de las corrientes que se pueden entregar a impedancias altas, tiene su raíz en el voltaje de saturación del nodo (5), lo que a su vez es determinado por el voltaje de alimentación.

Dada la ley de Ohm, las corrientes máximas suministrables para cada valor de R_m tienen los valores mostrados en la tabla 5.1, sin contar caídas en el amplificador:

Incrementar el voltaje de alimentación permite incrementar estas corrientes proporcionalmente, pero se puede llegar a un punto donde esta estrategia ya no es manejable.

Por ejemplo, si se quisiese poder tener corrientes controladas de $100 [\mu A]$ sobre todo el rango de resistencias, se requeriría un voltaje de alimentación de $\pm 100[V_{DC}]$.

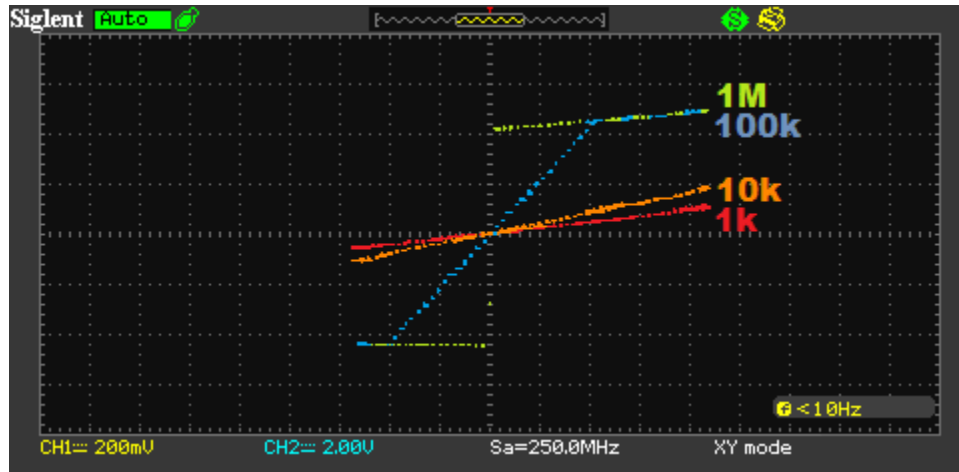


Figura 5.9: Voltaje en el nodo (5) en función del voltaje de entrada V_m , para múltiples resistencias de salida R_m , 1k, 10k, 100k y 1M [Omega]

R_m [Ω]	$i_{m,max}$ [μA]
1k	5000
10k	500
100k	50
1M	5

Tabla 5.1: Corrientes máximas absolutas posibles para distintos valores de R_m con alimentación de $\pm 5[V]$

En gran medida se pueden ver comportamientos ya observados en otras mediciones, y las saturaciones esperables dadas las impedancias de carga y el voltaje de alimentación.

5.1.4. Otras observaciones

Fuera de las mediciones específicamente tomadas para el análisis ya mostrado, se observaron los siguientes comportamientos al trabajar con el circuito, y también al realizar otras pruebas menos formales:

- La corriente de salida no necesariamente es 0 $[\mu A]$ si V_{in} se encuentra flotando. Es necesario tomar esto en cuenta si se quiere conectar un arreglo de memristores al PCB, y se puede sugerir buscar algún método para corregir este comportamiento.
- En un experimento se observó histéresis en el circuito bajo ciertas condiciones, como se explica a continuación.

El voltaje de entrada V_{in} fue controlado mediante un potenciómetro de 2 $[k\Omega]$ conectado a $\pm V_{CC}$, y en la carga se conectó un LED blanco con un microamperímetro análogo en serie a este.

Al subir el voltaje de entrada desde cero, se pudo observar que la corriente se mantenía en cero, hasta un punto donde repentinamente el LED se encendió con considerable brillo y la aguja del microamperímetro saltó a un valor positivo de corriente. Al bajar el voltaje de entrada de vuelta a cero, la corriente, y el brillo del LED, bajaron gradualmente como se hubiera esperado en primer lugar.

Al reemplazar el potenciómetro con un generador de señales, se pudo observar que este comportamiento era causado por la resistencia en serie equivalente del potenciómetro (1 $[k\Omega]$) la cual se suma al valor de R_2 , desbalanceando el circuito.

Este comportamiento es ilustrado en la figura 5.10, donde fue recreado introduciendo una resistencia de 400 $[\Omega]$ en serie con el generador de señales.

De esta prueba se pudo concluir que la impedancia de la fuente de la señal conectada a V_{in} debe ser tomada en consideración, y esta debe ser baja para el correcto funcionamiento del circuito.

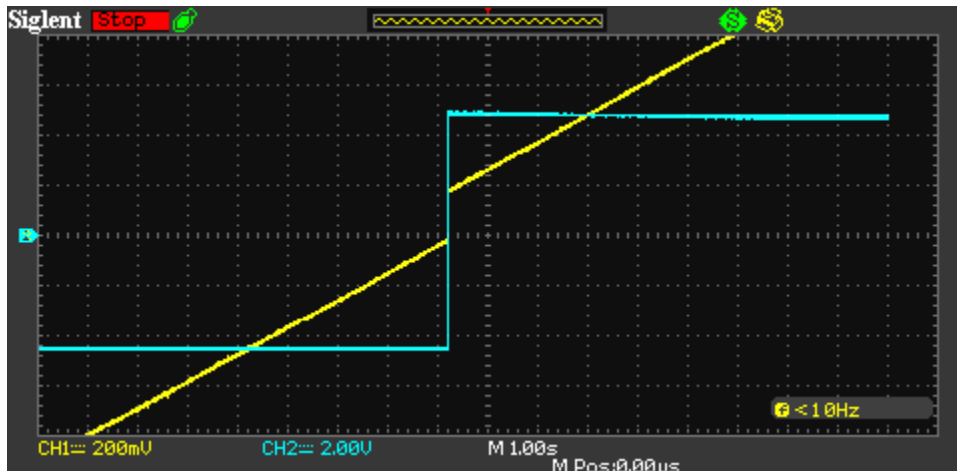


Figura 5.10: Demostración de la ocurrencia de histéresis en el circuito cuando la fuente del voltaje V_{in} presenta impedancia de salida considerable (400 $[\Omega]$). La traza amarilla muestra el voltaje de entrada V_{in} , mientras que la traza azul muestra el voltaje en la salida V_m .

6 | Conclusiones

6.1. Resumen y conclusiones

En la presente memoria se presentó una topología para un amplificador de transconductancia cuyo propósito es la excitación y medición de memristores. Su análisis matemático permitió determinar el impacto de las características principales de componentes reales sobre su funcionamiento.

Esta información, en conjunto con la información obtenida en los experimentos formulados posteriormente al análisis, permitieron determinar criterios pragmáticos para la selección de componentes para la construcción del circuito, además de brindar una noción del comportamiento esperable del circuito, sus limitaciones, y algunas posibilidades para implementar mejoras sobre este.

Se determinó que de especial importancia son las tolerancias de las resistencias utilizadas, dado que las desviaciones en sus valores presentan el mayor impacto en el control de la corriente de salida del circuito.

También de gran importancia es la decisión sobre la tecnología a utilizar, en cuanto a la selección de amplificadores operacionales, dado que los parámetros de mayor impacto, como lo son los offsets de corriente y voltaje de entrada, están relacionados en gran medida con la tecnología usada en los transistores de entrada; con el mejor desempeño obtenido al usar amplificadores basados en la tecnología CMOS, desempeño algo inferior con amplificadores bipolares, y el peor desempeño con amplificadores basados en tecnología JFET.

Sobre la selección del amplificador para la posición de OA1 se pueden decir las siguientes frases claves:

- **Esta posición es la más sensible al voltaje de offset de entrada V_{IO}** , como se puede ver en la figura 3.8, pero el resultado de esta variable es un offset de corriente en la salida de solo hasta 20 [nA] para los valores evaluados, que cubren aquellos entregados por las hojas de datos.
- **Esta posición también es la más sensible a la corriente de polarización de entrada i_{IB}** , pudiendo esperarse un offset de corriente de hasta 1 [μA] para los rangos de valores evaluados. Sin embargo, se puede tener en consideración que los offsets producidos por las dos entradas tienden a cancelarse entre sí en cierta medida, dados sus signos opuestos como se muestra en las figuras 3.6 y 3.7.
- **Esta posición es también la más sensible a la impedancia de entrada de modo común i_{cmmr}** dado que esta simplemente cuantifica la corriente que fluye en las entradas de una manera distinta a i_{IB} .
- Sin embargo hay que tener en cuenta, que los límites superiores para las desviaciones mencionados en los puntos anteriores fueron calculados en base a valores de parámetros de la selección inicial de op-amps, que no incluía amplificadores con entradas JFET o bipolares, cuyos valores pueden ser distintos por varios órdenes de magnitud como se puede notar en la tabla 4.1.

Mientras tanto, en cuanto a la selección de un op-amp para la posición de OA2, se puede decir lo siguiente:

- **Esta posición es sensible a la corriente que fluye en la entrada (+)**, ya sea esta cuantificada en términos de i_{IB} o R_{cmr} . La desviación máxima es aproximadamente igual a la que ocurre dado a estos mismos parámetros en OA1, pero la desviación es dependiente de R_m .
- **Esta posición es sensible al voltaje de offset de entrada V_{IO}** , produciendo un offset de corriente en la salida, pero con la mitad de la ganancia que en OA1.
- Similarmente, mientras que en el caso de OA1 se puede minimizar el efecto de la corriente que fluye en las entradas con modificaciones al circuito que se sugerirán mas adelante, esto no es posible en OA2. **Hay que tener en consideración que esta corriente va a afectar la medición en mayor medida que en OA1 (en términos de valor máximo)**, dado que las entradas de OA1 están conectadas a un nodo cuya impedancia es de 5 [k Ω], mientras que en OA2 está en el rango de aproximadamente 1 hasta 10 [k Ω], y se requiere medir con precisión el voltaje en el memristor.

En cuanto al comportamiento observado de los op-amps se puede decir lo siguiente:

- El mejor desempeño fue brindado por los amplificadores basados en tecnología CMOS.
- Dentro de los amplificadores CMOS, es preferible usar un amplificador ajustado en su fabricación (como el OPA191) a un amplificador chopper (OPA187, LTC1250, OPA734). El desempeño es similar en baja frecuencia para ambas opciones, pero los amplificadores chopper traen la desventaja de tener muy reducido ancho de banda, y la posibilidad de introducir ruido a los rieles de alimentación y a los circuitos conectados a sus entradas.
- Los amplificadores bipolares tuvieron un desempeño que inesperadamente fue bastante cercano a los amplificadores CMOS, observándose desviaciones mayores en alta impedancia, aunque en cuyo caso las desviaciones fueron muy grandes en general para todos los canales. Estos amplificadores tienen las mayores corrientes de polarización de entrada entre las tecnologías probadas, y pueden tener voltajes de offset de entrada altos también, lo que hay que tener en consideración al elegir componentes. La ventaja de los amplificadores bipolares es que son los más comunes y accesibles en el mercado.
- Se puede postular que el buen desempeño de los amplificadores bipolares se debe a la relativa baja impedancia de las redes resistivas del circuito, disminuyendo el efecto de las corrientes en las entradas. Esto debe entonces ser considerado a la hora de modificar el circuito con resistencias de mayor valor.
- Los amplificadores con entradas JFET son los menos adecuados para la operación del circuito, puesto que tienen los voltajes de offset de entrada más grandes entre las tecnologías evaluadas, como se puede ver en la tabla 4.1, y demostraron problemas con efectos de histéresis sobre la mayoría del rango de impedancias de prueba.

6.2. Trabajo futuro

En cuanto a trabajos por hacer para mejorar el entendimiento del circuito y su funcionalidad, se pueden identificar ó proponer las siguientes tareas:

- Experimentos con memristores reales, incluyendo el uso del circuito para la escritura y lectura de datos en estos, y explorar también la computación en memoria usando memristores y este circuito.
- Evaluar la lectura de memristores con señales AC de alta frecuencia para mitigar la alteración de los datos durante la lectura.
- Análisis, diseño y experimentación con el enfoque en la respuesta dinámica del circuito, y su operación a altas frecuencias.
- Incorporar el circuito en un sistema mayor, interconectándolo con un microcontrolador ó microcomputador mediante ADC y DAC, esperando llegar, por ejemplo, a una plataforma experimental de una sola placa (PCB) para experimentos con memristores.

Bibliografía

- [1] L. Chua. "Memristor-The missing circuit element". En: *IEEE Transactions on Circuit Theory* 18.5 (1971), págs. 507-519. ISSN: 0018-9324. DOI: [10.1109/TCT.1971.1083337](https://doi.org/10.1109/TCT.1971.1083337). URL: <http://ieeexplore.ieee.org/document/1083337/> (visitado 12-10-2023).
- [2] Gaurav Gandhi, Varun Aggarwal y Leon Chua. "Coherer is the elusive memristor". En: *2014 IEEE International Symposium on Circuits and Systems (ISCAS)*. Melbourne VIC, Australia: IEEE, jun. de 2014, págs. 2245-2248. DOI: [10.1109/ISCAS.2014.6865617](https://doi.org/10.1109/ISCAS.2014.6865617). URL: <http://ieeexplore.ieee.org/document/6865617/> (visitado 12-10-2023).
- [3] Jagadish Chandra Bose. *On the change of conductivity of metallic particles under cyclic electromotive variation*. Research paper. Glasgow, sep. de 1901.
- [4] Bernard Widrow. *An adaptive "Adaline" neuron using chemical "memistors"*. Technical report 1553-2. Solid-State electronics laboratory, Stanford University, Stanford, California: Stanford University, oct. de 1960.
- [5] T. W. Hickmott. "Low-frequency negative resistance in thin anodic oxide films". en. En: *Journal of Applied Physics* 33.9 (sep. de 1962), págs. 2669-2682. ISSN: 0021-8979, 1089-7550. DOI: [10.1063/1.1702530](https://doi.org/10.1063/1.1702530). URL: <https://pubs.aip.org/jap/article/33/9/2669/164223/Low-Frequency-Negative-Resistance-in-Thin-Anodic> (visitado 15-10-2023).
- [6] Michael N. Kozicki y William C. West. "Programmable metallization cell structure and method of making same". US5761115A. Jun. de 1998. URL: <https://patents.google.com/patent/US5761115A/en> (visitado 15-10-2023).
- [7] *Sdc memristor development history – knowm. Org.* en-US. URL: <https://knowm.org/memristors/sdc-development-history/> (visitado 15-10-2023).
- [8] D. V. Strukov et al. "The missing memristor found". En: *Nature* 453.7191 (2008), págs. 80-83.
- [9] *Se desarrolló el primer microcontrolador de la industria con nueva memoria no volátil ReRAM incorporada*. Japonés. publisher: Panasonic Corp. Oct. de 2012. URL: <https://web.archive.org/web/20121022185335/http://panasonic.co.jp/corp/news/official.data/data.dir/jn120515-1/jn120515-1.html> (visitado 15-10-2023).
- [10] *8M (1024 K x 8) Bit SPI MB85AS8MT (datasheet)*. Inglés. URL: <https://www.fujitsu.com/jp/group/fsm/en/documents/products/reram/lineup/MB85AS8MT-DS501-00060-2v2-E.pdf>.
- [11] *12M (1536 K x 8) Bit SPI MB85AS12MT (Datasheet)*. Inglés. URL: <https://www.fujitsu.com/jp/group/fsm/en/documents/products/reram/lineup/MB85AS12MT-DS501-00071-1v0-E.pdf>.
- [12] *ReThink Persistent Memory with 3D ReRAM*. Inglés. URL: <https://www.crossbar-inc.com/assets/resources/white-papers/High-Density-Memory-Product-Brief.pdf>.
- [13] *Products*. en. URL: <https://knowm.com/collections/all> (visitado 12-10-2023).
- [14] *Self Directed Channel Memristors (datasheet)*. Inglés. URL: https://knowm.org/downloads/Knowm_Memristors.pdf.
- [15] Baker Mohammad et al. "State of the art of metal oxide memristor devices". En: *Nanotechnology Reviews* 5.3 (ene. de 2016). ISSN: 2191-9097, 2191-9089. DOI: [10.1515/ntrev-2015-0029](https://doi.org/10.1515/ntrev-2015-0029). URL: <https://www.degruyter.com/document/doi/10.1515/ntrev-2015-0029/html> (visitado 15-10-2023).

- [16] Fan Shu et al. “Metal–organic frameworks–based memristors: materials, devices, and applications”. en. En: *Molecules* 27.24 (dic. de 2022), pág. 8888. ISSN: 1420-3049. DOI: [10.3390/molecules27248888](https://doi.org/10.3390/molecules27248888). URL: <https://www.mdpi.com/1420-3049/27/24/8888> (visitado 15-10-2023).
- [17] Amen. *Black rock: inductor, capacitor, resistor and ... Memristor*. Mayo de 2020. URL: <https://trochilidae.blogspot.com/2020/05/inductor-capacitor-resistor-and.html> (visitado 15-10-2023).
- [18] Bryan Cockfield. “Investigating the fourth passive component”. en-US. En: *Hackaday* (sep. de 2023). URL: <https://hackaday.com/2023/09/27/investigating-the-fourth-passive-component/> (visitado 15-10-2023).
- [19] *Memristor Discovery manual preview*. URL: <https://knowm.org/downloads/MemristorDiscoveryManualPreview.pdf>.
- [20] *Memristor Discovery en GitHub*. publisher: Knowm inc. URL: https://github.com/knowm/memristor-discovery/blob/develop/_img/MD_WINDOWS_Pulse_Help.PNG.
- [21] *Arc One memristor characterization platform user manual*. Inglés. URL: http://files.arc-instruments.co.uk/documents/Arc_One.pdf.
- [22] Hyongsuk KIM y Leon O. Chua. “Method of implementing memristor-based multilevel memory using reference resistor array”. US20110182104A1. Jul. de 2011.
- [23] Zixuan Chen et al. “Performance Improvements by SL-Current Limiter and Novel Programming Methods on 16MB RRAM Chip”. En: *2017 IEEE International Memory Workshop (IMW)*. 2017, págs. 1-4. DOI: [10.1109/IMW.2017.7939097](https://doi.org/10.1109/IMW.2017.7939097).
- [24] Hector Garcia et al. “Current pulses to control the conductance in rram devices”. En: *IEEE Journal of the Electron Devices Society* 8 (2020), págs. 291-296. ISSN: 2168-6734. DOI: [10.1109/JEDS.2020.2979293](https://doi.org/10.1109/JEDS.2020.2979293). URL: <https://ieeexplore.ieee.org/document/9032312/> (visitado 15-10-2023).
- [25] Albert Cirera et al. “Effective Current-Driven Memory Operations for Low-Power ReRAM Applications”. En: *IEEE Access* 11 (2023), págs. 51260-51269. DOI: [10.1109/ACCESS.2023.3276825](https://doi.org/10.1109/ACCESS.2023.3276825).
- [26] *Tutorial mt-037: op amp input offset voltage*. 2009. URL: <https://www.analog.com/media/en/training-seminars/tutorials/MT-037.pdf>.
- [27] *Tutorial MT-040: Op Amp input impedance*. 2009. URL: <https://www.analog.com/media/en/training-seminars/tutorials/MT-040.pdf>.
- [28] T. H. Lee. “Handout #18: ic op-amps through the ages”. En: *EE214* (2002). URL: <https://web.archive.org/web/20121024123401/http://www.stanford.edu/class/archive/ee/ee214/ee214.1032/Handouts/ho18opamp.pdf>.

A | Anexo 1: Modificaciones sugeridas al circuito

En base a la información obtenida y la experiencia de usar el circuito, se pueden sugerir las siguientes modificaciones a este:

- Incrementar voltaje de alimentación para extender el control de corriente a impedancias altas, aunque debe notarse que esta extensión es limitada antes de que el voltaje de alimentación sobrepase los máximos absolutos de los amplificadores operacionales.
- Añadir una segunda entrada con una resistencia en serie de $10\text{ [k}\Omega\text{]}$ conectada a la entrada (+) de OA1, e incrementar la ganancia de OA1 a 3 en lugar de 2 (ver figura A.1). Esto permite usar un voltaje constante en esta entrada adicional para cancelar cualquier offset de corriente en la salida. El voltaje de ajuste puede ser provisto por un potenciómetro conectado entre los rieles de alimentación con un buffer conectado a su terminal central.
- Disminuir el valor de $R1$, $R2$, $R3$ y $R4$. Esto disminuye el impacto de las corrientes que fluyen a través de las entradas de OA1, y mientras los valores sigan siendo idénticos, la operación seguirá siendo la misma. En caso de hacer este cambio en conjunto con la adición de la entrada adicional mencionada anteriormente, la resistencia de esta entrada también debe ser cambiada al mismo valor que $R1$ y $R2$, mientras que $R4$ debe tener el doble de resistencia que $R3$.
- Controlar la impedancia de la señal de entrada introduciendo un seguidor de voltaje (preferentemente idéntico a OA2) con su salida conectada a V_{in} u por otros medios.
- Incorporar un sistema que interrumpa la corriente de salida en canales que se encuentran con sus entradas desconectadas. La manera más sencilla, si se incorpora el seguidor de entrada recién mencionado, sería incorporando una resistencia *pull to ground* en la entrada de este seguidor.
- En el caso de usar amplificadores tipo chopper, desconectar la conexión al plano de tierra de los capacitores cerámicos conectados en la vecindad del op-amp dado que estos amplificadores pueden introducir ruido al plano de tierra a través de estos filtros.

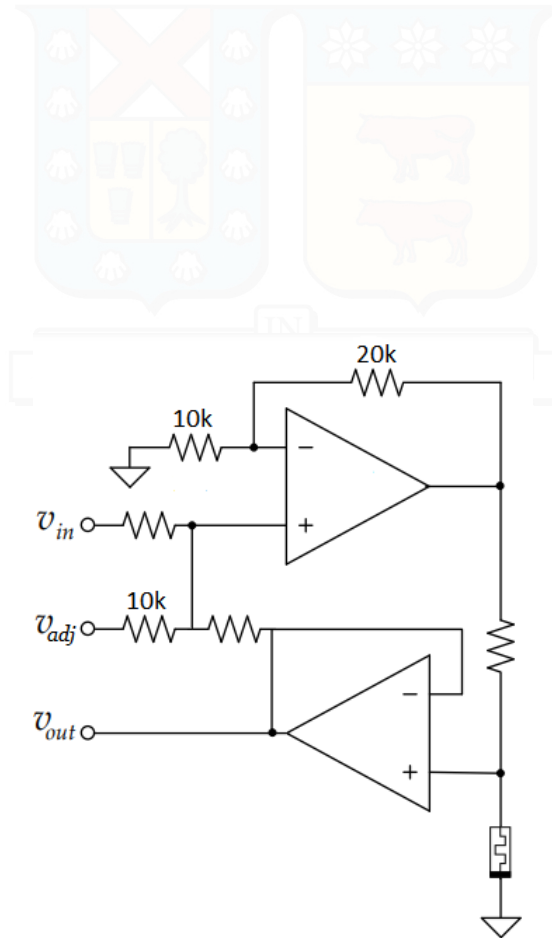


Figura A.1: Circuito modificado con entrada adicional (V_{adj}) para anular el offset de corriente en la salida.

B | Anexo 2: Scripts usados en el desarrollo del trabajo

Para el análisis algebraico se usaron múltiples scripts de Python, mostrados a continuación.

Se debe reconocer que hubo reuso extensivo dada la similitud entre estos scripts, explicando la existencia de variables declaradas no usadas, y otros remanentes de ese tipo.

B.0.1. Sensibilidades a resistencias

El siguiente script fue el encargado de despejar las funciones de transferencia incorporando los valores de las 5 resistencias, dejando cada una como una variable a la vez.

```
from sympy import *

R1, R2, R3, R4, R5, Rm, k = symbols('R1, R2, R3, R4, R5, Rm, k')
v1, v2, v3, v4, v5, v6, vm, im = symbols('v1, v2, v3, v4, v5, v6, vm, im')

#valores
R1v, R2v, R3v, R4v, R5v = 10000, 10000, 10000, 10000, 10000

#Sensibilidades a resistencias con amplificadores ideales

v2 = v1
v3 = v6 + (v2-v6)*R2/(R2+R1)
v4 = v3
v5 = v4*(R4 + R3)/R3
vm = v5*Rm/(R5+Rm)

e0 = vm - v1
iout = (solve(e0, v1)[0])/Rm

iR1= simplify(iout.subs([(R1, R1v*k), (R2, R2v), (R3, R3v), (R4, R4v), (R5, R5v)]))
iR2= simplify(iout.subs([(R1, R1v), (R2, R2v*k), (R3, R3v), (R4, R4v), (R5, R5v)]))
iR3= simplify(iout.subs([(R1, R1v), (R2, R2v), (R3, R3v*k), (R4, R4v), (R5, R5v)]))
iR4= simplify(iout.subs([(R1, R1v), (R2, R2v), (R3, R3v), (R4, R4v*k), (R5, R5v)]))
iR5= simplify(iout.subs([(R1, R1v), (R2, R2v), (R3, R3v), (R4, R4v), (R5, R5v*k)]))
```

B.0.2. Sensibilidades a ganancias de amplificadores operacionales

Los siguientes scripts se encargan de obtener algebraicamente las funciones de transferencia al dejar las ganancias de lazo abierto de OA1 y OA2 como parámetros.

B.0.2.1. G1

```
from sympy import *

R1, R2, R3, R4, R5, Rm = symbols('R1, R2, R3, R4, R5, Rm')
G1, G2, Voff1, Voff2 = symbols('G1, G2, Voff1, Voff2')
v1, v2, v3, v4, v5, v6, vm, im = symbols('v1, v2, v3, v4, v5, v6, vm, im')

#valores
R1v, R2v, R3v, R4v, R5v = 10000, 10000, 10000, 10000, 10000

#Sensibilidades a ganancia de entrada de amplificador 1

#v6 = 0

v2 = v1
v3 = v6 + (v2-v6)*R2/(R2+R1)
v4 = v5*R3/(R3 + R4)
v5 = solve((G1*(v3-v4) - v5), v5)[0] #V5 = G1(v3-v4), factorizado por V5
vm = v5*Rm/(R5+Rm)

e0 = vm - v1
iout = simplify((solve(e0, v1)[0])/Rm)

iG1 = simplify(iout.subs([(R1, R1v), (R2, R2v), (R3, R3v), (R4, R4v), (R5, R5v)]))
```

B.0.2.2. G2

```
from sympy import *

R1, R2, R3, R4, R5, Rm = symbols('R1, R2, R3, R4, R5, Rm')
G1, G2, Voff1, Voff2 = symbols('G1, G2, Voff1, Voff2')
v1, v2, v3, v4, v5, v6, vm, im = symbols('v1, v2, v3, v4, v5, v6, vm, im')

#valores
R1v, R2v, R3v, R4v, R5v = 10000, 10000, 10000, 10000, 10000

v2 = solve(G2*(v1 - v2) - v2, v2)[0]
v3 = v6 + (v2-v6)*R2/(R2+R1)
v4 = v3
v5 = v4*(R4 + R3)/R3
vm = v5*Rm/(R5+Rm)

e0 = vm - v1
iout = simplify((solve(e0, v1)[0])/Rm)
```

```
iG2 = simplify(iout.subs([(R1, R1v), (R2, R2v), (R3, R3v), (R4, R4v), (R5, R5v)]))
```

B.0.3. Sensibilidades a offsets de voltaje de entrada de op-amps

Este script genera una función de transferencia que incorpora simultáneamente los dos voltajes de offset de entrada de los op-amps. Se evaluó uno solo a la vez con valor no cero a la hora de producir los gráficos en Matlab.

```
from sympy import *

R1, R2, R3, R4, R5, Rm = symbols('R1, R2, R3, R4, R5, Rm')
G1, G2, Voff1, Voff2 = symbols('G1, G2, Voff1, Voff2')
v1, v2, v3, v4, v5, v6, vm, im = symbols('v1, v2, v3, v4, v5, v6, vm, im')

#valores
R1v, R2v, R3v, R4v, R5v = 10000, 10000, 10000, 10000, 10000

#a0 = G2*(v1-v2)+Voff2-v2
v2 = v1 + Voff2
v3 = v6 + (v2-v6)*R2/(R2+R1)
v4 = v3 + Voff1
v5 = v4*(R4 + R3)/R3
vm = v5*Rm/(R5+Rm)

e0 = vm - v1
iout = (solve(e0, v1)[0])/Rm

iout2= simplify(iout.subs([(R1, R1v), (R2, R2v), (R3, R3v), (R4, R4v), (R5, R5v)]))
```

B.0.4. Sensibilidades a corrientes de polarización de entrada de op-amps

Estos tres scripts incorporan cada uno, la corriente de una de las entradas en la función de transferencia.

OA1 (+)

```
from sympy import *

R1, R2, R3, R4, R5, Rm, R1in, R2in = symbols('R1, R2, R3, R4, R5, Rm, R1in, R2in')
G1, G2, Voff1, Voff2 = symbols('G1, G2, Voff1, Voff2')
ilp, iln, i2p, i2n= symbols('ilp, iln, i2p, i2n')
v1, v2, v3, v4, v5, v6, vm, im = symbols('v1, v2, v3, v4, v5, v6, vm, im')

#valores
R1v, R2v, R3v, R4v, R5v = 10000, 10000, 10000, 10000, 10000

#Sensibilidades a resistencias con amplificadores ideales
inputresistance = True
```

```

v2 = v1

R12 = (R1*R2)/(R1+R2)    # R1 // R2
vaux = v6 + (v2-v6)*R2/(R1+R2)    # v3 circuito abierto
v3 = vaux - ilp*R12 # Voltaje en c.a. menos caída por corriente que entra a +
v3 = simplify(v3)

v4 = v3

v5 = v4 + R4*(v4/R3)

vm = v5*Rm/(R5+Rm)
vm = simplify(vm)

#v4 =
e0 = vm - v1

iout = (solve(e0, v1)[0])/Rm

iout = simplify(iout.subs([(R1, R1v), (R2, R2v), (R3, R3v), (R4, R4v), (R5, R5v)]))

```

B.0.4.1. OA1 (-)

```

from sympy import *

R1, R2, R3, R4, R5, Rm, R1in, R2in = symbols('R1, R2, R3, R4, R5, Rm, R1in, R2in')
G1, G2, Voff1, Voff2 = symbols('G1, G2, Voff1, Voff2')
ilp, iln, i2p, i2n = symbols('ilp, iln, i2p, i2n')
v1, v2, v3, v4, v5, v6, vm, im = symbols('v1, v2, v3, v4, v5, v6, vm, im')

#valores
R1v, R2v, R3v, R4v, R5v = 10000, 10000, 10000, 10000, 10000

#Sensibilidades a resistencias con amplificadores ideales
inputresistance = True

v2 = v1

v3 = v6 + (v2-v6)*R2/(R1+R2)

v3 = simplify(v3)

v4 = v3

v5 = v4 + R4*(v4/R3 + iln) # corriente que pasa por R4 es la que pasa por R3 + la que entra a OA1 por -

vm = v5*Rm/(R5+Rm)
vm = simplify(vm)

#v4 =

```

```
e0 = vm - v1

iout = (solve(e0, v1)[0])/Rm

iout = simplify(iout.subs([(R1, R1v), (R2, R2v), (R3, R3v), (R4, R4v), (R5, R5v)]))
```

B.0.4.2. OA2 (+)

```
from sympy import *

R1, R2, R3, R4, R5, Rm, Rlin, R2in = symbols('R1, R2, R3, R4, R5, Rm, Rlin, R2in')
G1, G2, Voff1, Voff2 = symbols('G1, G2, Voff1, Voff2')
i1p, i1n, i2p, i2n = symbols('i1p, i1n, i2p, i2n')
v1, v2, v3, v4, v5, v6, vm, im = symbols('v1, v2, v3, v4, v5, v6, vm, im')

#valores
R1v, R2v, R3v, R4v, R5v = 10000, 10000, 10000, 10000, 10000

#Sensibilidades a resistencias con amplificadores ideales
inputresistance = True

v2 = v1 - i2p*R5*Rm/(R5+Rm) # corriente que entra a + causa caída por R5/Rm
v3 = v6 + (v2-v6)*R2/(R1+R2)
v3 = simplify(v3)

v4 = v3

v5 = v4 + R4*(v4/R3 )

vm = v5*Rm/(R5+Rm)
vm = simplify(vm)

#v4 =
e0 = vm - v1

iout = (solve(e0, v1)[0])/Rm

iout = simplify(iout.subs([(R1, R1v), (R2, R2v), (R3, R3v), (R4, R4v), (R5, R5v)]))
```

B.0.5. Sensibilidades a impedancias de entrada de modo común

Estos scripts, como los de arriba, incorporan cada uno la corriente en una de las entradas evaluadas de los op-amps, pero dimensionadas en términos de las impedancias de entrada de modo común.

B.0.5.1. OA1 (+)

```
from sympy import *

R1, R2, R3, R4, R5, Rm, Rlin, R2in = symbols('R1, R2, R3, R4, R5, Rm, Rlin, R2in')
```

```

G1, G2, Voff1, Voff2 = symbols('G1, G2, Voff1, Voff2')
ilp, iln, i2p, i2n= symbols('ilp, iln, i2p, i2n')
v1, v2, v3, v4, v5, v6, vm, im = symbols('v1, v2, v3, v4, v5, v6, vm, im')

#valores
R1v, R2v, R3v, R4v, R5v = 10000, 10000, 10000, 10000, 10000

#Sensibilidades a resistencias con amplificadores ideales
inputresistance = True

v2 = v1

R12 = (R1*R2)/(R1+R2)    # R1 // R2
vaux = v6 + (v2-v6)*R2/(R1+R2)    # v3 circuito abierto
ilp = v3/R1in
a0 = vaux - ilp*R12 -v3# Voltaje en c.a. menos caída por corriente que entra a +
v3 = simplify(solve(a0, v3)[0])

v4 = v3

v5 = v4 + R4*(v4/R3)

vm = v5*Rm/(R5+Rm)
vm = simplify(vm)

#v4 =
e0 = vm - v1

iout = (solve(e0, v1)[0])/Rm

iout = simplify(iout.subs([(R1, R1v), (R2, R2v), (R3, R3v), (R4, R4v), (R5, R5v)]))

```

B.0.5.2. OA1 (-)

```

from sympy import *

#Sensibilidad a corriente que entra a la entrada (-) de OA1 cuantificada en términos de...
#...resistencia de entrada de modo común

R1, R2, R3, R4, R5, Rm, R1in, R2in = symbols('R1, R2, R3, R4, R5, Rm, R1in, R2in')
G1, G2, Voff1, Voff2 = symbols('G1, G2, Voff1, Voff2')
ilp, iln, i2p, i2n= symbols('ilp, iln, i2p, i2n')
v1, v2, v3, v4, v5, v6, vm, im = symbols('v1, v2, v3, v4, v5, v6, vm, im')

#valores
R1v, R2v, R3v, R4v, R5v = 10000, 10000, 10000, 10000, 10000

#Ecuaciones
v2 = v1

v3 = v6 + (v2-v6)*R2/(R1+R2)

```

```

v3 = simplify(v3)

v4 = v3

i1n = v4 / R1in

v5 = v4 + R4*(v4/R3 + i1n) # corriente que pasa por R4 es la que pasa por R3 + la que entra a OA1 por -

vm = v5*Rm/(R5+Rm)
vm = simplify(vm)

#v4 =
e0 = vm - v1

iout = (solve(e0, v1)[0])/Rm

iout = simplify(iout.subs([(R1, R1v), (R2, R2v), (R3, R3v), (R4, R4v), (R5, R5v)]))

```

B.0.5.3. OA2 (+)

```

from sympy import *

R1, R2, R3, R4, R5, Rm, R1in, R2in = symbols('R1, R2, R3, R4, R5, Rm, R1in, R2in')
G1, G2, Voff1, Voff2 = symbols('G1, G2, Voff1, Voff2')
i1p, i1n, i2p, i2n = symbols('i1p, i1n, i2p, i2n')
v1, v2, v3, v4, v5, v6, vm, im = symbols('v1, v2, v3, v4, v5, v6, vm, im')

#valores
R1v, R2v, R3v, R4v, R5v = 10000, 10000, 10000, 10000, 10000

#Sensibilidades a resistencias con amplificadores ideales
inputresistance = True

i2p = v1/R2in
v2 = v1 - i2p*R5*Rm/(R5+Rm) # corriente que entra a + causa caída por R5/Rm
v3 = v6 + (v2-v6)*R2/(R1+R2)
v3 = simplify(v3)

v4 = v3

v5 = v4 + R4*(v4/R3 )

vm = v5*Rm/(R5+Rm)
vm = simplify(vm)

#v4 =
e0 = vm - v1

iout = (solve(e0, v1)[0])/Rm

iout = simplify(iout.subs([(R1, R1v), (R2, R2v), (R3, R3v), (R4, R4v), (R5, R5v)]))

```