

UNIVERSIDAD TÉCNICA
FEDERICO SANTA MARÍA

"DISEÑO Y CONSTRUCCIÓN DE CIRCUITO DE DISPARO DE SEMICONDUCTORES DE POTENCIA"

CAMILO IGNACIO URQUETA BELAÚNDE

MEMORIA DE TITULACIÓN PARA OPTAR AL TÍTULO DE INGENIERO CIVIL ELECTRÓNICO MENCIÓN ELECTRÓNICA INDUSTRIAL

PROFESOR GUIA:	MARCELO PEREZ LEIVA.
PROFESOR CORREFERENTE:	CHRISTIAN ROJAS MONRROY.

JULIO - 2016
VALPARAÍSO - CHILE

AGRADECIMIENTOS

Primeramente agradezco a mis padres por darme la oportunidad de estudiar lo que en un entonces decidí, que a pesar de la distancia que nos separa lograron brindar el apoyo y cariño necesario, que estuvieron presentes cada vez que los necesité y por muchas cosas más.

Este logro es una forma de retribuirles la confianza que pusieron en mi, el sacrificio diario por entregarme la mejor educación. Son y serán el pilar fundamental de mi vida.

También agradezco a mis hermanos por el apoyo que siempre me brindaron, las experiencias vividas y la muestra de cariño.

Y para finalizar, agradezco a los amigos y compañeros que han sido parte fundamental de esta larga etapa universitaria que llega a su fin. Las noches de estudio, las juntas y las conversaciones lograron formar un excelente grupo de amigos que me permitieron crecer como persona y estudiante. Muchas gracias a todos porque fueron mi familia en estos años de universidad.

Dedicado a mi familia por todo el apoyo brindado.

RESUMEN

Los circuitos de disparo son una parte importante dentro de los convertidores de potencia, ya que en ellos recae la obligación de llevar a cabo el encendido y apagado del semiconductor de manera eficiente y segura. En este trabajo se realiza el diseño y construcción de circuito de disparo para semiconductores de potencia, particularmente IGBTs.

Se lleva a cabo el estudio de distintos factores y procesos que ocurren en estos circuitos, entre ellos: proceso de conmutación, pérdidas producidas, protecciones necesarias, entre otros, que permitan realizar el diseño conceptual de un circuito de disparo, en conjunto con la búsqueda de componentes a utilizar para lograr la construcción de un circuito de bajo costo. La realización del circuito de este trabajo permitirá efectuar pruebas para corroborar el desempeño y funcionamiento de las protecciones implementadas. Dejando un circuito totalmente funcional de acuerdo a los requerimientos y especificaciones expuestos en el trabajo. Para llevar a cabo una comparación de las formas de ondas y rendimiento del circuito construido en este trabajo, se realiza el diseño de un circuito de disparo básico utilizado en el laboratorio de la universidad.

Los diseños de los circuitos de disparo son de tipo modular y dispondrán de un conector que agrupe las señales de entrada y salida de cada uno de ellos. Éstos se implementarán en un convertidor buck, diseñado para cumplir con la compatibilidad de montaje de los circuitos de disparos realizados.

ABSTRACT

The gate driver circuits are an important part of the power converters, because they have to carry out turn-on and turn-off of the semiconductor, efficiently and safely. This document describes the design and construction of gate drive circuit for power semiconductors, specifically IGBTs.

Factors and processes that affects these circuits have been studied: switching losses, necessary protections, among others; which allow to create a conceptual design of the gate drive circuit, altogether to find low cost components for the construction of this kind of circuits. Building the circuit of this work will allow to carry out tests to confirm the performance and operation of the implemented protections. Providing a fully functional circuit arrangement to meet the requirements and specifications. To carry out a comparison of the waveforms and circuit performance built on this work, a basic gate drive circuit is built and used at one of the university laboratories.

The gate drive circuits have a modular design and these will have a connector that groups input and output signals together of each gate drives. These were implemented in a buck converter, which have the mounting compatibily between the gate drive circuit described before.

ÍNDICE DE CONTENIDOS

RESUMEN III

ABSTRACT IV

1. INTRODUCCIÓN 1

1.1. Objetivos 2

1.2. Requisitos y Especificaciones 3

1.3. Métodos y Procedimientos 4

1.4. Estado del Arte 5

2. SEMICONDUCTORES Y CIRCUITOS DE DISPARO 6

2.1. IGBT de Potencia 6

2.1.1. Proceso de conmutación del IGBT 9

2.1.1.1. Proceso de Carga 11

2.1.1.2. Proceso de Descarga 12

2.1.2. Pérdidas en los IGBTs 14

2.1.2.1. Pérdidas de conducción 15

2.1.2.2. Pérdidas de conmutación 15

2.1.3. Dispositivo a utilizar en el trabajo 16

2.2. Tipos de Drivers 17

2.2.1. Protección sobrecorriente o cortocircuito 17

2.2.2. Bloqueo para bajo voltaje 18
2.3. Alimentación del driver 19
2.3.1. Efecto de capacitancia Miller 19
2.3.2. Inductancia parásita 20

3. CIRCUITO DISPARO BÁSICO 22
3.1. Driver HCPL-3120 23
3.2. Buffer de Corriente 26
3.3. Fuente de Poder 27
3.4. Diseño circuito disparo básico 27

4. CIRCUITO DISPARO CON AUTO-RESET 29
4.1. Driver HCPL-316J 30
4.2. Fuente de Poder 34
4.3. Sistema Auto-reset 35
4.4. Diseño circuito disparo con auto-reset 35
4.5. Funcionamiento del circuito 37
4.5.1. Funcionamiento sistema auto-reset 38

5. CIRCUITO DE PRUEBA PARA CIRCUITOS DE DISPAROS 39
5.1. Convertidor Buck 39
5.1.1. Análisis de Operación del Convertidor Buck 40
5.2. Diseño Circuito Buck de Prueba 42

6. DISEÑO Y PRUEBAS DE CIRCUITOS IMPRESOS 44
6.1. Símbolos y Plantillas Creados 45
6.2. Circuitos Impresos en Placa 46
6.3. Implementación y Montaje 48
6.4. Pruebas Realizadas 50

7. CIRCUITO DISPARO CON RESET EXTERNO **56**

7.1. Diseño Circuito con reset externo 56

8. RESULTADOS **60**

8.1. Cantos de Bajada 61

8.2. Cantos de Subida 63

8.3. Formas de Ondas Generales 65

8.4. Ciclo Trabajo de V_{CE} 68

8.5. Ciclo Trabajo de V_{GE} 69

8.6. Estado de Falla y Reset 70

9. CONCLUSIONES **74**

BIBLIOGRAFÍA **77**

A. ALTIUM DESIGNER **81**

A.1. Archivos de Proyectos Creados 81

A.2. Creación Símbolos y Plantillas 82

A.3. Diseño Tarjeta Impresa 84

B. DISEÑOS ESQUEMÁTICOS **87**

ÍNDICE DE TABLAS

2.1. Generaciones de IGBTs[23]. 8
2.2. Cuadro comparativo entre semiconductores. 9
2.3. Características del IGBT **IRG4PC40UDPBF**. 16
2.4. Tipos de drivers. 18
3.1. Características de HCPL-3120. 24
4.1. Características de HCPL-316J. 31
A.1. Descripción proyectos creados. 82

ÍNDICE DE FIGURAS

2.1. Semiconductor IGBT. 8
2.2. Curvas características del IGBT. 9
2.3. Modelo de prueba de conmutación. 9
2.4. Formas de onda de carga de voltaje y corriente de conmutación en un IGBT [4]. 10
2.5. Formas de onda de descarga de voltaje y corriente de conmutación en un IGBT [4]. 10
2.6. IGBT **IRG4PC40UDPBF**. 17
2.7. Capacitancia Miller. 20
2.8. Circuito equivalente con inductancia parásita. 21
2.9. Inductancia parásita en módulo IGBT. 21

3.1. Diagrama general del circuito disparo. 22
3.2. Diagrama funcional HCPL-3120. 23
3.3. Relación I_{OLPEAK} - V_{OL}. 24
3.4. Relación E_{SW} - R_G. 25
3.5. Compuerta lógica **CD40107B**. 26
3.6. Buffer vía compuertas NAND. 26
3.7. Convertidor **NMG0515SC**. 27
3.8. Esquemático Circuito Disparo Básico. 28

4.1. Diagrama funcional HCPL-316J. 30
4.2. Relación I_{OLPEAK} - V_{OL}. 32
4.3. Relación E_{SW} - R_G. 34
4.4. Convertidor **MGJ2D051505SC**. 34
4.5. Auto-reset vía NAND. 35
4.6. Esquemático Circuito Disparo con Auto-reset. 36
4.7. Diagrama de operación. 37

5.1. Esquema del Convertidor Buck. 40
5.2. Estados del IGBT en el convertidor buck. 41
5.3. Formas de ondas del convertidor buck. 42
5.4. Esquemático Circuito de Prueba. 42

6.1. Símbolos y Plantillas para circuito disparo básico. 45
6.2. Símbolos y Plantillas para circuito disparo con auto-reset. 45
6.3. PCB Circuito de disparo básico. 46
6.4. PCB Circuito de disparo con auto-reset. 46
6.5. PCB Circuito de prueba. 47
6.6. Circuito en placa. 48
6.7. Soldado de componentes. 48
6.8. Comparación circuito con una moneda. 49
6.9. Proceso para implementar el disipador a los semiconductores. 49
6.10. Forma de montaje del circuito de disparo. 50
6.11. Equipos utilizados para la generación de señales. 51
6.12. V_{IN} y V_{GE} en función del tiempo. 52
6.13. V_{GE}, I_L y V_{OUT} en función del tiempo. 53
6.14. V_{IN} y V_{GE} en función del tiempo. 55
6.15. V_{GE}, I_L y V_{OUT} en función del tiempo. 55

7.1. Esquemático Circuito Disparo con Reset Externo. 57

7.2. PCB Circuito de disparo con reset externo. 58
7.3. Placa del circuito disparo con reset externo. 59
7.4. Montaje de circuito disparo con reset externo al convertidor buck. . . . 59

8.1. Cantos de Bajada. 62
8.2. Cantos de Subida. 64
8.3. Formas de onda de V_{GE}, V_{CE}, I_C respectivamente. 67
8.4. Ciclo trabajo de V_{CE} de ambos circuitos en función de la frecuencia. . . 68
8.5. Comparación ciclo de trabajo V_{CE} a distintas frecuencias de operación . 68
8.6. Ciclo trabajo de V_{GE} de ambos circuitos en función de la frecuencia. . . 69
8.7. Comparación ciclo trabajo V_{CE} a distinta frecuencia de operación . . . 69
8.8. Diagrama Simulink utilizado en la dSPACE 1104. 70

A.1. Proyectos creados. 82
A.2. Símbolo NAND dual. 83
A.3. Plantilla NAND dual. 83
A.4. Plantillas de los componentes para diseño PCB. 84
A.5. Distribución de componentes. 85
A.6. Ruteo de pistas para diseño tarjeta impresa. 86

B.1. Esquemático en Altium - circuito disparo básico. 88
B.2. Esquemático en Altium - circuito disparo con auto-reset. 89
B.3. Esquemático en Altium - circuito de prueba. 90
B.4. Esquemático en Altium - circuito disparo con reset externo. 91

Capítulo 1

INTRODUCCIÓN

Los convertidores electrónicos de potencia son dispositivos que permiten llevar a cabo la conversión de energía para accionar cualquier dispositivo que necesite una distinta a la suministrada por la fuente de alimentación. Las aplicaciones de los convertidores son variadas, dependiendo del nivel de potencia requerido pueden ser: motores, trenes, transmisión de energía. Existen distintos tipos de convertidores, tales como: AC-DC o rectificadores, DC-DC, DC-AC o inversores, AC-AC, de los cuales se pueden diferenciar factores tales como: eficiencia, rendimiento, densidad de potencia, tecnología, entre otros [1].

Para llevar a cabo la conversión de energía se utilizan los dispositivos semiconductores de potencia clasificados en tres grupos: no controlados, diodos; semicontrolados, tiristores y controlados, MOSFETs, IGCT e IGBTs [2]. De los semiconductores mencionados, el IGBT es el dispositivo con mayor utilización en los convertidores de potencia de media-alta tensión [3]. Su popularidad se debe a la capacidad de bloquear altas tensiones y soportar altos niveles de corrientes en combinación con las bajas pérdidas de conmutación, conducción y bloqueo [4]. Si bien tiene bajas pérdidas, esto se debe, en parte, al circuito de disparo que inyecta el voltaje al semiconductor en cuestión. Básicamente, el desempeño del IGBT opera en dos estados de conmutación: corte y saturación. Pero en instantes en que se lleva a cabo la conmutación, el semiconductor pasa brevemente a zona lineal, donde las pérdidas son mayores en comparación a los estados de corte y saturación. Motivo por el cual, el circuito de disparo debe llevar a cabo la transición correcta de los estados mencionados anteriormente a través de la inyección de voltaje en la compuerta del IGBT.

Para optimizar el desempeño y la eficiencia de los convertidores es necesario analizar el circuito de disparo utilizado para el encendido y apagado de los semiconductores del convertidor. Lo anterior implica dar cuenta de los problemas existentes en estos circuitos como: la señal de disparo cuando sus valores máximos y mínimos no permiten el encendido o apagado del semiconductor, rangos de frecuencias soportados, pérdidas de conducción y conmutación [5].

La realización de este trabajo involucra el diseño conceptual de un circuito de disparo y su impresión en tarjeta física para realizar pruebas, y el diseño de un circuito básico utilizado actualmente en el laboratorio de la universidad. Las pruebas de los circuitos se llevan a cabo en un convertidor buck de prueba diseñado para el montaje adecuado de éstos.

1.1. Objetivos

El principal objetivo de este trabajo es llevar a cabo el diseño y construcción de un circuito de disparo para semiconductores IGBTs que sea de bajo costo, alta eficiencia, modular y con protecciones integradas. Por lo mismo, se desarrolla un diseño que facilite su conexión en distintos circuitos de potencia.

Dentro de los objetivos secundarios, se encuentran:

1. Realizar el diseño y montaje de los circuitos de disparos en un convertidor buck utilizado como circuito de prueba.
2. Medir experimentalmente factores como: desempeño y formas de onda.
3. Realizar un análisis comparativo de distintas condiciones de funcionamiento: frecuencia, ciclo de trabajo, tensión y corriente de salida, tensión de alimentación.

1.2. Requisitos y Especificaciones

En este apartado se detallan los requisitos y especificaciones que demanda este trabajo.

- Emplear un driver para el control de IGBT que permita trabajar con altos niveles de tensión. Debe ser capaz de soportar los niveles de tensión, frecuencia de conmutación en el rango de 1kHz hasta 400kHz y aislamiento que son parte fundamental y propios de este tipo de circuitos.

- Emplear una forma sencilla de conexión entre el circuito de disparo y convertidor buck. Ya que como el diseño es modular, su montaje debe ser lo suficientemente seguro frente a las altas corrientes que pueden circular por el convertidor donde se implementa.

- El diseño del circuito de disparo debe ser capaz de permitir a la salida del driver, una tensión máxima de +15V y mínima de -5V. La implementación de una fuente bipolar permite reducir las pérdidas de conmutación del semiconductor.

- El driver debe tener una respuesta menor a 150ns en el tiempo de subida como en el tiempo de bajada del IGBT para que la conmutación en altas frecuencias de operación sea rápida.

- El aislamiento del driver debe ser óptico por encima de los $1000V_{DC}$ entre las señales de entrada y salida. Favorable para las altas tensiones y ciclo de trabajo.

- El driver debe contar con las protecciones necesarias para los casos de sobrecorriente en el colector o bajo voltaje en la compuerta.

1.3. Métodos y Procedimientos

- El circuito debe contar con protecciones para sobrecorriente y bajo voltaje.
- El diseño del circuito debe ser modular.
- Reducción de costos en relación a drivers actuales en el mercado.

Contar con protecciones para sobrecorriente y bajo voltaje es el punto más relevantes de este trabajo, ya que permite diseñar un circuito que este acorde a los distintos problemas que pueden ocurrir en los sistemas de potencia. Para permitir su utilización tanto para pruebas como futuras implementaciones en sistemas de potencias, se requiere que su diseño sea modular e incluya todo lo necesario para la generación de señales hacia el IGBT. Por otro lado, para aumentar las prestaciones de éste, su valor de construcción no debe exceder el valor de otros circuitos que se venden en el mercado, por ejemplo: el driver dual SEMIKRON SKHI 23/12 R[6] que rodea el valor de 200USD.

En cuanto al procedimiento: se parte de un diseño básico, el cual consta de un driver comúnmente utilizado en el laboratorio de la universidad, que no dispone de protecciones y por lo mismo está sujeto a fallas. A partir de este diseño, se procederá a incluir mejoras en el driver utilizando uno que cumpla con los requisitos y especificaciones expuestos en el apartado anterior.

En base a estos dos circuitos de disparo se procede a realizar su montaje e implementación en el convertidor buck, diseñado para permitir la compatibilidad de montaje de los circuitos de disparos. Posteriormente, se llevan a cabo mediciones experimentales para poder determinar si el modelo desarrollado realiza el control de IGBT de manera adecuada, es por esto que se obtendrán formas de ondas de tiempos de subida y bajada en las tensiones de puerta, corriente que circula por el IGBT y voltaje colector-emisor del IGBT.

Con las mediciones realizadas se determina si efectivamente se logra, a lo largo del trabajo, cumplir con los requerimientos.

1.4. Estado del Arte

Es necesario comprender algunos conceptos básicos existentes en el diseño de circuitos de disparo, tales como: pérdidas de conmutación, transientes de voltajes, formas de ondas producidas, entre otros [5]. Por otro lado, existen problemas con éste tipo de circuito, principalmente en el encendido, apagado y los cortocircuitos producidos. Dichos problemas se pueden testear a través de pruebas realizadas al circuito de disparo [7] [8]. Cuando se realiza un circuito de disparo, se deben tener presente las corrientes parásitas que se producen producto de la alta velocidad de conmutación y manejo de potencia [9].

La protección contra cortocircuitos puede llevarse a cabo limitando la corriente de falla del IGBT a través de la reducción de la tensión de compuerta del dispositivo [10]. Además, es posible reducir las pérdidas de conmutación para los IGBTs [11] como minimizar los retardos de conmutación realizando un control de dI_C/dt y dV_{CE}/dt [12] [13]. Por otro lado, es posible tener un control del flujo de potencia en la compuerta, monitoreando la corriente de carga y descarga [14]. Cuando se trabaja en altas frecuencias, se puede tener un control de la compuerta, ayudando a la velocidad de conmutación de éste a través de control de lazo cerrado [15].

Para el diseño, se puede llevar a cabo una reducción tanto en el tamaño como en el costo de éste. Permitiendo que dicho circuito, sea capaz de producir tensiones de encendido y apagado distintas de cero para un funcionamiento adecuado del IGBT [16]. Si bien las protecciones son relevantes, es posible cumplir con la relación costo-protección, principalmente para los cortocircuitos producidos en los módulos IGBTs [17].

Capítulo 2

SEMICONDUCTORES Y CIRCUITOS DE DISPARO

En este capítulo se lleva a cabo una descripción detallada de la teoría que fundamenta a las distintas partes que conforman el trabajo. Se tratará tanto los temas IGBT de potencia como los tipos de circuitos de disparos y sus características.

2.1. IGBT de Potencia

El transistor IGBT, de las siglas "Insulated Gate Bipolar Transistor", es un dispositivo híbrido que combina características del MOSFET, que tiene una buena respuesta en frecuencia y disparo por tensión y, del BJT, el cual su encendido es por corriente y sus pérdidas por conducción son bajas. En base a estos dispositivos, se desarrolla el IGBT que reúne la facilidad de disparo del MOSFET y la capacidad de conducción de corriente de los BJT, tal como se observa en la Figura 2.1 donde C viene siendo el colector del IGBT, G la compuerta o gate y E el emisor de éste.

El primer IGBT nace con el objetivo de simplificar los circuitos de control en aplicaciones de conmutación de los transistores de potencia, de gran complejidad en los años 1970-1980. Esta generación de IGBT, si bien fue un avance en la electrónica, estaba propensa a constantes fallas, principalmente: mal apagado y bloqueo de tensión al no soportar la tensión de alimetación del convertidor. Motivo por el cual las investigaciones sobre el dispositivo crecieron a tal punto de desarrollar una 2da generación de IGBT [18].

La 2da generación de IGBT, conocida también como E-series, son dispositivos optimizados para ofrecer un voltaje de saturación VCE(sat) menor, reducir la energía de apagado en altas frecuencias y aumentar la reducción de pérdidas en la conducción y conmutación en un 30 %. El uso de esta generación de IGBT recae para aplicaciones como inversor solar, UPS, y telecomunicaciones [19].

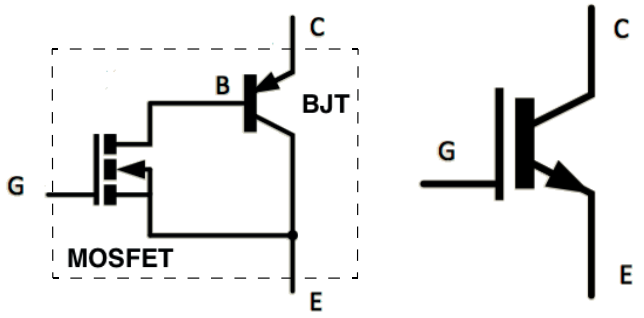
En 1992, se desarrollan los IGBTs de 3era generación que respondían a la creciente demanda de dispositivos semiconductores, ampliando su gama de aplicaciones cuando se necesite conmutación suave o resonante. Esta generación está optimizada para reducir las pérdidas tanto de conmutación como de conducción y alcanzar tensiones de 1200V y 1350V. La reducción de pérdidas alcanza el 20 % más en comparación a los IGBTs de la generación anterior. La robustez y fiabilidad también se ve mejorada debido a la ampliación de la zona de operación [20].

Posteriormente, en 1998, se desarrolla la 4ta generación de IGBTs que tiene un avance significativo en la estructura del dispositivo. Hasta la fecha no se habían realizado mejoras o modificaciones de la estructura "planar" utilizada, esta generación se modifica a una estructura 'trench". Esta estructura elimina la resistencia JFET que limitaba el flujo de corriente, además de mejoras en las pérdidas totales de potencia [21] [22].

Cerca del año 2000, se lanza la 5ta generación de IGBT donde ya se muestra una optimización en la estructura utilizada en la generación anterior, incorporando mejoras en la energía de apagado, aumento en un 30 % el flujo de corriente. Siendo muy utilizados para trabajar en altas frecuencias en aplicaciones de rayos X.

La Tabla 2.1 muestra los cambios realizados en las distintas generaciones. Actualmente ya se puede hablar de una 6ta y 7ma generación de IGBT, que muestran distintas mejores de funcionamiento y operación pero no cambios en la estructura del dispositivo.

A lo largo del proceso de desarrollo del IGBT la velocidad de conmutación ha ido en constante aumento, permitiendo que funcione a altas frecuencias del orden de centenas de kHz y corrientes del orden de la decena de amperios [24]. En la Tabla 2.2 se observan algunas características comparativas entre IGBT y los semiconductores MOSFET e BJT.



(a) Circuito equivalente del IGBT. (b) Símbolo IGBT.

Figura 2.1: Semiconductor IGBT.

	1^{th} Gen.	2^{th} Gen.	3^{th} Gen.	4^{th} Gen.	5^{th} Gen.
Familia	-	E-series	H-series	F-series	NF-series
Estructura	Planar	Planar	Planar	Trench	Trench
Tamaño Chip	12x12	12x12	12x12	9.1x11.5	9.1x11.5
$V_{CE(sat)}$	3.5V	2.8V	2.5V	1.9V	1.9V
Corriente cortocircuito	800A	800A	600A	1500A	500A

Tabla 2.1: Generaciones de IGBTs[23].

Las características del IGBT en cuanto a estados de operación, tal como se observa en la Figura 2.2, se puede dividir en tres diferentes regiones:

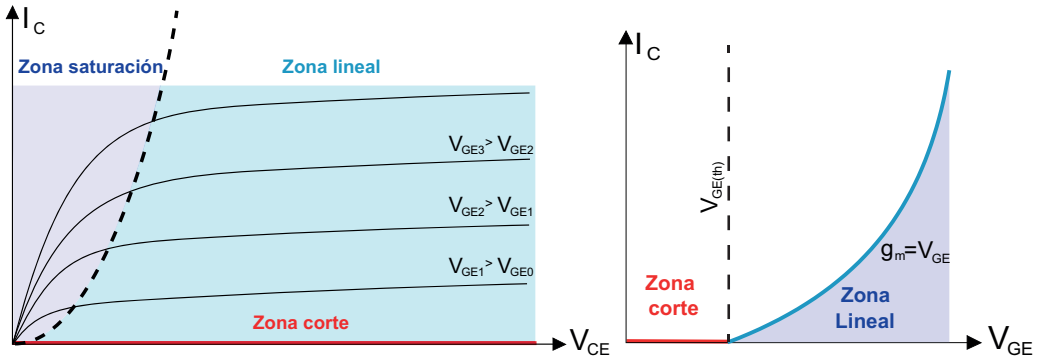
- **Corte** ($V_{GE} < V_{GE(th)}$)
  El dispositivo se encuentra apagado debido a que el voltaje compuerta-emisor (V_{GE}) no supera el voltaje umbral establecido por el fabricante ($V_{GE(th)}$). El transistor se encuentra actuando como un interruptor abierto, por lo que la corriente I_C del colector es cero.

- **Región Activa** ($V_{GE} \geqslant V_{GE(th)}$, $V_{CE} \geqslant V_{GE}$ - $V_{GE(th)}$)
  La tensión de la compuerta controla y regula la corriente por el colector, esta región es la de operación lineal o zona lineal del transistor.

- **Saturación** ($V_{GE} \geqslant V_{GE(th)}$, $V_{CE} \leqslant V_{GE}$ - $V_{GE(th)}$)
  La corriente por el colector (I_C) cambia dependiendo de las condiciones externas. El voltaje de saturación corresponde a V_{CE}. Y el transistor se encuentra actuando como interruptor cerrado.

-	BJT	MOSFET	IGBT
Tipo Control	Corriente	Voltaje	Voltaje
Tensión [V]	1000-1200	500-1000	1600-2000
Corriente [A]	700-1000	20-100	400-500
Frecuencia [kHz]	25	Hasta 400	Hasta 100
Potencia	Bajas	<10kW	media-alta

Tabla 2.2: Cuadro comparativo entre semiconductores.



(a) Característica del IGBT. (b) Caract. de transferencia del IGBT.

Figura 2.2: Curvas características del IGBT.

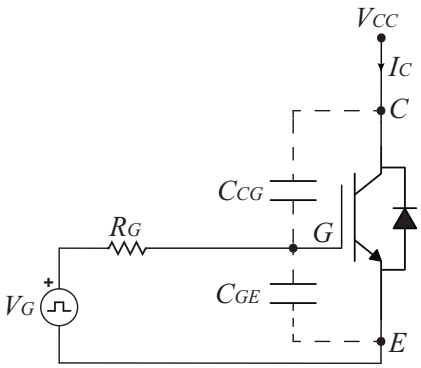


Figura 2.3: Modelo de prueba de conmutación.

2.1.1. Proceso de conmutación del IGBT

En este apartado se analiza de forma detallada el proceso de conmutación del IGBT, permitiendo entender las variables y componentes que afectan en el proceso de carga y descarga de la compuerta. Para llevar a cabo el análisis se utiliza un modelo de prueba de conmutación, mostrado en la Figura 2.3, y en la Figura 2.4 como 2.5 se muestran las curvas de carga y descarga simplificadas respectivamente.

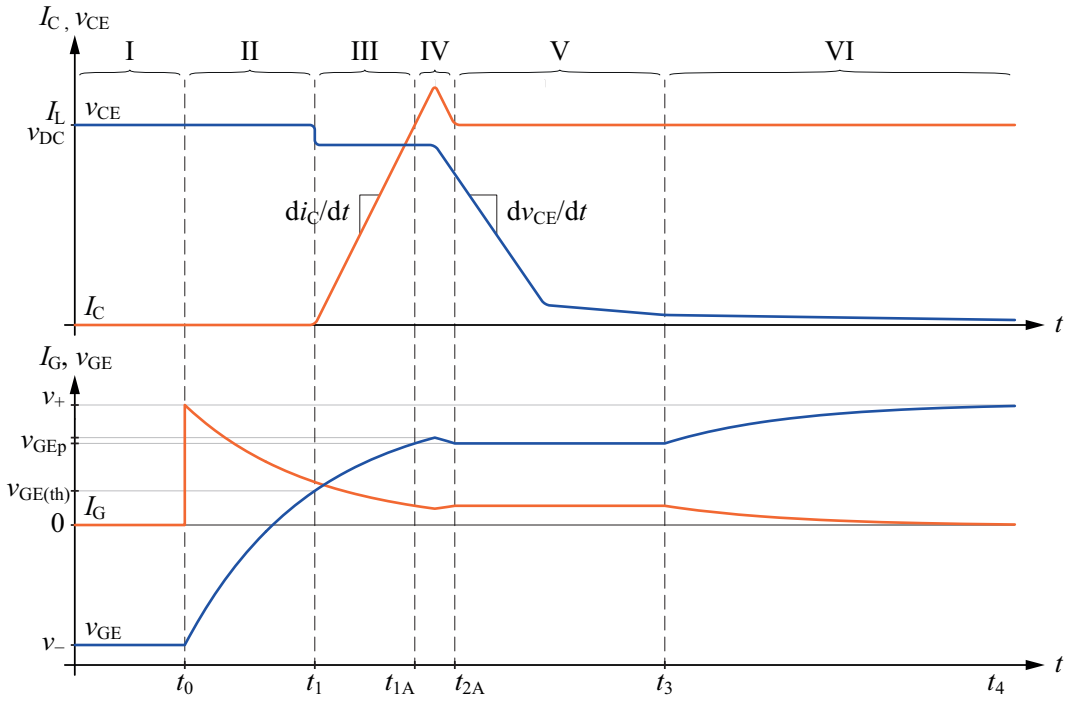


Figura 2.4: Formas de onda de carga de voltaje y corriente de conmutación en un IGBT [4].

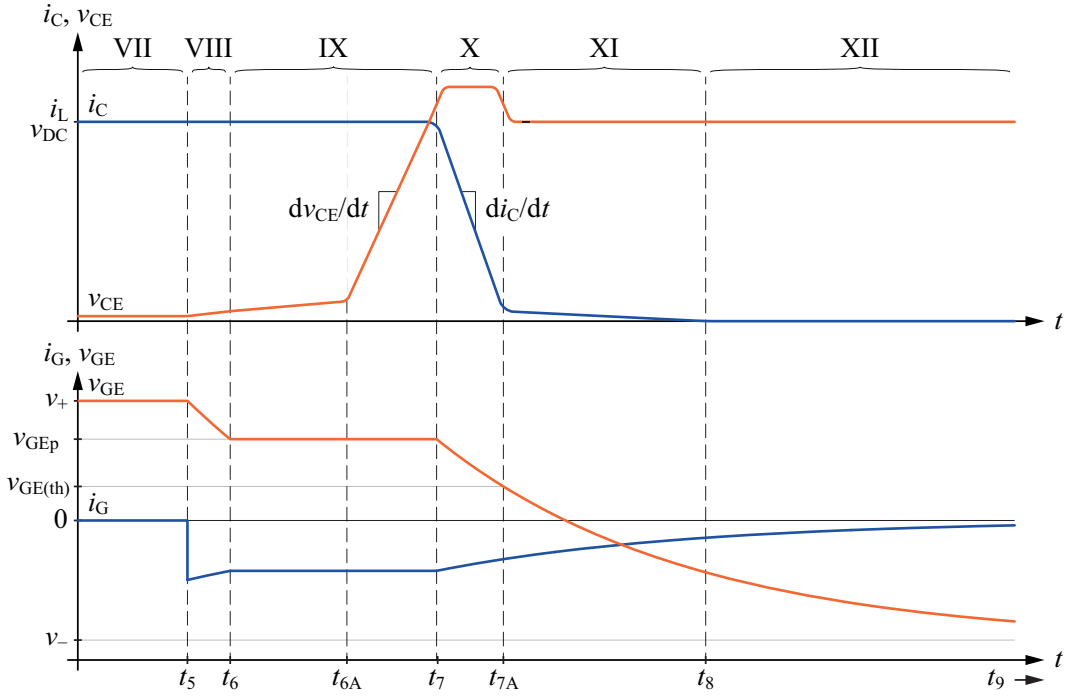


Figura 2.5: Formas de onda de descarga de voltaje y corriente de conmutación en un IGBT [4].

2.1.1.1. Proceso de Carga

I. ***Estado apagado*** ($t < t_0$)

Se asume que el IGBT se encuentra completamente apagado y la compuerta se encuentra con tensión negativa, es decir, $V_{GE} = V_G = V_-$ e $I_C = 0$. De esta forma el IGBT se encuentra bloqueando toda la tensión V_{CC} en sus terminales colector-emisor.

II. ***Tiempo carga de la compuerta*** ($t_0 \leqslant t < t_1$)

Aplicando un salto de voltaje desde $V_G = V_-$ a V_+ en $t = t_0$, se inicia el proceso de carga del IGBT a través del capacitor C_{GE} mientras C_{CG} se descarga. Usando un circuito de disparo resistivo, el proceso de carga se puede describir:

$$V_{GE}(t) = V_- + \Delta V_G(1 - e^{-(t-t_0)/\tau_G}) \tag{2.1}$$

Donde,

$$\Delta V_G = V_+ - V_- \tag{2.2}$$

$$\tau_G = R_G \cdot C_{GE} \tag{2.3}$$

mientras que el voltaje V_{GE} se eleva, la corriente de compuerta primero alcanza su valor máximo y luego comienza a decaer.

$$I_G(t) = \frac{V_+ - V_{GE}(t)}{R_G} \tag{2.4}$$

El IGBT empieza a conducir desde el momento en que la tensión V_{GE} supera el umbral $V_{GE(th)}$, por lo que la corriente por el colector sigue siendo nula.

III. ***Aumento de corriente*** ($t_1 < t < t_{1A}$)

En este caso se cumple que $V_{GE} > V_{GE(th)}$, comenzando el proceso de conducción del transistor. Así la corriente por el colector se puede describir:

$$I_C(t) = g_m \cdot (V_{GE(t)} - V_{GE(th)}) \tag{2.5}$$

Donde,

$$g_m = \frac{\Delta I_c}{\Delta V_{GE}} \tag{2.6}$$

como se observa en la Figura 2.2, es posible calcular g_m mediante la pendiente de la relación I_C - V_{GE}. Para que se produzca un aumento en la corriente del colector, es necesario que exista una caída de tensión en el voltaje V_{GE}.

IV. ***Recuperación inversa del diodo*** ($t_{1A} < t < t_{2A}$)
Como se observa en la figura 2.4, el cambio de corriente por el colector no tiene un control por lo que se produce un peak antes de llegar a su valor estacionario máximo.

V. ***Caída de voltaje*** ($t_{2A} < t < t_3$)
Una vez que la corriente alcanza su máximo valor, el IGBT permanece en operación activa y por lo mismo la corriente por el colector es prácticamente constante y el voltaje V_{GE} permanece en el valor V_{GEp}. Por otro lado la corriente por la compuerta se describe:

$$I_G = \frac{V_+ - V_{GEp}}{R_G} \tag{2.7}$$

En la práctica, esta etapa se conoce como "efecto Miller" que para el presente trabajo no es de relevancia por lo que no se realiza un análisis de éste.

VI. ***Carga de la compuerta*** ($t_3 < t < t_4$)
En esta etapa el IGBT cambia de estado desde la región activa a la región de saturación. El proceso de carga se comporta de la misma forma enunciado en la sección *II*, con la diferencia que la constante de tiempo esta dada por:

$$\tau_G = R_G \cdot (C_{GE} + C_{CG}) \tag{2.8}$$

2.1.1.2. Proceso de Descarga

VII. ***Estado encendido*** ($t \leqslant t_5$)
Se asume que el IGBT se encuentra completamente encendido y la compuerta se encuentra con tensión positiva, es decir, $V_{GE} = V_G = V_+$ e $I_G = 0$. En $t = t_5$, empieza el proceso de descarga del capacito C_{GE} ya que el circuito de disparo envía una tensión $V_{GE} = V_-$.

VIII. ***Retardo de descarga de la compuerta*** ($t_5 < t \leqslant t_6$)

El capacitor C_{GE} se empieza a descargar de la forma:

$$V_{GE}(t) = V_- - \Delta V_G(1 - e^{-(t-t_5)/\tau_G}) \tag{2.9}$$

Donde,

$$\Delta V_G = V_+ - V_- \tag{2.10}$$

$$\tau_G = R_G \cdot C_{GE} \tag{2.11}$$

mientras que el voltaje V_{GE} decae, la corriente de compuerta primero alcanza su valor máximo negativo y luego reduce su valor.

$$I_G(t) = \frac{V_+ - V_{GE}(t)}{R_G} \tag{2.12}$$

En $t = t_6$ el voltaje de compuerta decae al valor V_{GEp}, menor valor posible dada la corriente de carga, entrando en modo de operación activa. Este intervalo produce un retardo en el apagado, en el caso de un circuito de disparo resistivo se puede calcular como:

$$t_d = t_6 - t_5 = \tau_G \cdot ln\left(\frac{\Delta V_G}{V_{GEp} - V_-}\right) \tag{2.13}$$

IX. ***Subida de tensión*** ($t_6 < t < t_7$)

Mientras el voltaje V_{GE} es igual a V_{GEp}, la corriente de compuerta es constante.

$$I_G = \frac{V_- - V_{GEp}}{R_G} \tag{2.14}$$

Al ser I_G constante, se empieza a cargar la capacitancia Miller provocando que el voltaje V_{CE} empiece a subir lentamente. Cuando la tensión $V_{CE} = V_{GEp}$, C_{GC} decae a un valor de forma abrupta, ya que para valores bajos de V_{CE} mayor es C_{GC} , y en con ello V_{CE} aumenta de forma rápida. El segundo tiempo de retardo producido se puede calcular de la forma:

$$t_{dGC} = t_{6A} - t_6 = \Delta V_{CE} \cdot \frac{C_{GC}}{I_G} \tag{2.15}$$

X. ***Caída de corriente*** ($t_7 < t < t_{7A}$)

La corriente por el colector corresponde a una característica estática de transferencia y se puede definir de la misma forma como se vio en la sección III del proceso de carga. El cual su pendiente de cambio corresponde a:

$$\frac{dI_C}{dt} = g_m \cdot \frac{cV_{GE}}{dt} \approx g_m \cdot \frac{I_G}{C_{GE}} \tag{2.16}$$

Con el fin de lograr la disminución de la corriente colector en el tiempo, la caída de tensión esta presente a través de la inductancia parásita en la conmutación, por lo que el voltaje V_{CE} excede el valor de V_{CC}.

XI. ***Corriente de cola*** ($t_{7A} \leqslant t < t_8$)

En $t = t_{7A}$, la tensión de compuerta aún disminuye pero la corriente del colector I_C alcanza el nivel de corriente de cola, con lo que no se puede encender el IGBT por medio del circuito de disparo. La carga restante se ve disminuida al aplicar una tensión V_{CC} positiva en el IGBT. La rapidez con que se descarga complementamente depende de la tecnología del IGBT utilizado.

XII. ***Descarga de compuerta*** ($t_8 < t < t_9$)

El voltaje de compueta decae hasta alcanzar el valor de V_{-}. Al disponer de una tensión negativa, se previene del encendido parásito del IGBT. En este intervalo el IGBT bloquea toda la tensión de V_{CC} y esta listo para ser encendido.

2.1.2. Pérdidas en los IGBTs

Como en todo dispositivo de la electrónica, en la operación del IGBT se encuentran presentes las pérdidas de potencia. Más aun cuando se trabaja con sistemas de alta potencia, como en este trabajo, dada las altas corrientes que circulan por estos y las tensiones elevadas a las que se someten. Las pérdidas producidas se pueden dividir en dos tipos, descritas a continuación:

1. Pérdidas de conducción (P_{cond}).
2. Pérdidas de conmutación (P_{SW}).

2.1.2.1. Pérdidas de conducción

Las pérdidas de conducción son producidas durante las etapas de corte y conducción del semiconductor. Las primeras pérdidas son de pequeña magnitud por lo que se pueden despreciar, debido a que no existe un flujo de corriente circulando. Las pérdidas por conducción pueden llegar a ser muy importantes por las tensiones de saturación. En las ecuaciones (2.17) y (2.18) se formulan las ecuaciones que permiten calcular las pérdidas de conducción.

$$V_{CE} = V_{CE0} + R_{CE} I_C \tag{2.17}$$

$$P_{cond} = V_{CE} I_C = V_{CE0} I_C + R_{CE} I_C^2 \tag{2.18}$$

Siendo V_{CE} voltaje colector-emisor del IGBT, V_{CE0} la tensión V_{CE} de alimentación del transistor, I_C la corriente por el colector y R_{CE} la resistencia colector-emisor equivalente que se puede determinar a través de los datos entregados por el fabricante según la característica V_{CE}-I_C y la ecuación (2.19).

$$R_{CE} = \frac{\Delta V_{CE}}{\Delta I_C} \tag{2.19}$$

2.1.2.2. Pérdidas de conmutación

Las pérdidas de conmutación se deben al encendido (P_{on}) y apagado (P_{off}) del semiconductor, si bien el tiempo en que se llevan a cabo estas conmutaciones son pequeñas, las pérdidas son significativas dado la alta tensión y corriente existente. Cabe destacar el hecho que siempre las pérdidas de encendido son mayores que las de apagado, debido al pico de intensidad provocado por la corriente inversa del diodo complementario.

Los fabricantes de estos dispositivos especifican en la hoja de datos del componente las pérdidas producidas por la conmutación a través de gráficos, llevadas a cabo en valores determinados de V_{CE}, V_{GE} y R_G. En las ecuaciones (2.20) y (2.21) se presenta una fórmula para obtener la energía liberada en la conmutación.

$$E_{on}^* = E_{on} \cdot \frac{V_{CC}^*}{V_{CCref}} \cdot \frac{I_C^*}{I_C} \tag{2.20}$$

$$E_{off}^* = E_{off} \cdot \frac{V_{CC}^*}{V_{CCref}} \cdot \frac{I_C^*}{I_C} \tag{2.21}$$

Las variables con asterisco (*) indican el valor de tensión, corriente y energía distintos del valor nominal entregado en el gráfico, y el subíndice ref indican las que corresponden a la condición nominal. Para obtener la potencia solo basta multiplicar la energía con la frecuencia de conmutación (f_{SW}).

$$P_{SW} = f_{SW} \cdot E^*_{on} + f_{SW} \cdot E^*_{off} \tag{2.22}$$

El IGBT esta diseñado para operar en corte o saturación. Cuando se produce un cambio de estado, el semiconductor pasa de tener a no tener (o viceversa) un flujo corriente por el colector en el tiempo de nanosegundo, lo que provoca un aumento en la temperatura del semiconductor. Este aumento de temperatura se debe a la potencia disipada por el semiconductor debido a las pérdidas de conducción principalmente. Dado lo anterior, es necesario utilizar un disipador que permite estabilizar la temperatura y no alcanzar valores que el dispositivo no es capaz de soportar, aún cuando el calor es fijo ya que depende de la potencia disipada. Los disipadores están construidos con materiales de alto nivel de conducción térmica, por lo mismo se debe tener un especial cuidado en el contacto entre el componente y el disipador para optimizar la transferencia de calor, además es muy recomendable el uso de pasta termoconductora que asegura un mejor contacto.

2.1.3. Dispositivo a utilizar en el trabajo

En el trabajo se utiliza el IGBT de 4ta generación **IRG4PC40UDPBF** de International Rectifier, mostrado en la Figura 2.6. A través de la hoja de datos del fabricante [25] se realiza la Tabla 2.3 que agrupa algunos datos relevantes sobre este dispositivo.

	Parámetro	Min.	Typ.	Max.	Unidad	Condición
V_{CES}	Voltaje colector-emisor	–	–	600	V	
V_{GE}	Voltaje gate-emisor	–	–	$\pm$20	V	
$V_{CE(on)}$	Voltaje de saturación	–	1.72	2.1	V	V_{GE}=15V, I_C=20A
$V_{CE(th)}$	Voltaje Umbral	3	–	6	V	V_{CE}=V_{GE}
P_D	Potencia Disipada	–	–	160	W	T_C=25ºC

Tabla 2.3: Características del IGBT **IRG4PC40UDPBF**.



Figura 2.6: IGBT **IRG4PC40UDPBF**.

2.2. Tipos de Drivers

El driver es el encargado de producir las señales de encendido o apagado del IGBT y, por lo mismo, forma parte importante del diseño del circuito de disparo. Cabe resaltar el hecho que, en los análisis realizados en los apartados anteriores, se modeló el circuito de disparo como una fuente controlada V_G. Además se espera que éste cumpla los requerimientos y especificaciones del Capítulo 1.

Es necesario especificar algunas características del driver: primero, se debe definir qué aislamiento será adecuado para las condiciones a las que se someterá el driver. El aislamiento se puede diferenciar en dos tipos: aislado por transformador, que ofrece un manejo en la adaptación de impedancia y permite el uso de alimentación negativa que reduce el riesgo de dv/dt encendido inducido, pero está limitado en la variación del ciclo de trabajo permitiendo trabajar en valores cercanos al 50 $\%$ de éste [26], y aislamiento óptico, que dispone de aislamiento galvánico para altos voltajes entre el IGBT y el circuito de control, además de permitir la variación en el ciclo de trabajo sin limitación alguna [27], pero una de las mayores dificultades en el uso de este tipo de aislación viene siendo lo susceptible al ruido, importante si se trabaja en altas corriente y rápida conmutación [28].

En segundo lugar, se busca el driver que cumpla con las protecciones necesarias, ya que es fundamental y una de las especificaciones más relevantes para el diseño. Las protecciones pueden ser de dos tipos, descritas a continuación:

2.2.1. Protección sobrecorriente o cortocircuito

Los IGBTs pueden estar expuestos a cortocircuitos, ya sea por mala conexión, fallo propio debido a que no se lleva a cabo el cambio de estado al enviar la señal de control, mal encendido del dispositivo producto del efecto de resonancia. En el caso de existir

un cortocircuito el driver debe ser capaz de detectarlo de forma inmediata y el transistor ser apagado en el menor tiempo posible. Al producirse este cortocircuito la corriente por el colector aumenta rápidamente y, por ende, la tensión colector-emisor será mayor a la tensión de saturación del dispositivo. Dicho de otra forma, cuando se produce un alza de corriente por el colector el dispositivo desatura y $V_{CE(sat)}$ aumenta superando el umbral permitido, por lo que el driver debe enviar una señal de apagado del IGBT para no producir un daño en éste.

2.2.2. Bloqueo para bajo voltaje

Para que el funcionamiento del IGBT sea adecuado, es necesario que el voltaje de salida del circuito de disparo se encuentre por sobre cierto valor, 15V. Cuando el voltaje de salida del circuito de disparo es insuficiente, debajo de 10V, el IGBT empieza a operar en región activa. Al operar en esta región, las pérdidas son mayores en comparación a como opera en corte o saturación. Por lo tanto, cuando se encuentra con bajo voltaje de salida, el driver envía un voltaje de nivel bajo para el apagado del IGBT.

En el mercado hay drivers con distintos tipos de aislamientos, voltajes de alimentación y corriente de salida. En la Tabla 2.4, se encuentra un resumen de distintos dispositivos que pueden ser una alternativa de solución al problema expuesto.

En este caso, se selecciona el driver HCPL-316J con tiempos de bajada como de subida de 100ns. Su intensidad de corriente máxima de salida es de 2.5A. Dispone de las protecciones necesarias y un voltaje de aislación de 1200V.

	Vcc		Tiempo		Protección		Output	Voltaje
	Min.	Max.	Subida	Bajada	UVLO	Desat	Current	Aislación
HCPL-316J	15V	30V	100ns	100ns	SI	SI	2.5A	1200V
HCPL-3120	15V	30V	100ns	100ns	SI	NO	2.5A	1200V
ACPL-332J	15V	30V	50ns	50ns	SI	SI	2.5A	1200V
ACPL-P346	10V	20V	30ns	30ns	SI	NO	2.5A	891V
ACPL-K342	15V	30V	22ns	18ns	SI	NO	2.5A	1140V

Tabla 2.4: Tipos de drivers.

Si bien el ACPL-332J es una alternativa para driver seleccionado, la desventaja que tiene es que no cuenta con un buffer para las señales de control y al ser un diseño modular la relación espacio-componente es de gran importancia.

Otra alternativa utilizada actualmente es el driver HCPL-3120 con tiempos de bajada como de subida de 100ns. Su intensidad de corriente máxima de salida es de 2.5A. Este driver permite realizar una comparación teórica y funcional en base al circuito desarrollado en este trabajo.

2.3. Alimentación del driver

En el caso de un IGBT normal es recomendable utilizar una tensión de compuerta negativa para poder reducir las pérdidas de conmutación debido a la cola de corriente del apagado de dispositivo. Esta tensión ayuda a revertir rápidamente la tensión compuerta-emisor (V_{GE}) durante el apagado y, así, reducir al mínimo las pérdidas de conmutación. Otro beneficio es la mejora en el ruido de inmunidad dv/dt del IGBT ya que la capacitancia Miller puede provocar el encendido del IGBT debido a que la corriente I_{GC}, que fluye por dicha capacitancia, depende de dicha pendiente [29].

Cuando no se trabaja con una fuente dual y el apagado se lleva a cabo a 0V, disminuye la brecha entre el voltaje V_{GE} y $V_{GE(th)}$ como también la brecha entre V_{GE} e I_C [30]. En ambos casos se tiene mayor riesgo de encender el semiconductor vía parásitos, con lo que se producen dos efectos descritos a continuación:

2.3.1. Efecto de capacitancia Miller

En la Figura 2.7, se observa la capacitancia Miller (C_{CG}) que es parte de la estructura interna del IGBT. Cuando existe un cambio de estado, del encendido al apagado del IGBT, empieza a circular una corriente por la capacitancia de Miller, de la forma:

$$I_{GC} = C_{GC}\frac{dV_{CE}}{dt} \tag{2.23}$$

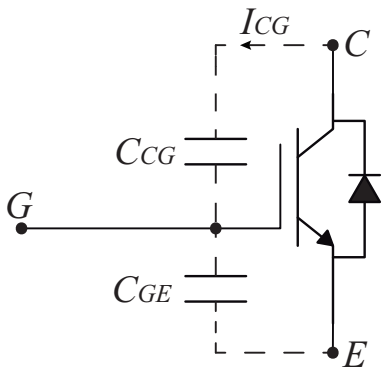


Figura 2.7: Capacitancia Miller.

Este flujo de corriente incrementa el voltaje en la capacitancia C_{GE} y, por lo mismo, el voltaje V_{GE}. Provocando en algunos casos que se encienda el dispositivo aún cuando no se envía la señal por la compuerta, solo por el hecho de que se ha superado el voltaje umbral. Éste fenómeno se conoce como disparo de Miller.

2.3.2. Inductancia parásita

Todo módulo de potencia se ve afecto a este problema debido a los terminales de alimentación y conexiones interiores del dispositivo, especialmente en el caso de dispositivos que tienen una conmutación rápida, conduciendo tensiones al interior del IGBT y diodos presentes. En la Figura 2.8 se muestra un IGBT que en sus terminales compuerta-emisor conlleva una inductancia parásita. En la práctica es mayor la complejidad de modelar esta inductancia, pero para su comprensión se expone de como una inductancia L_p.

Cuando se produce un cambio de corriente por la carga inductiva, se genera una tensión en el inductor L_p. Una corriente positiva induce una tensión positiva en caso contrario se inducirá una tensión negativa. La tensión en el inductor se obtiene de la ley de Faraday.

$$V_{L_p} = L_p \frac{di_{L_p}}{dt} \tag{2.24}$$

Debido a lo anterior, es que si se induce una tensión positiva en el inductor se reduce la tensión V_{GE}.

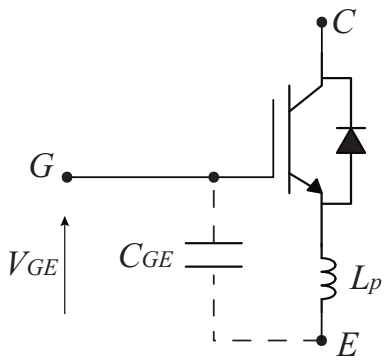


Figura 2.8: Circuito equivalente con inductancia parásita.

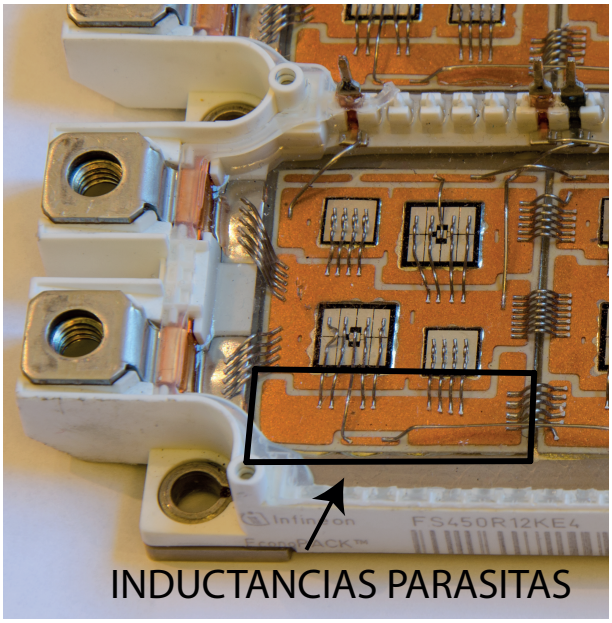


Figura 2.9: Inductancia parásita en módulo IGBT.

Capítulo 3

CIRCUITO DISPARO BÁSICO

En este capítulo se lleva a cabo el diseño del circuito de disparo básico, utilizado actualmente en el laboratorio de la universidad. En la Figura 3.1, se observa un diagrama general, con un diseño modular el cual permita su conexión en el circuito de prueba. Este circuito procesa las señales de entrada a través del driver en conjunto con la fuente y, así, obtiene las señales de salida deseadas para el funcionamiento del IGBT.

Su diseño se divide en dos partes: primero, se desarrolla una parte teórica del funcionamiento en conjunto con la investigación de componentes a utilizar. Segundo, se procede a llevar a cabo el diseño del circuito para su realización en Altium Designer.

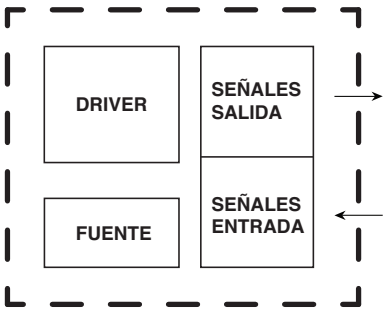


Figura 3.1: Diagrama general del circuito disparo.

3.1. Driver HCPL-3120

Este driver pertenece al fabricante Avago Technologies y es utilizado comúnmente para circuitos de disparos de MOSFET o IGBT que permiten el control de máquinas o inversores. Tal como se observa en la Figura 3.2, este circuito integrado consta de 8 pines, aislamiento óptico y montaje superficial con empaquetado DIP. Donde ANODE es el ánodo del LED, CATHODE es el cátodo del LED, V_{CC} la tensión positiva de salida, V_{EE} la tensión negativa de salida y V_O la tensión de compuerta.

Este driver no cuenta con protección para sobrecorriente o cortocircuito, en cambio, cuenta con protección UVLO (Baja Tensión de Bloqueo) la que protege al semiconductor cuando la tensión de salida del driver se ve disminuida por debajo de 10V.

Se debe tener algunas consideraciones en cuanto al driver utilizado. Es necesario calcular la resistencia de la compuerta (R_G), que limita la corriente de entrada al IGBT, y las pérdidas producidas en éste. Para llevar a cabo lo anterior se utilizan datos relevantes del driver en la Tabla 3.1, los cuales fueron obtenidos de la hoja de datos entregada por el fabricante [31].

En base a los datos entregados se realiza:

1. **Cálculo R_G.**

$$R_G = \frac{V_{CC} - V_{EE} - V_{OL}}{I_{OLPEAK}} \tag{3.1}$$

En primera instancia, se deben definir los valores de voltajes de salida del circuito

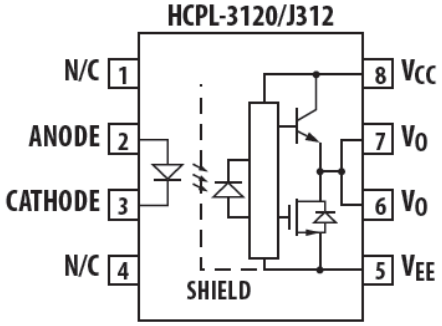


Figura 3.2: Diagrama funcional HCPL-3120.

	Parámetro	Min.	Typ.	Max.	Unidad	Condición
I_F	Corriente entrada LED	7	–	16	mA	
V_F	Voltaje entrada LED	1.2	1.5	1.8	V	
D	Ciclo trabajo LED	–	–	80	%	
I_{CC}	Corriente Alimentación	–	2.5	5	mA	I_F = 7 a 16mA
$V_{CC} - V_{EE}$	Voltajes de Alimentación	0	–	35	V	
I_{OLPEAK}	Corriente peak salida	–	–	2.5	A	

Tabla 3.1: Características de HCPL-3120.

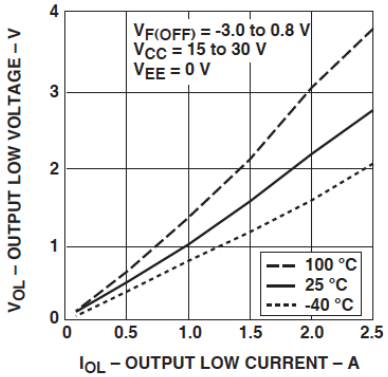


Figura 3.3: Relación I_{OLPEAK} - V_{OL}.

de disparo. Dicho esto, se deben establecer el valor positivo y negativo de tensión que permitan el encendido y apagado del IGBT.

$$V_{CC} = 15V \;\; y \;\; V_{EE} = 0V \tag{3.2}$$

Segundo, I_{OLPEAK} representa la corriente máxima de salida del driver. La cual corresponde a 2.5A. Con el dato de la corriente y, a través de la Figura 3.3, se obtiene el valor de V_{OL} que viene siendo 2 Volt.

Por lo tanto,

$$R_G = \frac{15 - 0 - 2}{2{,}5} \approx 5[\Omega] \tag{3.3}$$

2. **Cálculo potencia disipada**

$$P_T = P_I + P_O \tag{3.4}$$

$$P_I = I_F \cdot V_F \cdot D \tag{3.5}$$

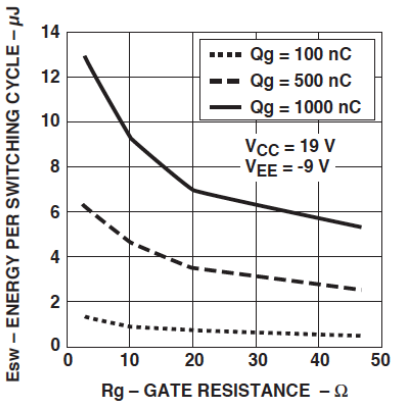


Figura 3.4: Relación E_{SW} - R_G.

$$P_O = P_{cond} + P_{SW} = I_{CC} \cdot (V_{CC} - V_{EE}) + E_{SW} \cdot f_{SW} \tag{3.6}$$

Donde P_T corresponde a las pérdidas totales, P_I pérdidas de entrada, P_O pérdidas de salida, E_{SW} energía de conmutación y f_{SW} frecuencia de conmutación. Consideramos para el caso de cálculos los valores máximos, ya que, en parte, son el peor escenario posible.

$$P_I = 16mA \cdot 1{,}8V \cdot 0{,}8 = 23mW \tag{3.7}$$

$$P_O = 5mA \cdot 15 + E_{SW} \cdot f_{SW} \tag{3.8}$$

Para obtener las pérdidas de salida, falta obtener el valor de la energía de conmutación. Con el dato de R_G obtenido anteriormente, y la Figura 3.4, es posible obtener E_{SW}.

Como se observa en la Figura 3.4, la energía depende inversamente a la resistencia R_G, por lo que se prefiere utilizar un valor de 10 [Ω] para disminuir la energía disipada en la conmutación. Además, para poder obtener la energía de conmutación en base a los voltajes definidos en la ecuación (3.2) es necesario aplicar la siguiente relación:

$$E^*_{SW} = E_{SW} \cdot \frac{(V_{CC} - V_{EE})^*}{(V_{CC} - V_{EE})_{ref}} \tag{3.9}$$

donde las variables en asterisco (*) indican los valores distintos del nominal entregados en el gráfico, y con subíndice ref las que corresponden a la condición nominal.

3.2. Buffer de Corriente

Es necesario la implementación de un buffer en el pin ANODE del HCPL-3120 para proveer la corriente necesaria por el diodo de entrada del optoacoplador. Lo anterior se debe a que un buffer es un dispositivo que en su forma más sencilla funciona como seguidor de voltaje. Por consiguiente, el voltaje y la corriente no disminuyen en el circuito, ya que éste toma la corriente de la fuente de alimentación del operacional y no de la señal que se está introduciendo, por lo que si una señal llegara con poca corriente, el circuito seguidor compensaría esa pérdida con la fuente de alimentación del amplificador operacional, ya sea éste unipolar o bipolar.

Para llevar a cabo este buffer se utiliza la compuerta lógica **CD40107B** de Texas Instruments [32], el cual es dual con dos entradas y dos compuertas NAND buffer/driver independientes. Tal como se observa en la Figura 3.5.

A través de estas compuertas es posible llevar a cabo la construcción del buffer AND, tal como se observa en la Figura 3.6. La compuerta lógica es de colector abierto, característica que permite que la corriente sea drenada directamente de la fuente y no a través del buffer. Por lo que se debe implementar una resistencia de pull-up a la salida de éste, el cual genera el estado negado a la salida y es el encargado de entregar la corriente necesaria al diodo. Sin ella el circuito quedaría abierto.

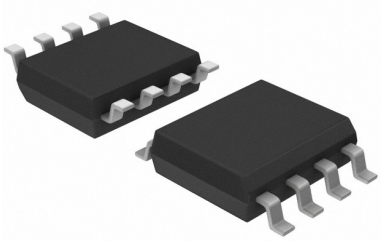


Figura 3.5: Compuerta lógica **CD40107B**.

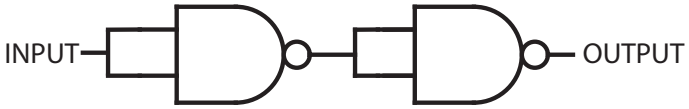


Figura 3.6: Buffer vía compuertas NAND.



Figura 3.7: Convertidor **NMG0515SC**.

3.3. Fuente de Poder

El convertidor aislado **NMG0515SC** de Murata Power Solutions cumple con los requisitos establecidos en cuanto a las tensiones de salida, generando +15V y 0V. En la Figura 3.7 se observa el convertidor, el cual es de montaje con orificios pasantes, tensión de entrada $4.5 \rightarrow 5.5$Vdc, tensión de aislamiento 1kVdc, potencia 2W y encapsulado SIP.

Una características de que el convertidor sea aislado, es que permitirá separar las señales de control con las de potencias generadas. Si no existe aislamiento, las señales de control entrantes en el convertidor no serían del valor deseado, dado que se produciría distorsión con los ciclos de trabajos en las señales de control y afectaría a la generación de voltajes para el funcionamiento del IGBT.

3.4. Diseño circuito disparo básico

Una vez definidos los componentes a utilizar para la generación de distintas señales, se deben establecer algunos aspectos relevantes en cuanto al diseño.

1. Se dispondrá de un LED, conectado a la alimentación del circuito, el cual permitirá identificar si el circuito se encuentra conectado a la fuente de alimentación.

2. El conector es de 1 columna con 10 pines y separación de 2.54mm entre cada pin. Acá se agrupan tanto las señales de control como alimentación del IGBT.

En la Figura 3.8 se observa el diseño esquemático para el circuito disparo básico.

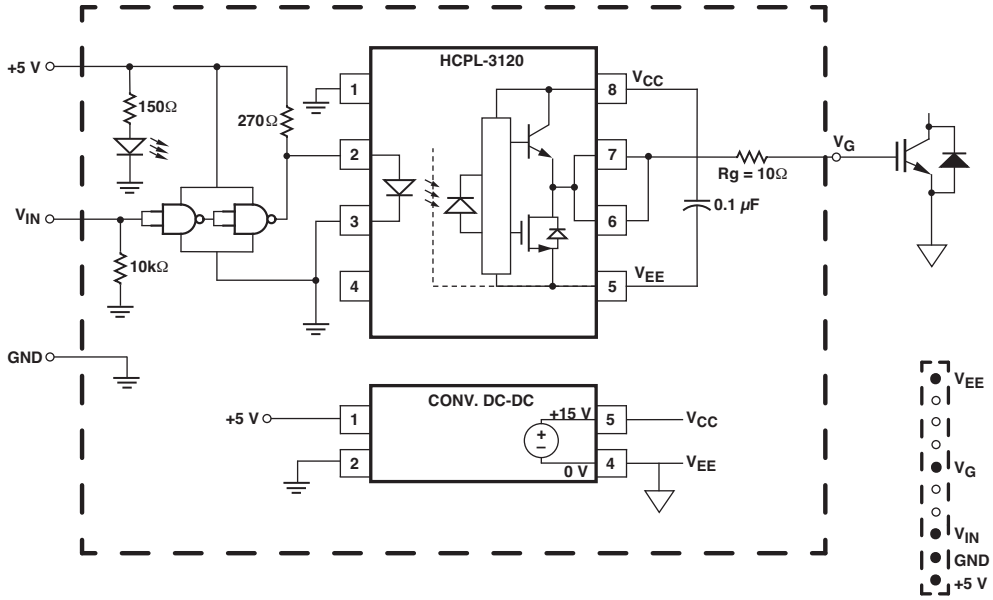


Figura 3.8: Esquemático Circuito Disparo Básico.

Se deben tener presentes algunas consideraciones en el diseño del esquemático.

- Se utiliza un capacitor 0.1 [μF] entre V_{CC} y V_{EE} para atenuar el ruido.
- El LED utilizado, para la alimentación, es de Avago Technologies, con tensión directa de 2.2V. Para su funcionamiento es necesario conectar en serie una resistencia que limite la corriente que pasa por éste. En cuanto al valor de la resistencia, debemos utilizar el dato de corriente entregado por el fabricante en la hoja de datos[33] el cual tiene por valor 20mA. Por lo tanto, la resistencia se calcula de la siguiente forma:

$$R_{LED} = \frac{+5V - 2{,}2V}{20mA} \approx 150[\Omega] \tag{3.10}$$

- En el buffer, se utiliza una resistencia de 270$[\Omega]$ a la salida, actuando como pull-up de la señal lógica. Este valor es el recomendado por el fabricante del driver.
- La línea segmentada que rodea el circuito indica la parte modular del diseño y la línea segmentada, ubicada a la derecha inferior, indica el conector y la distribución de señales.

Capítulo 4

CIRCUITO DISPARO CON AUTO-RESET

En este capítulo se realiza el diseño conceptual y teórico del circuito de disparo con auto-reset.

Al igual que en el circuito de disparo básico, la Figura 3.1 muestra el diagrama general del diseño, no obstante, éste dispondrá de distintos componentes, ya que debe contar con protecciones adicionales. Su realización se divide en dos partes: primero, se lleva a cabo un análisis de los distintos componentes a utilizar en en el circuito de disparo, permitiendo encontrar factores relevantes tales como las pérdidas existentes, formas de conexión y el funcionamiento de ellos. Segundo, se procede a llevar a cabo el diseño del circuito para su fabricación utilizando Altium Designer.

Las protecciones incorporadas corresponden a la protección de sobrecorriente en el colector y bajo voltaje en la compuerta. Por otro lado existen diferencias, en comparación al circuito disparo básico, en componentes a utilizar como la fuente de alimentación, buffer para la incorporación de señales de control reset y falla.

4.1. Driver HCPL-316J

Este driver pertenece al fabricante Avago Technologies y es de mayor complejidad que el HCPL-3120. Tal como se muestra en la Figura 4.1, este circuito integrado consta de 16 pines, opto-acoplado y posee montaje superficial con empaquetado SO-16. Donde V_{IN+} es el voltaje positivo de control, V_{IN-} voltaje negativo de control, V_{CC1} tensión de alimentación, $GND1$ Tierra, $\overline{RESET}$ entrada para reset ante falla, $\overline{FAULT}$ salida de falla, V_{LED1+} tensión ánodo del LED 1, V_{LED1-} tensión cátodo del LED 1, V_E tensión común (emisor del IGBT), V_{LED2+} tensión ánodo del LED 2, $DESAT$ voltaje de entrada para desaturación (colector del IGBT), V_{CC2} tensión positiva de salida, V_C voltaje de colector de salida de pull-up, V_{OUT} voltaje de salida del driver (compuerta del IGBT), V_{EE} tensión negativa de salida.

Este circuito contiene protecciones de sobrecorriente y bloqueo para bajo voltaje. Cuando se activan dichas protecciones el dispositivo envía una señal de apagado suave para no provocar daño al semiconductor en cuestión. Debido a las protecciones, la cantidad de pines que dispone este driver es mayor en comparación al utilizado en el circuito disparo básico.

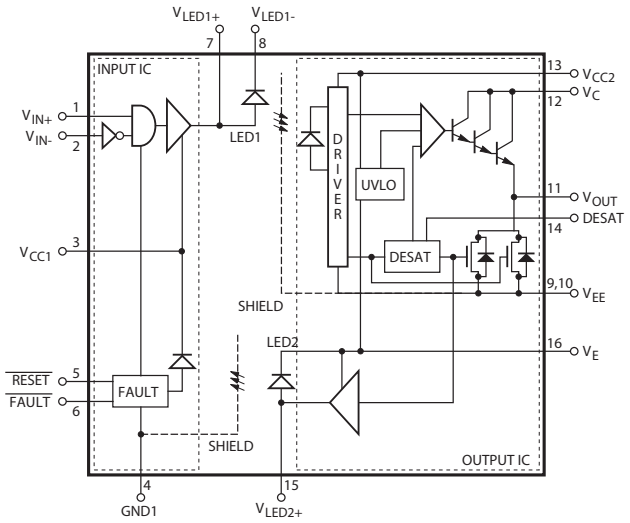


Figura 4.1: Diagrama funcional HCPL-316J.

	Parámetro	Min.	Typ.	Max.	Unidad	Condición
V_{CC1}	Voltaje alimentación	4.5	–	5	V	
$(V_{CC2} - V_{EE})$	Total voltaje salida	15	–	30	V	
$(V_{CC2} - V_E)$	Voltaje positivo salida	15	–	30-(V_E-V_{EE})	V	
$(V_E - V_{EE})$	Voltaje negativo salida	0	–	15	V	
V_{DESAT}	Voltaje desaturación	6.5	7	7.5	V	
I_{CC1}	Corriente entrada	–	11.5	16.5	mA	$\frac{I_{CC1H}+I_{CC1L}}{2}$
I_{CC2}	Corriente salida	–	2.5	5	mA	$V_{OUT}open$
I_{OLPEAK}	Corriente peak salida	–	–	2.5	A	
I_{CHG}	Corriente carga C_{BLANK}	-0.13	-0.25	-0.33	mA	T_A 25-100º

Tabla 4.1: Características de HCPL-316J.

Al existir una falla por sobrecorriente o bajo voltaje el driver es capaz de apagarse de forma autónoma, quedando en estado de falla. Para volver a estado de operación normal del driver, se debe enviar una señal por el pin $\overline{RESET}$. Esta característica nos permite tener un control externo de éste, ventaja relevante al momento de trabajar con altos voltajes y corrientes que circulan por el convertidor.

Es necesario calcular la resistencia de compuerta (R_G) que limita la corriente de entrada al IGBT, circuito desaturación y las pérdidas producidas en éste. En la Tabla 4.1 se adjuntan datos relevantes sobre el driver, los cuales fueron obtenidos en la hoja de datos [34] entregada por el fabricante.

En base a los datos entregados se realiza:

1. **Cálculo R_G.**

$$R_G = \frac{V_{CC2} - 1 - (V_{EE} + V_{OL})}{I_{OLPEAK}} \tag{4.1}$$

   En primera instancia, debemos recordar la tensión positiva y negativa de salida que se especifica en los requerimientos y especificaciones para un correcto funcionamiento del IGBT.

$$V_{CC2} = 15V \; y \; V_{EE} = -5V \tag{4.2}$$

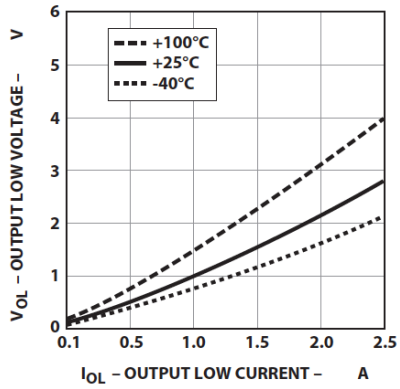


Figura 4.2: Relación I_{OLPEAK} - V_{OL}.

Segundo, I_{OLPEAK} es conocido y a través de éste más la Figura 4.2, es posible obtener el valor de V_{OL} que viene siendo 2V. Por lo tanto,

$$R_G = \frac{15 - 1 - (2 + (-5))}{2} \approx 8{,}5[\Omega] \tag{4.3}$$

Al igual que como se seleccionó con el driver anterior, la resistencia R_G a utilizar es de 10[Ω]. Al disponer de ambos driver con la misma resistencia de compuerta, las comparaciones realizadas estarán sujetas a una misma condición.

2. **Circuito desaturación**

   Se realiza un circuito que permita un óptimo funcionamiento de la protección por sobrecorriente. Tal como se describe en el marco teórico acerca de esta protección, cuando ocurre falla, la tensión colector-emisor del IGBT empieza a aumentar por sobre cierto umbral permitido. Con lo que el semiconductor debe ser apagado de forma instantánea para no provocar daño en él.

   Cuando el IGBT es encendido, este circuito debe permanecer desactivado para permitir que la tensión colector sea más baja que el umbral. El tiempo en que debe permanecer desactivado se conoce como “tiempo muerto DESAT” el cual se calcula utilizando la ecuación (4.4).

$$t_{BLANK} = C_{BLANK}\frac{V_{DESAT}}{I_{CHG}} \tag{4.4}$$

Por datos del fabricante se recomienda el uso del condensador (C_{BLANK}) de valor 100pF. Por lo tanto,

$$t_{BLANK} = 100pF\frac{7V}{25mA} \approx 2{,}8[\mu seg] \tag{4.5}$$

Este resultado indica que si el driver se encuentra en falla DESAT y se vuelve a enviar una señal de control para el encendido del semiconductor, éste apagará de forma suave el IGBT en el transcurso de 2.8 [μseg] como método de protección.

3. **Cálculo potencia disipada.**

$$P_T = P_I + P_O \tag{4.6}$$

$$P_I = I_{CC1} \cdot V_{CC1} \tag{4.7}$$

$$P_O = P_{cond} + P_{SW} = I_{CC2} \cdot (V_{CC2} - V_{EE}) + E_{SW} \cdot f_{SW} \tag{4.8}$$

Donde P_T corresponde a las pérdidas totales, P_I pérdidas de entrada, P_O pérdidas de salida, E_{SW} energía de conmutación y f_{SW} frecuencia de conmutación. Consideramos para el caso de cálculos los valores máximos, ya que, en parte, son el peor escenario posible. Por lo tanto,

$$P_I = 16{,}5mA \cdot 5{,}5V = 90{,}8mW \tag{4.9}$$

$$P_O = 5mA \cdot 20V + E_{SW} \cdot f_{SW} \tag{4.10}$$

El valor de E_{SW} se obtiene a través de la Figura 4.3 en conjunto con el valor de R_G obtenido en el punto anterior. Por último, para obtener la energía en base a los voltajes seleccionados en la ecuación (4.2) se debe aplicar la relación V_{CC2}/V_{EE} adecuada para escalar los valores a los datos seleccionados.

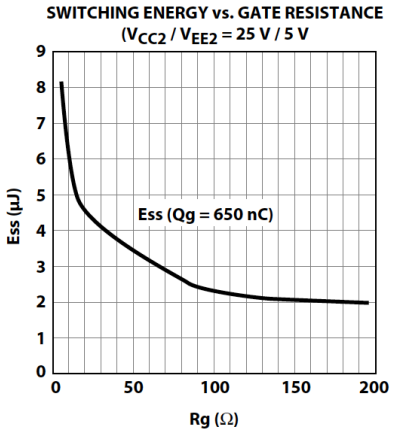


Figura 4.3: Relación E_{SW} - R_G.



Figura 4.4: Convertidor **MGJ2D051505SC**.

4.2. Fuente de Poder

El convertidor aislado **MGJ2D051505SC** de Murata Power Solutions cumple con los requisitos establecidos en cuanto a las tensiones de salida, generando +15V y -5V. En la Figura 4.4 se observa el convertidor, el cual es de montaje con orificios pasantes, tensión de entrada 4.5 $\rightarrow$ 5.5Vdc, tensión de aislamiento 5200V, potencia 2W y encapsulado SIP.

Este convertidor también es aislado y dispone de mayor aislamiento en comparación con el utilizado en el diseño del circuito de disparo básico.

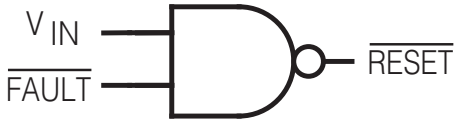


Figura 4.5: Auto-reset vía NAND.

4.3. Sistema Auto-reset

En este diseño se utiliza el mismo buffer seleccionado en el circuito de disparo básico [32]. Su implementación se lleva a cabo para producir un sistema de auto-reset para el driver, en la Figura 4.5 se muestra la forma en cómo se implementó.

La utilización de un NAND para la implementación es debido a que tanto la señal de $\overline{FAULT}$ como $\overline{RESET}$ son negadas. Si quisiéramos procesar dichas señales en un controlador, es de uso cotidiano el valor ”1” lógico como encendido y ”0” como apagado. Este circuito cumple la función de enviar de manera automática una señal que permita el reset del driver ante una falla.

Más adelante se explica de forma detallada el funcionamiento del sistema auto-reset. Dado que es necesario conocer el circuito en donde se encuentra implementado.

4.4. Diseño circuito disparo con auto-reset

Definidos los componentes a utilizar para la generación de distintas señales, se deben establecer algunos aspectos relevantes en cuanto al diseño:

1. Se dispondrá de dos LED. Uno que permita identificar si el circuito está conectado a la fuente de alimentación y otro conectado a la salida del pin $\overline{FAULT}$ para detectar cuando el circuito entra en falla.

2. El conector utilizado es idéntico al del circuito de disparo básico, permitiendo la compatibilidad de ambos circuitos. Con 1 fila de 10 pines con separación 2.54mm entre cada pin.

En la Figura 4.6 se observa el diseño esquemático para el circuito de disparo con auto-reset.

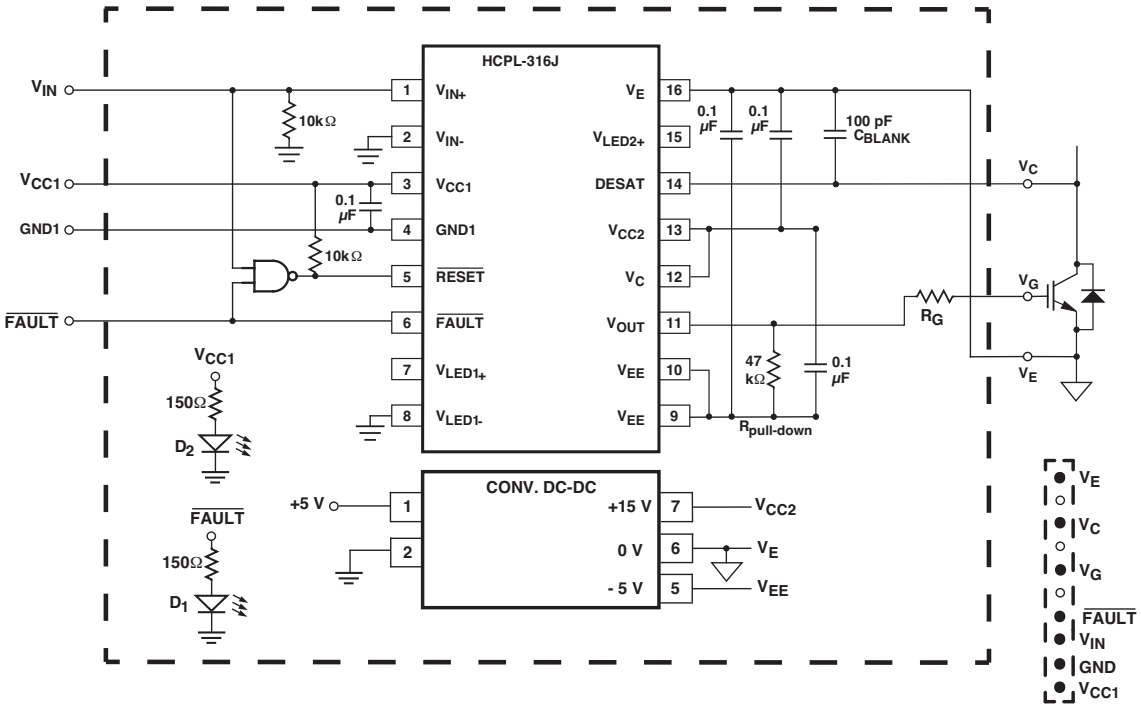


Figura 4.6: Esquemático Circuito Disparo con Auto-reset.

Se deben tener presentes algunas consideraciones en el diseño del esquemático.

- Los capacitores de 0.1[μF] permiten atenuar el ruido existente en las señales.
- La resistencia de 47kΩ conectada entre V_{OUT} y V_{EE} se conoce como resistencia de pull-down, y permite anclar el circuito cada vez que se produce un encendido del IGBT. Dicho de otra forma, al encender el semiconductor existe un tiempo en que el circuito no se encuentra conectado a tierra por lo que con esta resistencia se aterriza el circuito.
- A la salida de cada NAND, se coloca una resistencia de 10kΩ que cumple la función de pull-up para la señal proveniente del buffer de corriente.
- Los LED utilizados son idénticos al del circuito disparo básico, por lo que el valor de la resistencia se obtiene de la ecuación (3.10).
- La línea segmentada que rodea el circuito indica la parte modular del diseño. Por otro lado, la línea segmentada, al inferior derecho, indica el conector y la

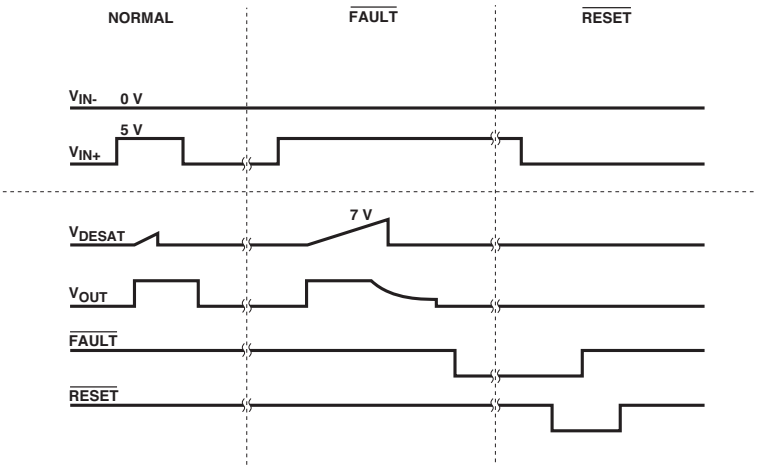


Figura 4.7: Diagrama de operación.

distribución de éste.

4.5. Funcionamiento del circuito

Como se observa en la Figura 4.7, se distinguen 3 etapas de funcionamiento del circuito disparo con auto-reset.

1. **Normal**
   Esta condición es de operación normal del driver. El voltaje desaturación no supera el umbral establecido y, por lo mismo, la señal de falla se encuentra en "1". Ya que tanto falla como reset son negados. Por otra parte, al no existir falla, la tensión de salida tiene la forma de onda adecuada para el encendido y apagado del semiconductor.

2. **Falla**
   En este caso el voltaje desaturación supera el umbral establecido, con lo que la tensión V_{OUT} se apaga lentamente. Una vez que se apaga el IGBT, el driver se retro-alimenta con una señal de falla cambiando su estado a "0".

3. **Reset**
   En modo falla, se debe enviar una señal lógica "0" al pin $\overline{RESET}$ para poder volver al funcionamiento normal del circuito. No obstante, para que ocurra dicho

proceso la tensión desaturación debe ser menor al umbral, ya que, en caso contrario, se encenderá el circuito e instantáneamente volverá a estado de falla.

4.5.1. Funcionamiento sistema auto-reset

Al momento que el driver entra en estado de falla, es necesario enviar una señal de control por el pin $\overline{RESET}$ para volver a estado de operación normal del driver. El sistema auto-reset tiene por función llevar a cabo de manera autónoma el envío de la señal de control a dicho pin, realizando una comparación entre el pin $\overline{FAULT}$ y la señal de control del driver.

Capítulo 5

CIRCUITO DE PRUEBA PARA CIRCUITOS DE DISPAROS

En este capítulo se diseña e implementa un circuito buck que permita llevar a cabo las pruebas de los circuitos de disparo diseñados. Para permitir el montaje, el circuito a diseñar debe ser compatible en sus conexiones con los circuitos de disparos.

5.1. Convertidor Buck

Los convertidores DC-DC son circuitos electrónicos que transforman señal continua, ya sea tensión o corriente, en una señal continua de distinto valor y mejoran el manejo de potencias. Existen varios tipos de convertidores DC-DC, siendo estos: reductor, elevador y reductor-elevador. En los tres tipos de convertidores mencionados, siempre se encuentran presente pérdidas debido a la utilización de un semiconductor que conmuta. Para el desarrollo del trabajo se utilizó un convertidor buck o reductor.

Un convertidor buck solo puede producir un voltaje más bajo que el de entrada, de ahí su nombre de reductor, éste consta de un IGBT que actúa como switch que conmuta a una frecuencia f=1/T, un diodo y un filtro pasa bajo que permite regular la tensión de salida. En la Figura 5.1 se presenta el esquema básico de este convertidor.

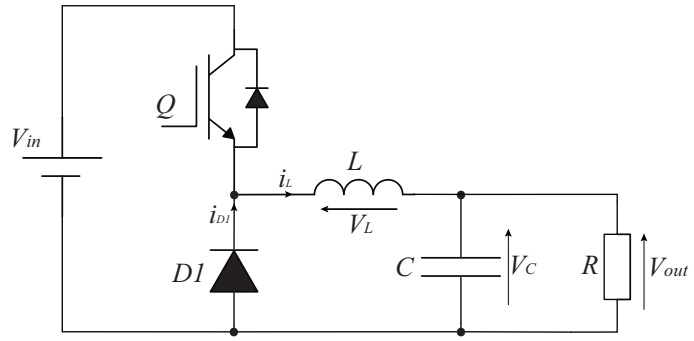


Figura 5.1: Esquema del Convertidor Buck.

Donde:

- V_{in}: Voltaje de alimentación.
- V_{out}: Voltaje de salida.
- Q: Señal de control para encendido y apagado del IGBT.
- $D1$: Diodo de potencia.
- L: Inductor.
- C: Capacitor.
- R: Resistencia de carga.

5.1.1. Análisis de Operación del Convertidor Buck

El modo de conducción continua se da cuando la corriente por el inductor L en todo el período de conmutación (T), no se anula existiendo en todo instante una corriente distinta de cero que circula por el inductor. La relación entre el voltaje de entrada y de salida está dado por la ecuación (5.1), donde D es el ciclo de trabajo del semiconductor, que es dado en la ecuación (5.2).

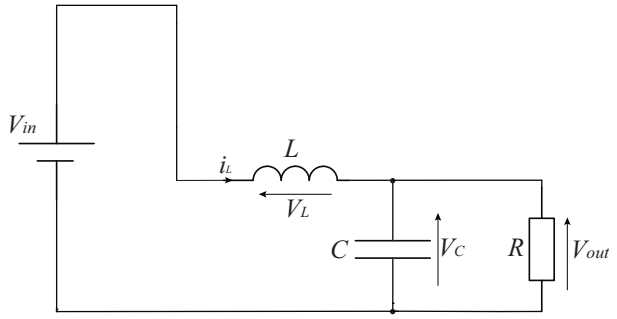
$$V_{out} = D \cdot V_{in} \tag{5.1}$$

$$D = \frac{T_{ON}}{T} \tag{5.2}$$

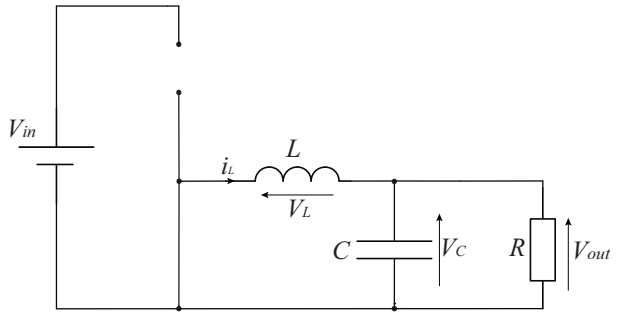
se observa que el voltaje de salida depende directamente del ciclo de trabajo del dispositivo, cumpliéndose así:

$$T_{ON} < T \quad ; \quad V_{out} < V_{in} \tag{5.3}$$

Para comprender las formas de ondas que se producen en este convertidor es necesario analizar los dos estados en que se encuentra el IGBT. Primero, cuando se encuentra en estado de operación (Q = 1) la entrada provee de energía a la salida a través del inductor, siendo su voltaje la diferencia entre V_{IN} y V_{OUT}, al proveer de energía la corriente se eleva linealmente a medida que el semiconductor se mantenga en este estado. Segundo, cuando se encuentra apagado (Q = 0) la corriente sigue fluyendo en el mismo sentido, pero al no estar conectada la entrada, el diodo completa la dirección de la corriente; así, éste es llamado diodo de circulación libre. Durante este período de apagado el voltaje a la salida viene siendo el inverso del voltaje en el inductor, por lo que la corriente empieza a decrecer de forma lineal. En las Figuras 5.2 y 5.3 se observan los estados del IGBT y las formas de ondas respectivamente.



(a) Encendido Q = 1.



(b) Apagado Q = 0.

Figura 5.2: Estados del IGBT en el convertidor buck.

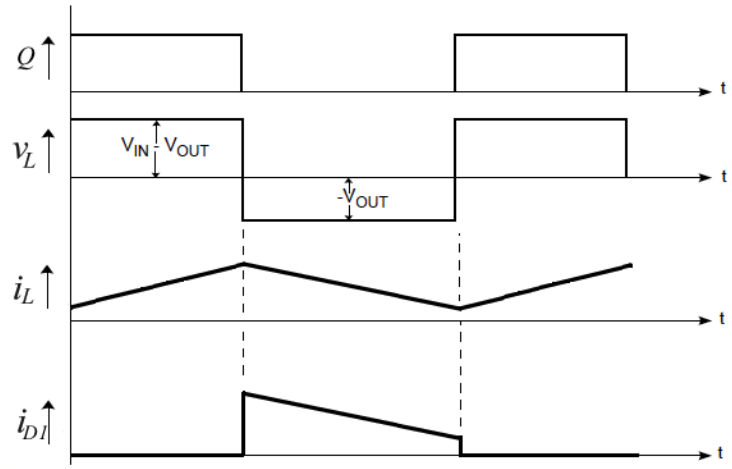


Figura 5.3: Formas de ondas del convertidor buck.

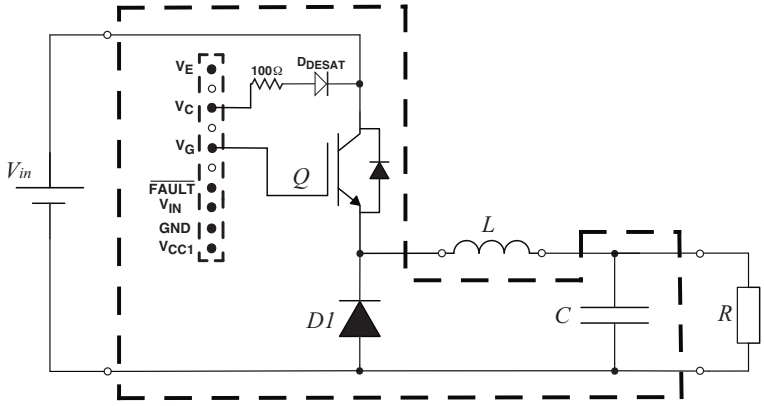


Figura 5.4: Esquemático Circuito de Prueba.

5.2. Diseño Circuito Buck de Prueba

En la Figura 5.4 se observa el diseño del circuito buck de prueba. Además se mencionan condiciones de conexión del circuito.

- La línea segmentada indica el circuito que se procederá a imprimir en placa. La fuente de alimentación, el inductor y la carga resistiva no están incluidos en la PCB debido al tamaño de éstos, por lo que se utilizan conectores para poder implementarlos al convertidor.
- El circuito buck de prueba debe contemplar el conector hembra al cual se van a conectar los circuitos de disparos, por lo que la distribución de las señales permanece igual a como se estableció en dichos circuitos.

- Es necesario disponer de una resistencia de 100Ω y un diodo DESAT el cual monitorea el voltaje V_{CE} del IGBT, necesarios para el circuito de disparo con auto-reset.
- El diodo D1 utilizado en el convertidor es del fabricante Fairchild Semiconductor modelo **RURG3060** 600V/30A.
- Los valores de los componentes externos al PCB son: L = 30mH, C = 1000μF, R = 30Ω.

Capítulo 6

DISEÑO Y PRUEBAS DE CIRCUITOS IMPRESOS

Como software de diseño de circuitos se utilizó Altium Designer. Altium, es un paquete de software para la automatización de diseño de placa de circuitos impresos. En este capítulo se muestran los resultados obtenidos en circuito de placa de los diseños realizados. En el Anexo A se dispone de un breve tutorial del uso del software además de como crear las librerías y componentes necesarios para el diseño de los circuitos.

En Altium, para realizar los PCB de los circuitos, fue necesario la creación de componentes tales como: HCPL-3120, HCPL-316J, NAND y ambos convertidores dc-dc aislado.

Se llevó a cabo las pruebas para ambos circuitos de disparos en el convertidor buck realizando pruebas de distinto tipo, entre ellas: alimentación, funcionamiento y potencia. Estas pruebas permiten dar cuenta de las fallas existentes en el circuito actual y, así, modificar para realizar las mejoras correspondientes. Para corroborar el funcionamiento de las protecciones en el circuito de disparo con auto-reset, se montó un sistema autónomo de control a través del controlador dSPACE 1104.

6.1. Símbolos y Plantillas Creados

En las Figuras 6.1 y 6.2, se muestran cada símbolo y plantilla creados para el uso del diseño esquemático y PCB del circuito.

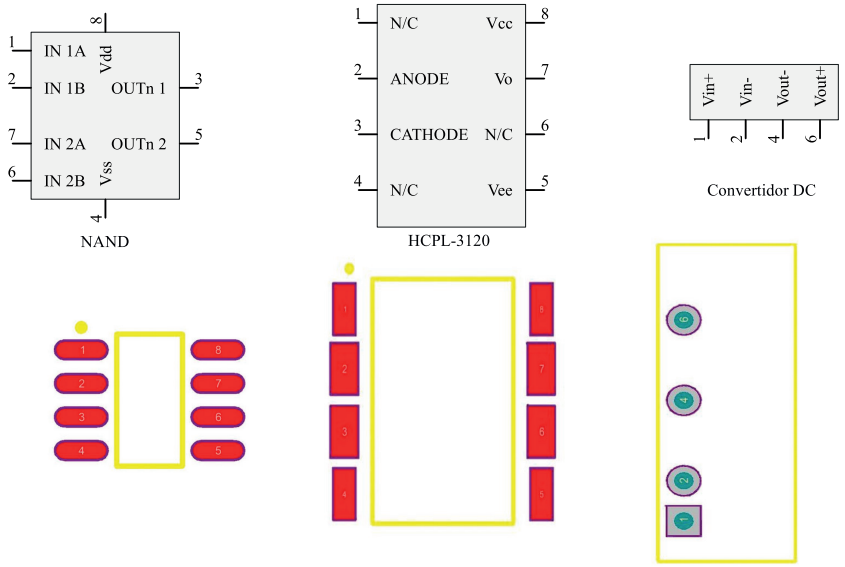


Figura 6.1: Símbolos y Plantillas para circuito disparo básico.

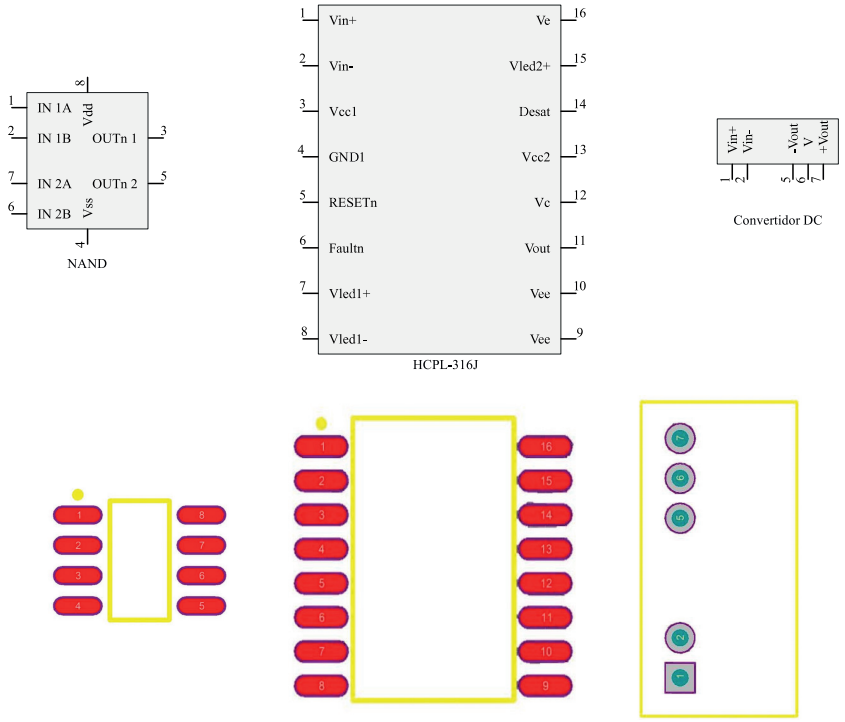
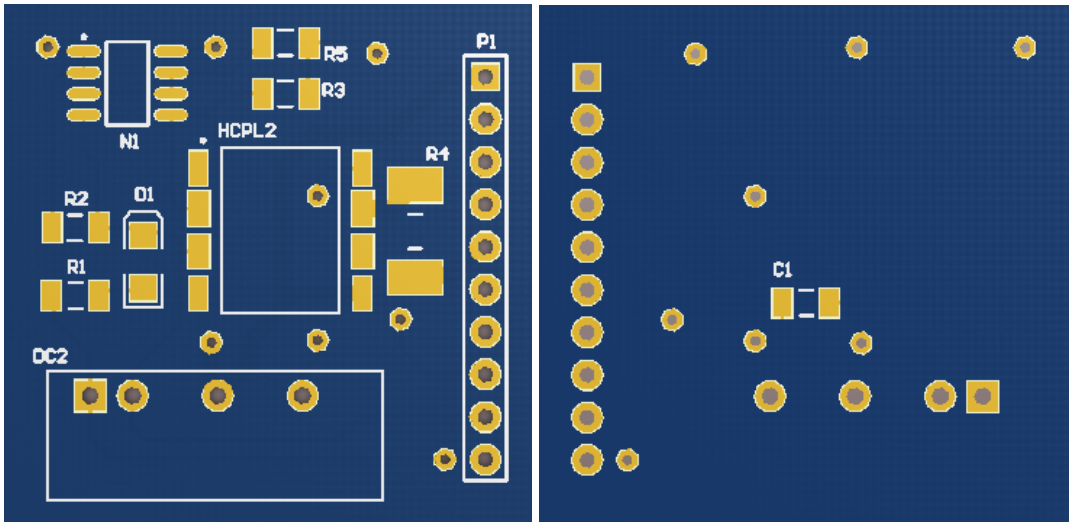


Figura 6.2: Símbolos y Plantillas para circuito disparo con auto-reset.

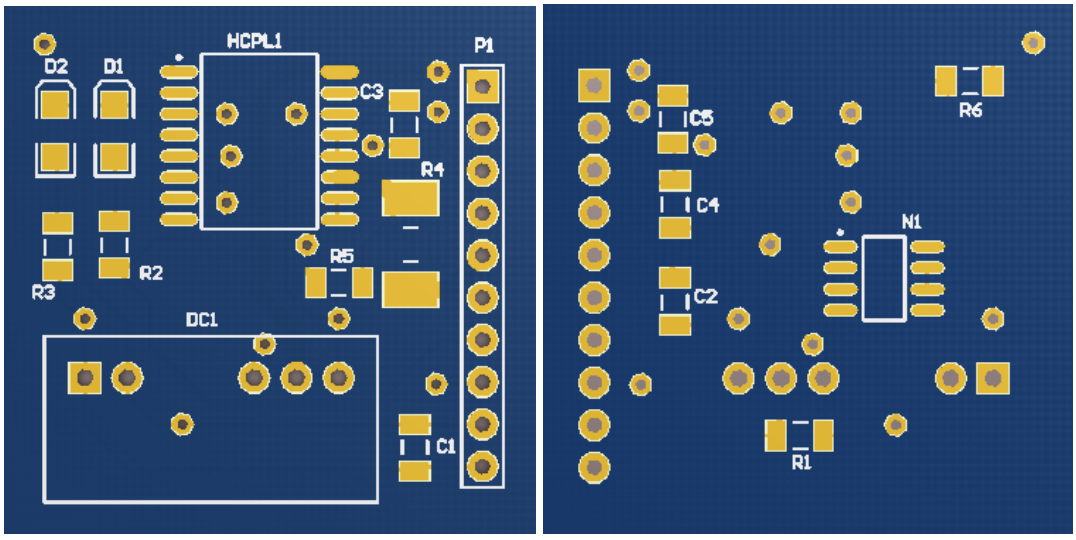
6.2. Circuitos Impresos en Placa

En el Anexo B, Figuras B.1, B.2 y B.3, se observan los esquemáticos de los circuitos. A continuación, se presentan los PCB de cada circuito que se diseñó y los que se mandaron a pedir para su impresión física.



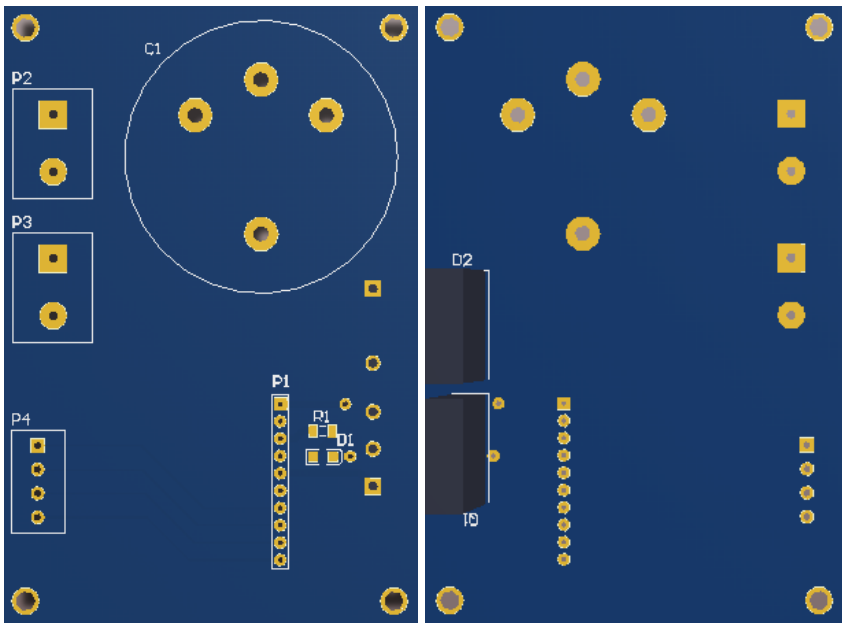
(a) Cara superior. (b) Cara inferior.

Figura 6.3: PCB Circuito de disparo básico.



(a) Cara superior. (b) Cara inferior.

Figura 6.4: PCB Circuito de disparo con auto-reset.



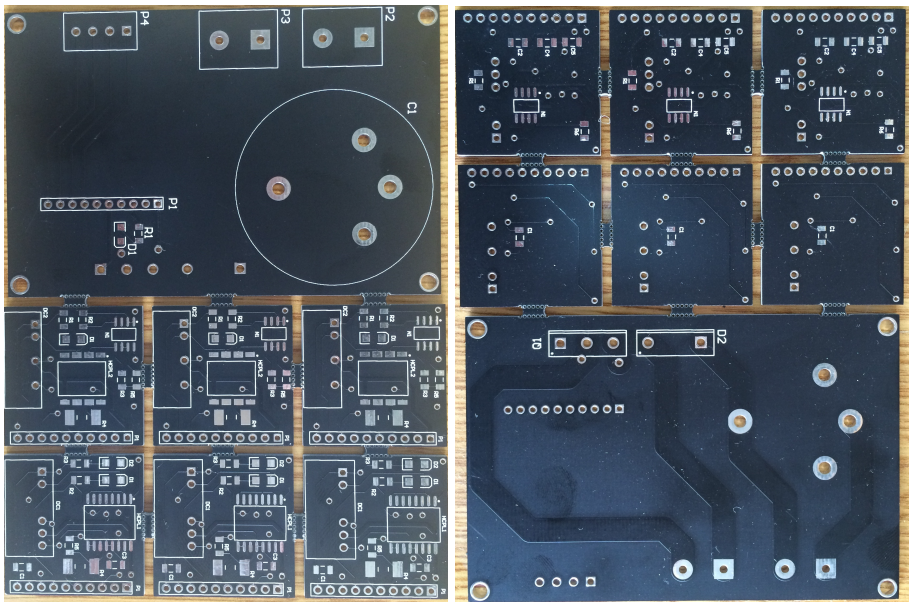
(a) Cara superior. (b) Cara inferior.

Figura 6.5: PCB Circuito de prueba.

En resumen, para las Figuras 6.3, 6.4 y 6.5, se solicitó las siguientes dimensiones(ancho x alto) para el diseño de placa:

- Circuito disparo básico 3x3cm.
- Circuito disparo con auto-reset 3x3cm.
- Circuito de prueba 6x9cm.

Realizados los diseños, se recibe una placa la cual contiene tres circuitos disparo con auto-reset, tres circuitos disparo básico y un circuito de prueba. Al momento de mandar a realizar la placa, se solicitó que viniera con pre-picado. Tal como se observa en la Figura 6.6.



(a) Cara superior (b) Cara inferior

Figura 6.6: Circuito en placa.

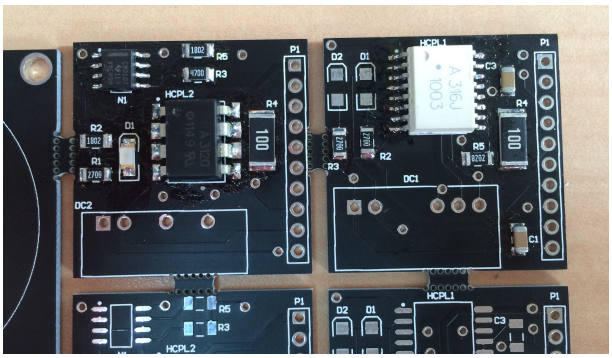


Figura 6.7: Soldado de componentes.

6.3. Implementación y Montaje

En este apartado se muestran algunas imágenes de la implementación y montaje que se llevó a cabo a lo largo del trabajo. En la Figura 6.7, se empieza con el soldado de los componentes a las placas. En la Figura 6.8 se distingue el tamaño del circuito de disparo con auto-reset comparándolo con una moneda actual de 100 pesos.

Para la implementación del disipador en los semiconductores, se utilizó pasta termo-conductora y thermal pad. Tal como se observa en la Figura 6.9.

Finalizado el montaje de componentes y disipador, en la Figura 6.10 se observa el sistema montado en su totalidad, donde se distingue la forma de montaje del circuito de disparo y la disposición del disipador en el convertidor. Cabe destacar que el disipador utilizado es provisorio para pruebas de alimentación y señales, luego se sustituyó por uno de mayor superficie para las pruebas de potencia.

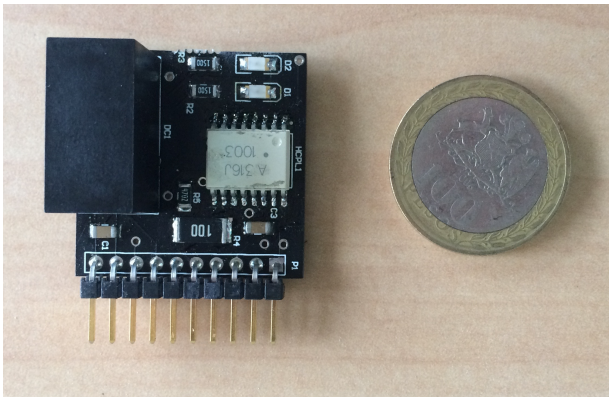


Figura 6.8: Comparación circuito con una moneda.

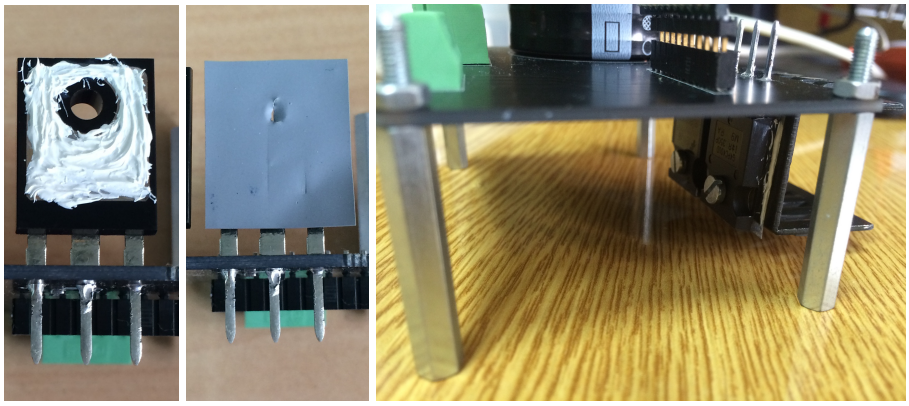


Figura 6.9: Proceso para implementar el disipador a los semiconductores.

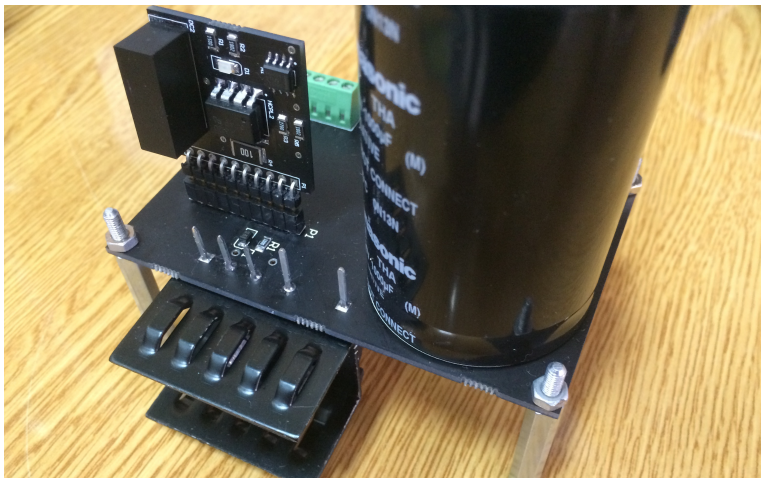


Figura 6.10: Forma de montaje del circuito de disparo.

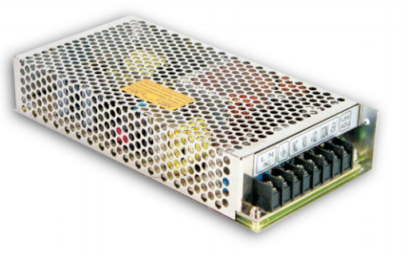
6.4. Pruebas Realizadas

Tal como se mencionó al comienzo del capítulo, las pruebas se dividen en 3 etapas descritas a continuación:

1. **Prueba de alimentación**
   Esta prueba es inicial, ya que permite corroborar que efectivamente cada componente se encuentra conectado a la alimentación de forma correcta. En caso contrario, algunos componentes como el driver, NAND y LED no tendrán funcionamiento alguno.

2. **Prueba de funcionamiento**
   Se comprueba que cuando se genera una señal de control cuadrada a la entrada, en la salida se obtenga la forma de onda deseada. Además, en el caso del circuito de disparo con auto-reset, se debe corroborar el funcionamiento para las protecciones y el sistema de auto-reset.

3. **Prueba de potencia**
   Se procede a implementar el sistema de potencia. Permitiendo corroborar el funcionamiento del circuito de disparo en el convertidor buck. Es importante que para poder montar el convertidor, ambos circuitos de disparo entreguen los voltajes deseados para el encendido y apagado del IGBT.



(a) Fuente DC RT-125A.



(b) Osciloscopio DSO-X 3024A.



(c) Fuente Keysight N8762A.



(d) Controlador dSPACE 1104.

Figura 6.11: Equipos utilizados para la generación de señales.

Los dispositivos que se utilizaron para la generación de las distintas señales de entrada son: en el caso de la señal de 5V continua que alimentan los circuitos de disparo, una fuente DC RT-125A. Para la señal de control cuadrada, el generador de señales del osciloscopio InfiniionVision DSO-X 3024A. Para la alimentación del convertidor buck, la fuente Keysight N8762A. Por otro lado, para realizar las pruebas de protecciones al circuito de disparo con auto-reset, se utilizó el controlador dSPACE 1104 con Simulink/-Matlab. Estos equipos se muestran en la Figura 6.11.

En base a lo anterior, se procedió a realizar las pruebas necesarias en ambos circuitos de disparo.

- **Circuito disparo básico**

  1. **Prueba de alimentación**
     Se comprobó que al momento de conectar la fuente de 5V, cada componente se alimenta de forma correcta.

  2. **Prueba de funcionamiento**
     Efectivamente al momento de enviar la señal de control cuadrada, 50 % ciclo de trabajo. A la salida del circuito de disparo se obtuvo una señal cuadrada de 0 a 15V tal como se esperaba. En la Figura 6.12, se observa la señal entrante (V_{IN}) y la señal de salida (V_{GE}) del circuito de disparo básico.

  3. **Prueba de potencia**
     Al conectar la parte de potencia al sistema, se obtuvieron las formas de ondas vistas en el convertidor buck. Tal como se observa en la Figura 6.13.

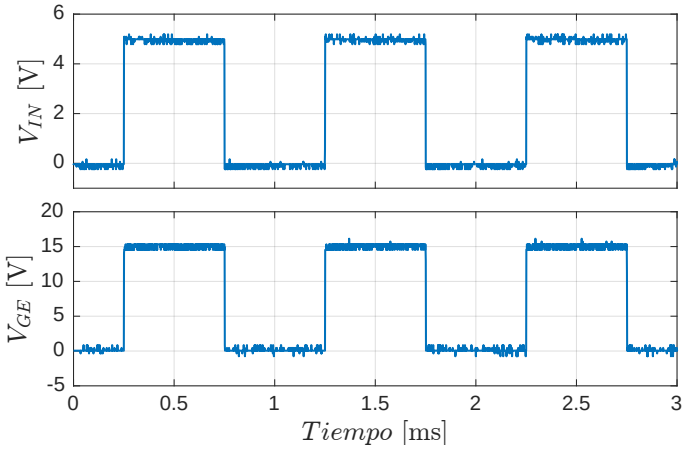


Figura 6.12: V_{IN} y V_{GE} en función del tiempo.

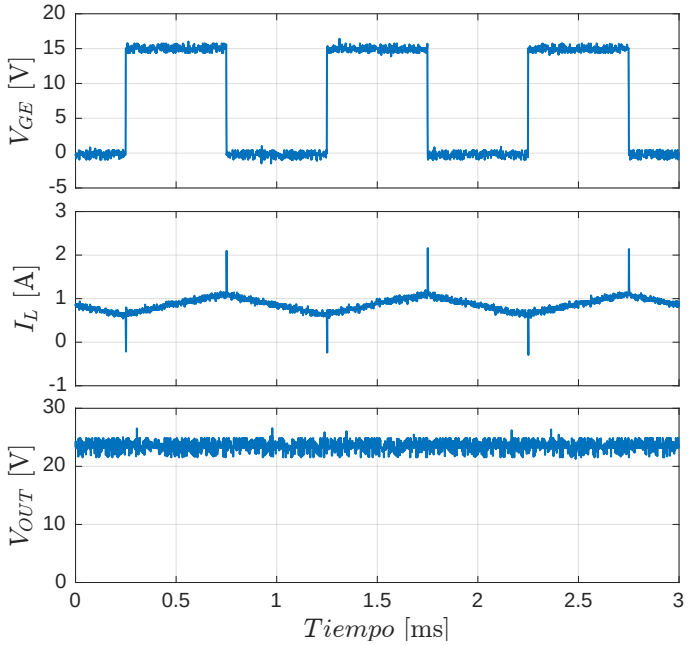


Figura 6.13: V_{GE}, I_L y V_{OUT} en función del tiempo.

La alimentación del circuito de potencia es de 50V, la señal cuadrada de entrada tiene un ciclo de trabajo de 50 % y frecuencia de 1kHz. Por lo tanto, se cumple el valor del voltaje V_{OUT} en relación a la ecuación (5.1).

- **Circuito disparo con auto-reset**

  1. **Prueba de alimentación**
     Se comprobó que al momento de conectar la fuente de 5V, cada componente se alimenta de forma correcta.
  2. **Prueba de funcionamiento**
     En el caso de este circuito de disparo, se dividen en dos partes las pruebas de funcionamiento: primero, verificar si a la salida se obtienen los voltajes deseados y, segundo, corroborar que el sistema de falla y auto-reset tengan el funcionamiento esperado.

En la Figura 6.14, se observa la señal de salida del circuito de disparo con auto-reset. Efectivamente, éste toma los valores de -5V y 15V. Comprobándose que la generación de señales es la deseada.

En relación al sistema de falla, el primer error encontrado fue la conexión del LED para indicar cuando existiese falla. Lo anterior, se debe a que a la salida del pin $\overline{FAULT}$ entrega, como máximo, una corriente de 8mA, lo cual es insuficiente para permitir el encendido del LED.

De la misma forma, en dicho pin, faltó conectar una resistencia entre $\overline{FAULT}$ y V_{CC} que funcione como pull-up de la señal proveniente del driver. La señal de falla, obtenida en el pin $\overline{FAULT}$, no cambia de estado, manteniendo un valor fijo en cualquier estado de operación.

En cuanto al sistema de auto-reset, éste se lleva a cabo. Pero no es favorable provocar el encendido del semiconductor cuando se está en falla. Dicho esto, encender el semiconductor cuando el circuito se encuentre en falla provoca un apagado automático y, en el caso de hacerlo repetidamente, puede causar daño al semiconductor.

3. **Prueba de potencia**
   Montado el sistema de potencia, las señales que se obtuvieron corresponden a las vistas en el marco teórico del convertidor buck.

   En la Figura 6.15, se observan las señales obtenidas en el convertidor buck con el circuito de disparo auto-reset. Al igual que en el circuito anterior, la alimentación es de 50V y la señal cuadrada de entrada tiene un ciclo de trabajo 50 $\%$ y frecuencia 1kHz.

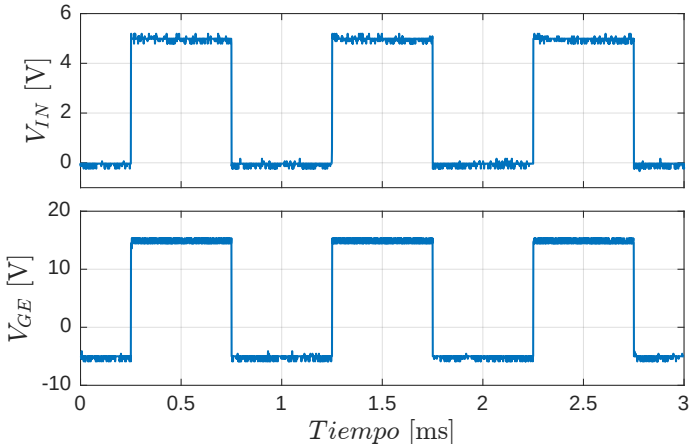


Figura 6.14: V_{IN} y V_{GE} en función del tiempo.

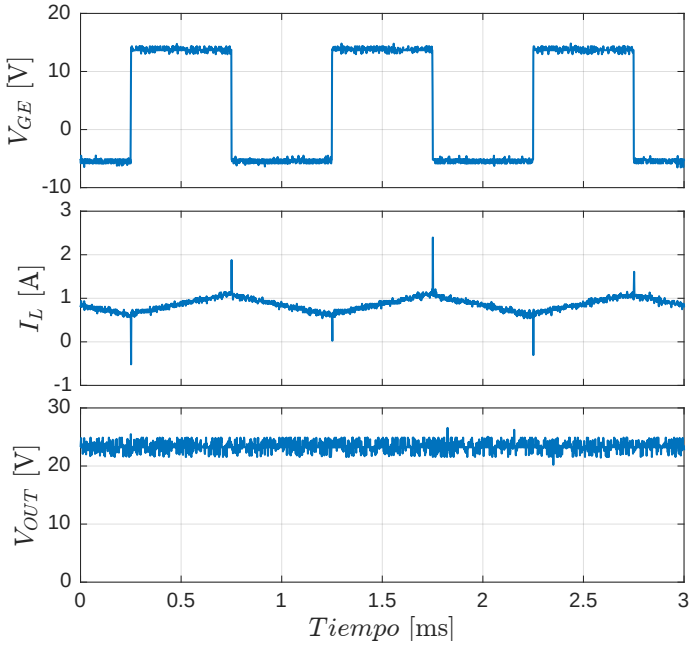


Figura 6.15: V_{GE}, I_L y V_{OUT} en función del tiempo.

Capítulo 7

CIRCUITO DISPARO CON RESET EXTERNO

En base a las restricciones encontradas en el circuito de disparo con auto-reset, se procedió a realizar un diseño que disponga de las mejoras necesarias para dejar un circuito de disparo totalmente funcional.

En este capítulo, se muestra el nuevo diseño del circuito y se explica los cambios que se llevaron a cabo para que cumpla con los requisitos y especificaciones expuestos al comienzo del trabajo.

7.1. Diseño Circuito con reset externo

Los errores encontrados en el circuito con auto-reset son: mala conexión del LED de estado de falla, falta de resistencia entre los pines $\overline{FAULT}$ y V_{CC}, y el sistema de auto-reset. A continuación se procede a mencionar las soluciones llevadas a cabo en cada error.

Para el LED de $\overline{FAULT}$ se prefirió utilizar un buffer que permita aumentar la corriente y, así, ser capaz de encender dicho LED. La resistencia de pull-up se conectó antes del buffer.

El sistema de auto-reset se eliminó del diseño. Se dejó de forma externa el reset del circuito de disparo. A su vez, se implementó un buffer que permite que la señal entrante al driver tenga la corriente adecuada.

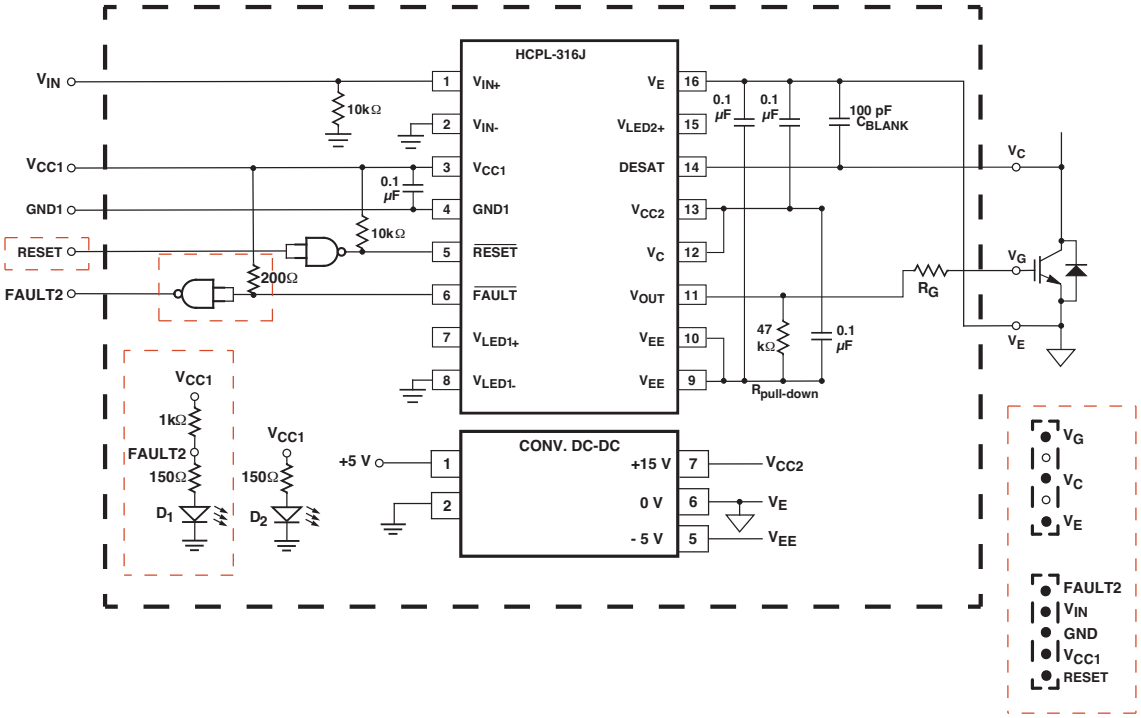


Figura 7.1: Esquemático Circuito Disparo con Reset Externo.

En la Figura 7.1 se observa el diseño esquemático para el circuito de disparo con reset externo. Los cambios realizados se muestran en recuadro con línea segmentada color rojo.

Se deben tener presentes algunas consideraciones en el diseño del esquemático.

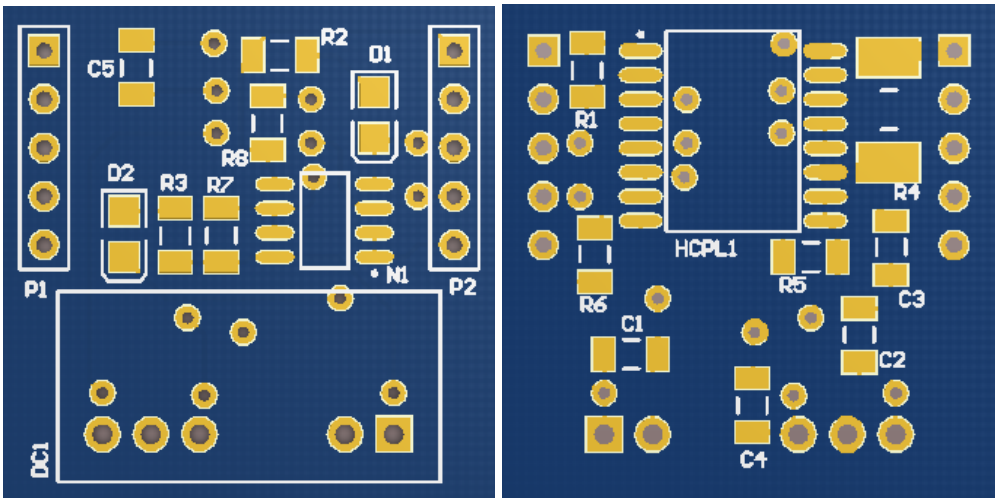
- El tamaño del circuito se redujo a 2.5x2.5cm, dado que los componentes implementados no permiten llevar a cabo mayor reducción.
- El conector de 10 pines se eliminó, en su lugar se utilizan 2 conectores de 5 pines cada uno con la misma separación. Separando las señales de control con las de alimentación del IGBT.
- La señal de reset será externa, por lo tanto, dicha señal se añade al conector de las señales de control.
- A la salida de cada buffer se conecta una resistencia de pull-up. Ambos buffer son de colector abierto, por lo que es necesaria dicha resistencia.

- El LED D_1 se cambió por uno de color rojo, ya que se estandariza cuando existe falla con dicho color. El LED seleccionado, es de características similares a los utilizados en circuitos anteriores.

En el anexo B, se encuentra disponible el esquemático realizado en Altium Designer (Figura B.4). En las Figuras 7.2 y 7.3, se muestran los circuitos PCB y su impresión física respectivamente.

Al no disponer de un conector con 10 pines, para efectos de pruebas no se realizó un nuevo circuito buck de prueba. En cambio, se utilizaron cables que permiten llevar a cabo la conexión, tal como se observa en la Figura 7.4(a).

El disipador se cambió por uno que permita aumentar la potencia manejada por el semiconductor, logrando llegar a una alimentación del convertidor buck por encima de los 100V. Se sobredimensiona el volumen de este disipador para evitar que se caliente en exceso el IGBT y diodo de potencia. En la Figura 7.4(b), se observa el montaje entre el disipador y los semiconductores.



(a) Cara superior. (b) Cara inferior.

Figura 7.2: PCB Circuito de disparo con reset externo.

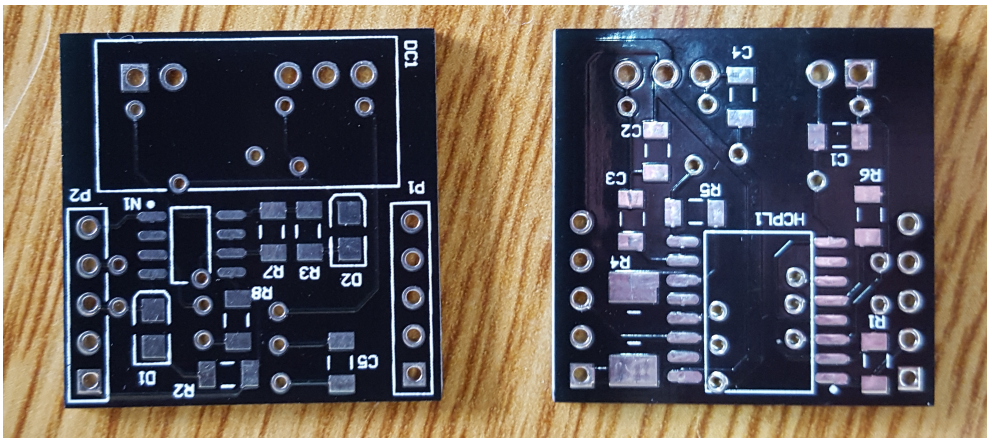
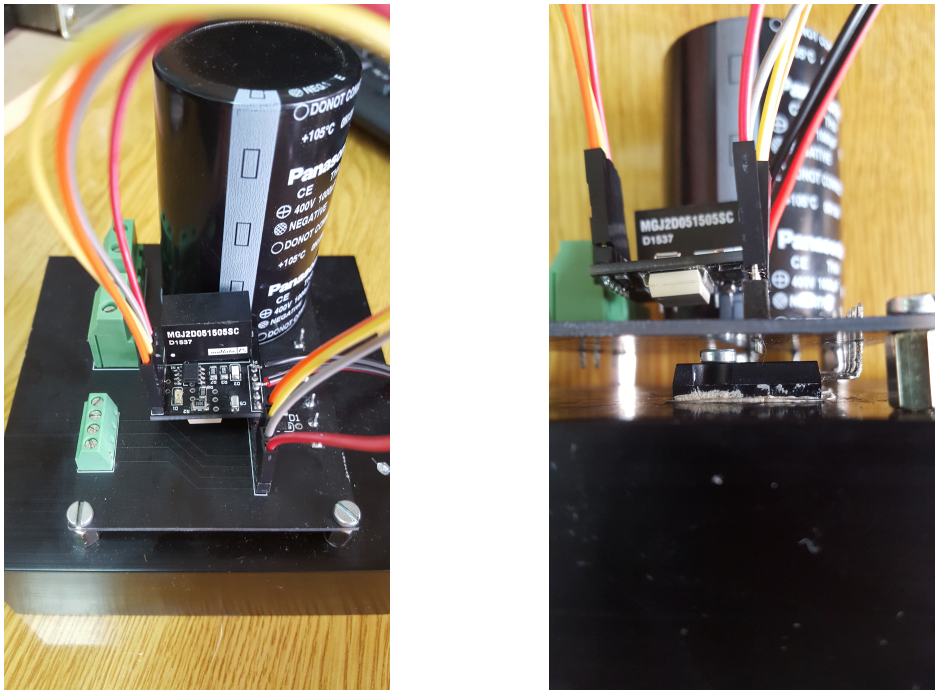


Figura 7.3: Placa del circuito disparo con reset externo.



(a) Forma de conexión vía cables. (b) Montaje IGBT al disipador.

Figura 7.4: Montaje de circuito disparo con reset externo al convertidor buck.

Capítulo 8

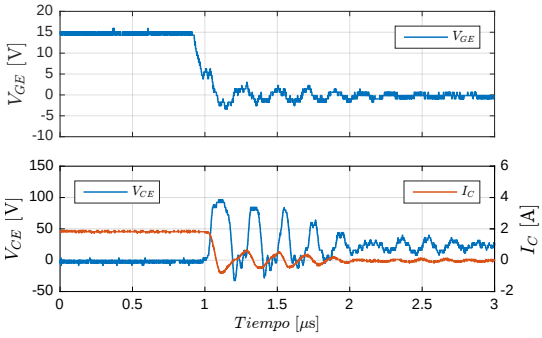
RESULTADOS

Con un circuito funcional, se procedió a obtener distintas formas de ondas entre el circuito de disparo con reset externo y el básico para su comparación. Obteniéndose cantos de subida y bajada, formas de ondas generadas, ciclos de trabajo para V_{CE} y V_{GE}.

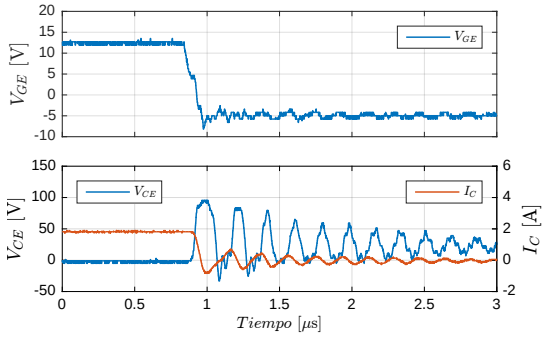
En el circuito de disparo con reset externo se capturó las formas de onda del funcionamiento de las protecciones y la señal de reset. Los cuales se llevaron a cabo en el controlador dSPACE 1104.

En este apartado se expondrán los resultados obtenidos en cada circuito, realizando una comparación entre ellos.

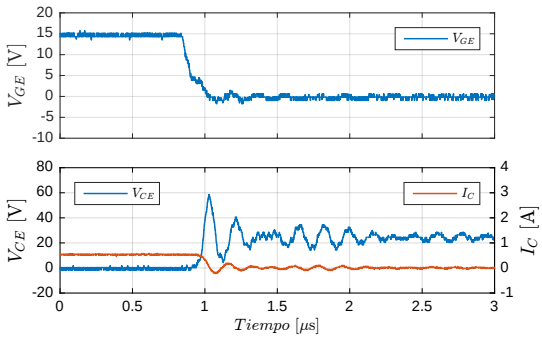
8.1. Cantos de Bajada



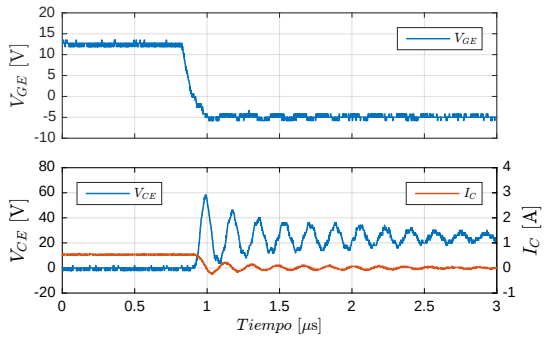
(a) C. Disparo Básico a 50Hz.



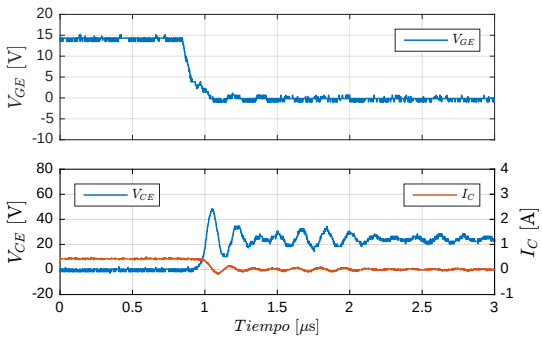
(b) C. Disparo Reset Externo a 50Hz.



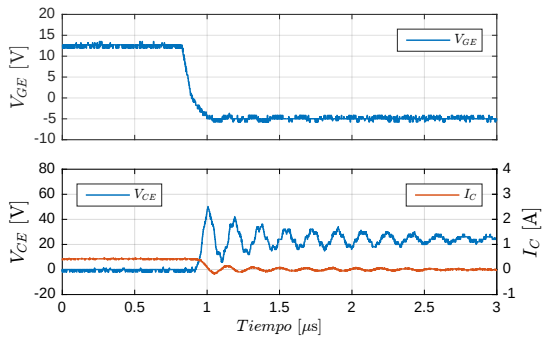
(c) C. Disparo Básico a 1kHz.



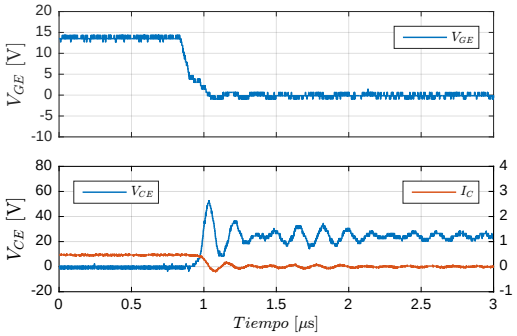
(d) C. Disparo Reset Externo a 1kHz.



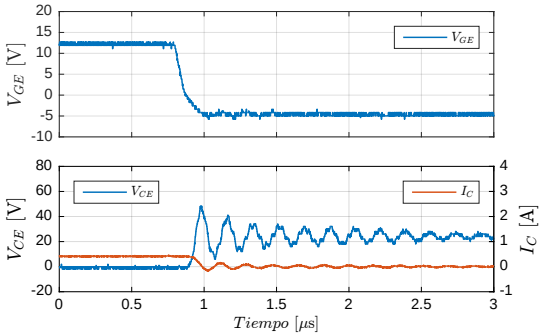
(e) C. Disparo Básico a 10kHz.



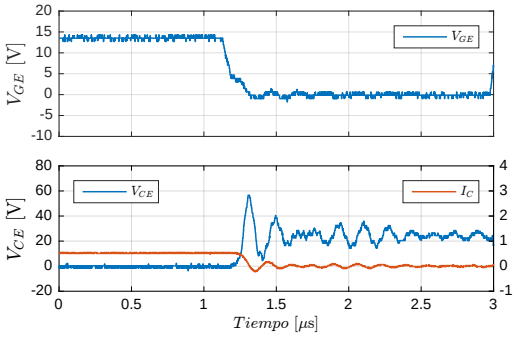
(f) C. Disparo Reset Externo a 10kHz.



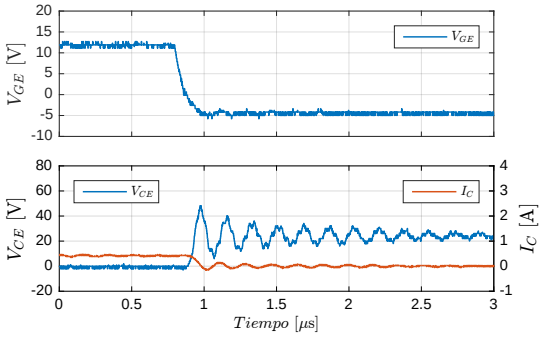
(g) C. Disparo Básico a 100kHz.



(h) C. Disparo Reset Externo a 100kHz.



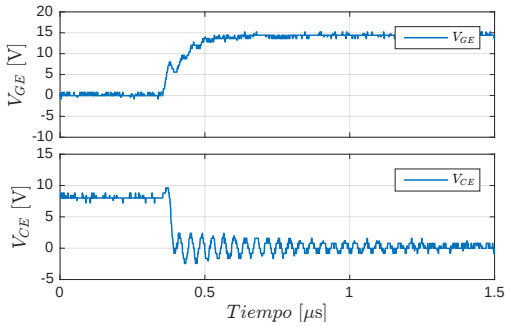
(i) C. Disparo Básico a 200kHz.



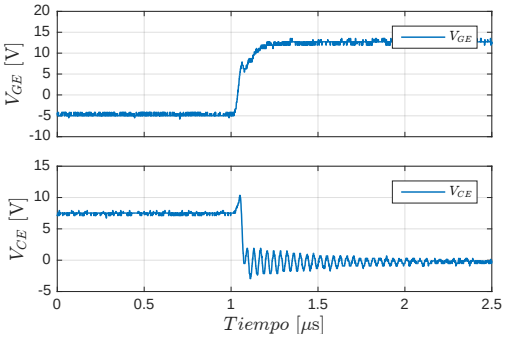
(j) C. Disparo Reset Externo a 200kHz.

Figura 8.1: Cantos de Bajada.

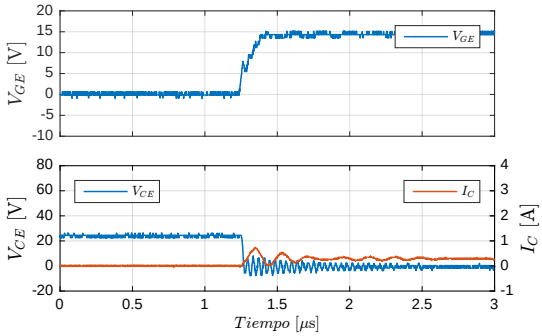
8.2. Cantos de Subida



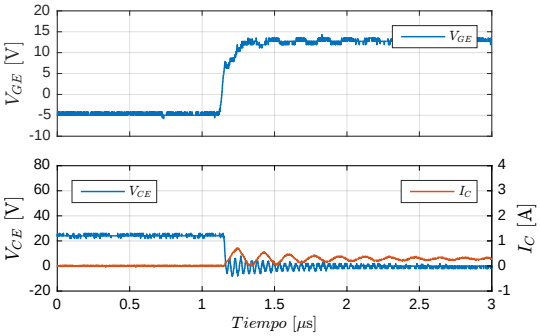
(a) C. Disparo Básico a 50Hz.



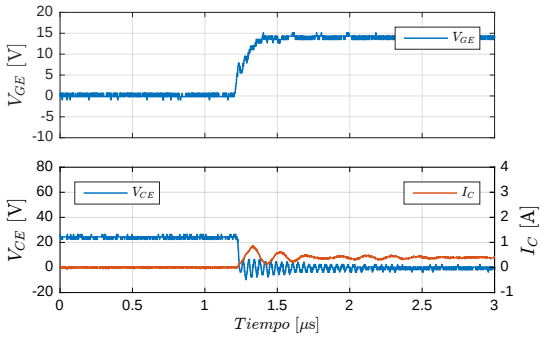
(b) C. Disparo Reset Externo a 50Hz.



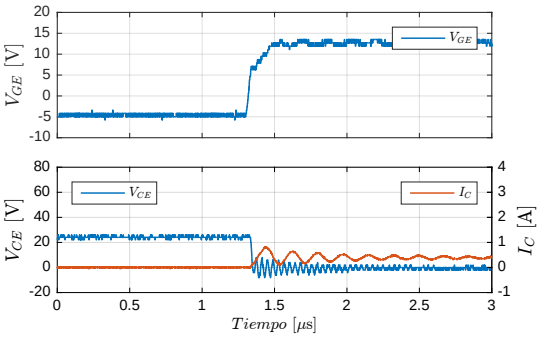
(c) C. Disparo Básico a 1kHz.



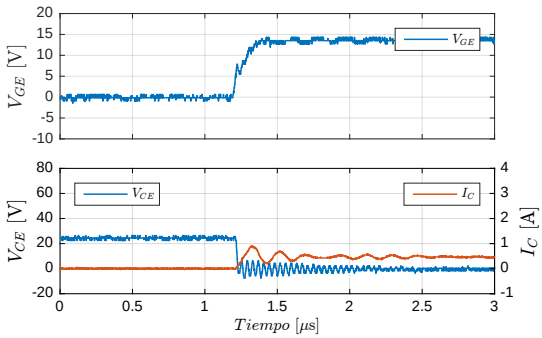
(d) C. Disparo Reset Externo a 1kHz.



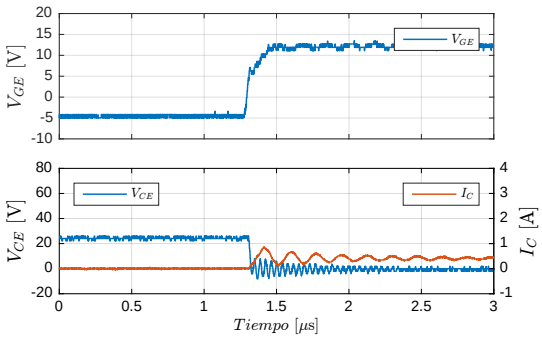
(e) C. Disparo Básico a 10kHz.



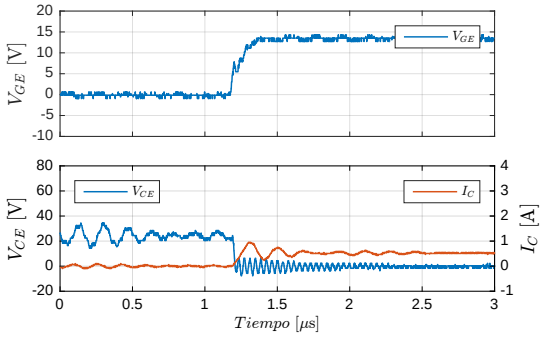
(f) C. Disparo Reset Externo a 10kHz.



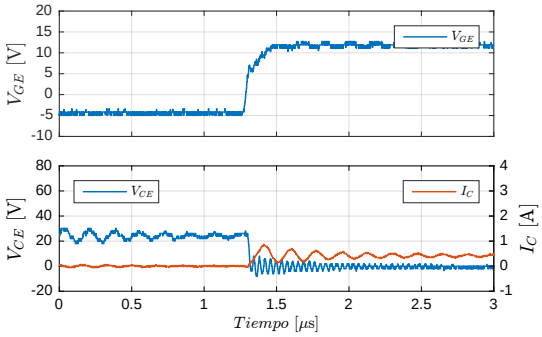
(g) C. Disparo Básico a 100kHz.



(h) C. Disparo Reset Externo a 100kHz.



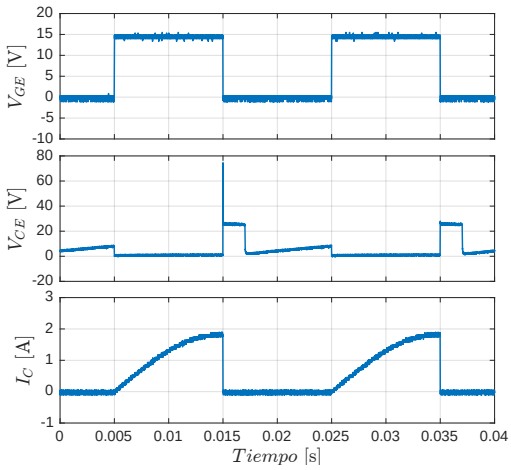
(i) C. Disparo Básico a 200kHz.



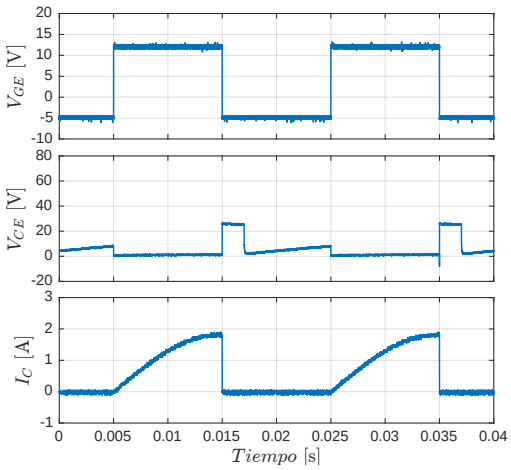
(j) C. Disparo Reset Externo a 200kHz.

Figura 8.2: Cantos de Subida.

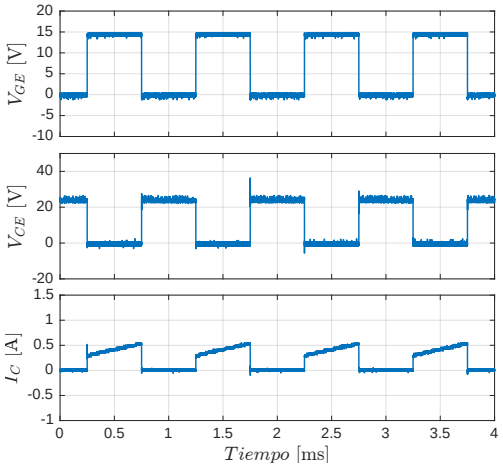
8.3. Formas de Ondas Generales



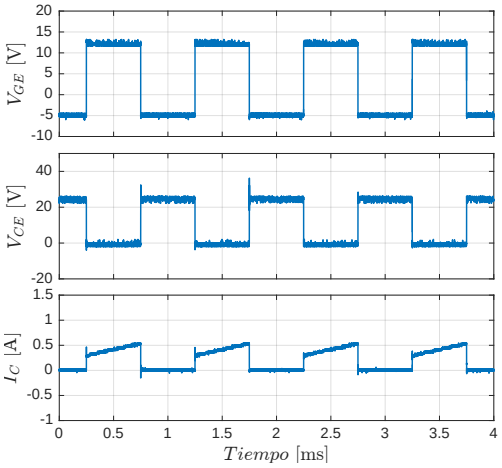
(a) C. Disparo Básico a 50Hz.



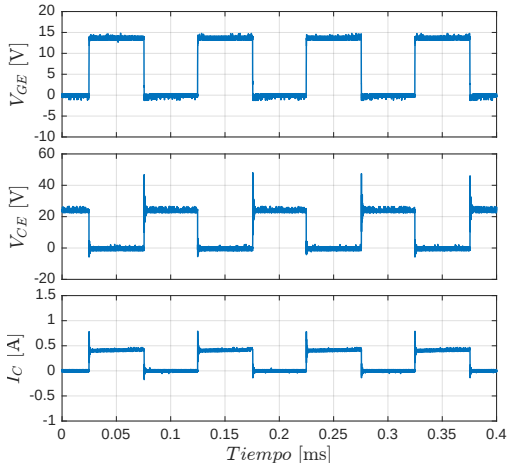
(b) C. Disparo Reset Externo a 50Hz.



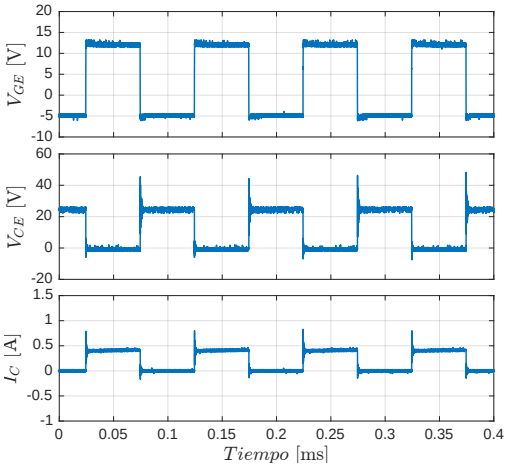
(c) C. Disparo Básico a 1kHz.



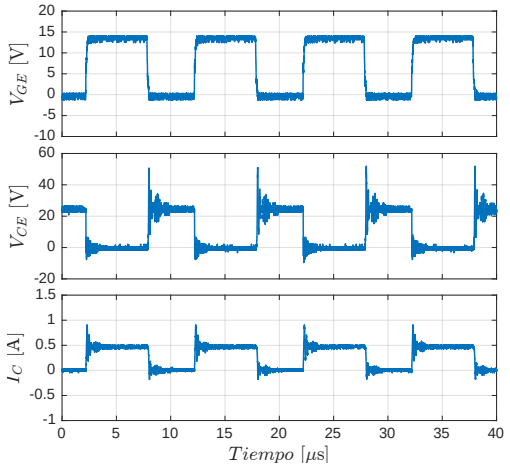
(d) C. Disparo Reset Externo a 1kHz.



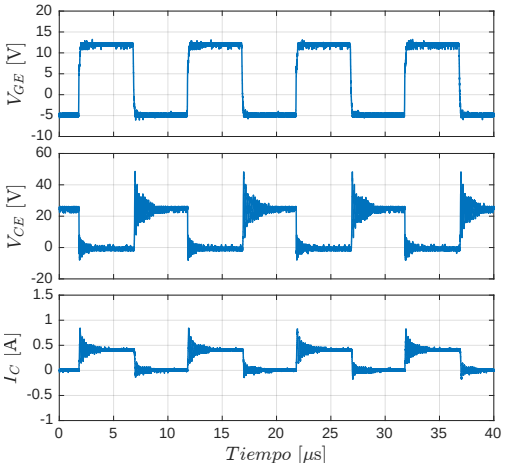
(e) C. Disparo Básico a 10kHz.



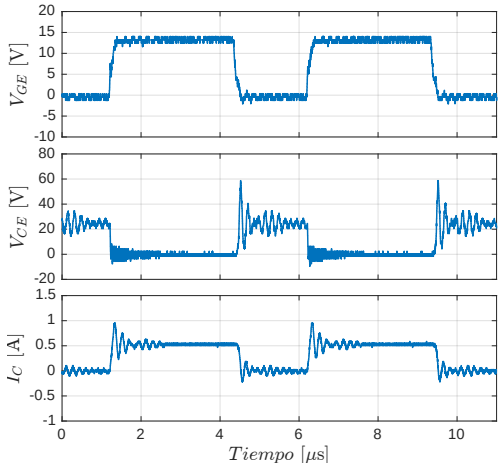
(f) C. Disparo Reset Externo a 10kHz.



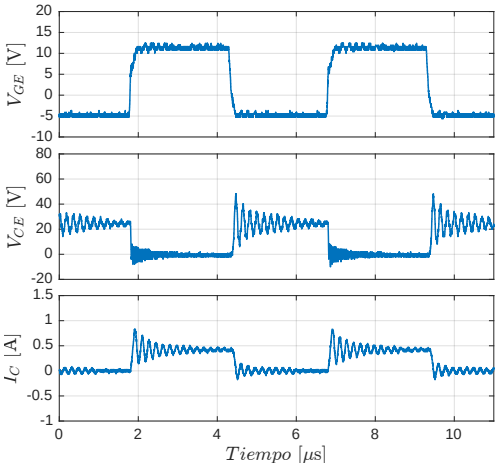
(g) C. Disparo Básico a 100kHz.



(h) C. Disparo Reset Externo a 100kHz.



(i) C. Disparo Básico a 200kHz.



(j) C. Disparo Reset Externo a 200kHz.

Figura 8.3: Formas de onda de V_{GE}, V_{CE}, I_C respectivamente.

8.4. Ciclo Trabajo de V_{CE}

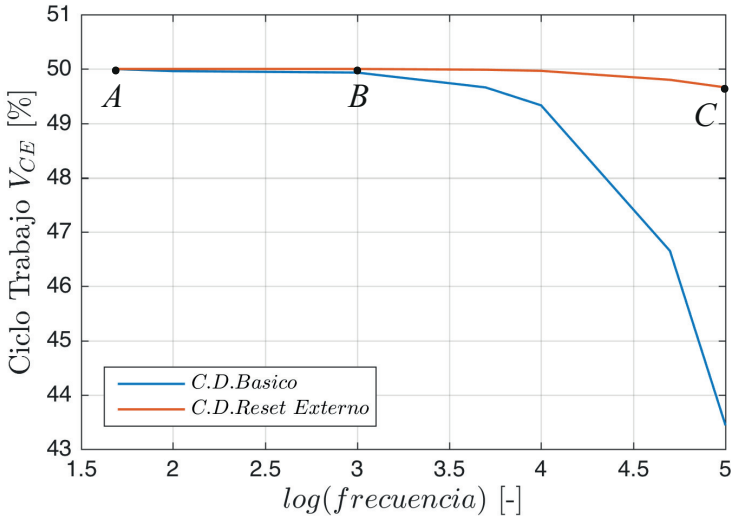
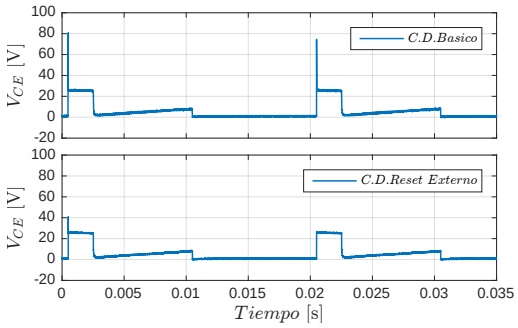
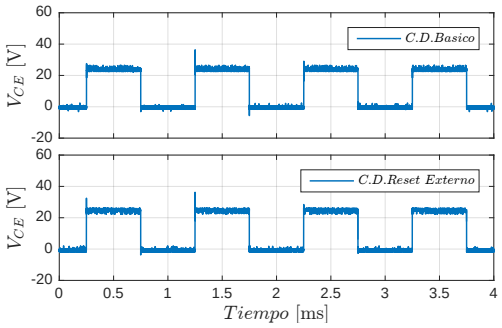


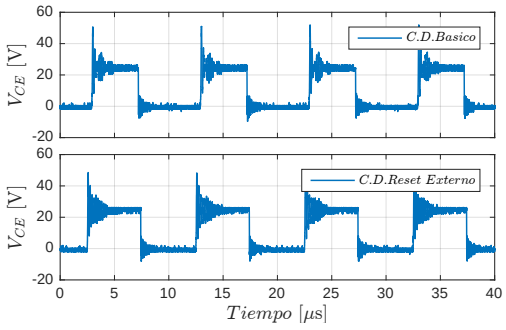
Figura 8.4: Ciclo trabajo de V_{CE} de ambos circuitos en función de la frecuencia.



(a) V_{CE} a 50Hz en ambos circuitos de disparo.



(b) V_{CE} a 1kHz en ambos circuitos de disparo.



(c) V_{CE} a 100kHz en ambos circuitos de disparo.

Figura 8.5: Comparación ciclo de trabajo V_{CE} a distintas frecuencias de operación

8.5. Ciclo Trabajo de V_{GE}

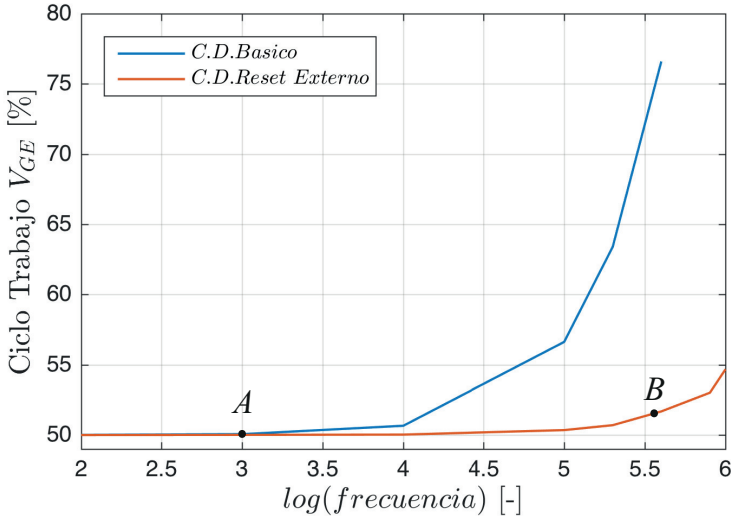
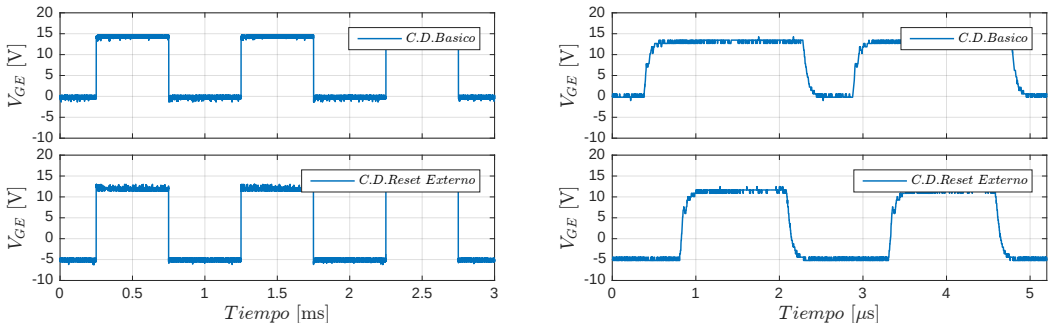


Figura 8.6: Ciclo trabajo de V_{GE} de ambos circuitos en función de la frecuencia.



(a) V_{GE} a 1kHz en ambos circuitos de disparo. (b) V_{GE} a 400kHz en ambos circuitos de disparo.

Figura 8.7: Comparación ciclo trabajo V_{CE} a distinta frecuencia de operación

8.6. Estado de Falla y Reset

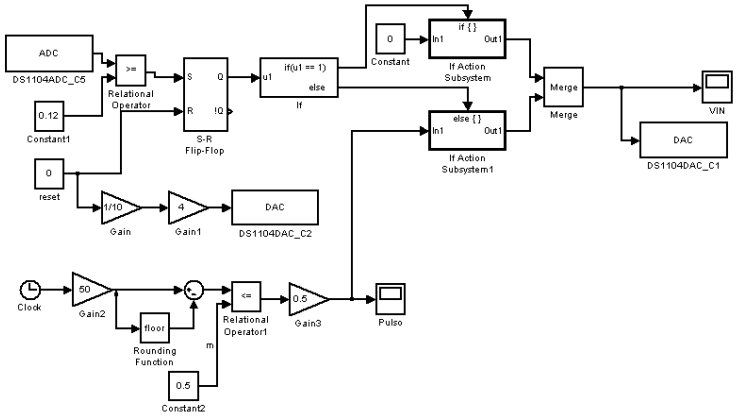
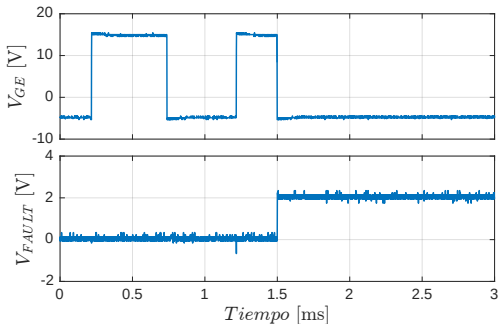
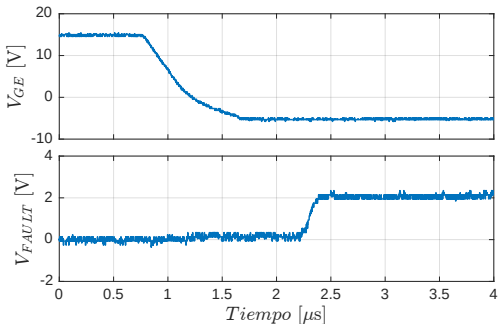


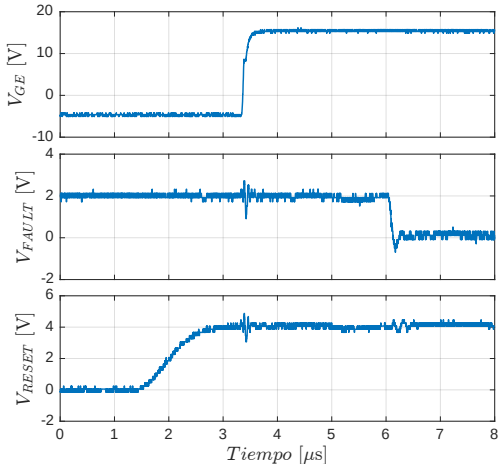
Figura 8.8: Diagrama Simulink utilizado en la dSPACE 1104.



(a) V_{GE} al cambio de estado falla.



(b) Canto bajada de V_{GE} al cambio de estado falla.



(c) Respuesta del C. Disparo al enviar señal de reset.

En la Figura 8.1 se observan los cantos de bajadas para distintas frecuencias de operación de ambos circuitos de disparo en el convertidor buck. Al realizar el cambio de V_{GE}, se produce en la conmutación de V_{CE} un efecto de resonancia producto de que se tienen elementos reactivos en el circuito buck de prueba. En frecuencias bajas el efecto de resonancia es mayor, Figuras 8.1(a) y 8.1(b), y empieza a disminuir a medida que empieza aumentar la frecuencia.

En cuanto a la transiente de bajada de la señal V_{GE}, se produce un efecto no deseado en el circuito básico que puede provocar el incorrecto apagado del semiconductor. En el caso del circuito con reset externo, este efecto se ve disminuido producto de que V_{GE} cambia de +15V a -5V. Por otro lado, los tiempos de bajada de las señales corresponden a 100ns. Se considera este tiempo desde que la señal llega al valor de referencia, de ahí en adelante las oscilaciones son efecto de la resonancia descrita anteriormente.

El voltaje V_{GE} disminuye, en ambos casos, a medida que se aumenta la frecuencia. Lo anterior se debe a que a medida que la frecuencia sea mayor, el flujo de corriente necesario para lograr alcanzar los valores estacionarios en menor tiempo es mayor.

En las Figura 8.2 se observan los cantos de subida obtenidos a distintas frecuencias de operación. Se aprecia que las pérdidas de conmutación en los cantos de subida son menores a los de bajada. El efecto de resonancia sigue presente en las formas de onda debido a que es el mismo convertidor buck al cual se implementan los circuitos de disparos.

En la transiente de subida de V_{GE} del circuito disparo básico, se ve un efecto no deseado al momento de encender el semiconductor, el cual se produce una caída de voltaje que puede apagar el IGBT en un instante no deseado. En el circuito de disparo con reset externo este efecto se ve disminuido por la fuente dual.

Al igual que en los cantos de bajada, los tiempos de subida corresponden a 100ns considerando desde que la señal logra llegar al valor deseado.

En las Figura 8.3 se muestran las formas de ondas producidas en el convertidor buck a distintas frecuencias. Se observa que la corriente I_C circula cuando la señal V_{GE} se

encuentre en valor positivo. En el caso de la forma de onda del voltaje V_{CE}, se tiene que es inversa al voltaje V_{GE} y toma valores de la alimentación del convertidor buck, 0 y 25V.

A frecuencia baja, 50Hz, la forma de onda de V_{CE} no se mantiene en su nivel positivo en dicho periodo de tiempo. Lo anterior, nos indica el mínimo periodo de funcionamiento del convertidor, menor a este valor, se trabaja en un estado de operación no deseado.

En la Figura 8.4 se comparan los ciclos de trabajo de V_{CE} a distintas frecuencias para ambos circuitos de disparos. Se observa que a medida que aumenta la frecuencia, el ciclo de trabajo de V_{CE} del circuito de disparo básico decae hasta un 6 $\%$ del valor deseado, no así para el circuito con reset externo donde el decaimiento es menor al 1 $\%$. A frecuencia de 1kHz o menores, la diferencia en el ciclo de trabajo es nula para ambos circuitos. Lo anterior se puede corroborar con las Figuras 8.5(a), 8.5(b) y 8.5(c) donde se muestran las formas de ondas producidas tanto en el circuito de disparo básico como con reset externo.

La obtención del ciclo de trabajo de V_{GE} se realizó sin implementar el sistema de potencia, permitiendo determinar el funcionamiento del driver en comparación con el utilizado en el laboratorio. En la Figura 8.6, se observan que la frecuencia máxima alcanzada por el circuito básico es de 400kHz, no así el circuito con reset externo que alcanza los 1Mhz. La distorsión que sufre el circuito de disparo básico es notoria por encima de la frecuencia de 10kHz. Tal como se observan en las Figuras 8.7(a) y 8.7(b).

Por último, se corroboró el funcionamiento de las protecciones para el circuito con reset externo llevando a cabo dos pruebas: primero, se forzó a estado de falla el circuito de disparo conectando una fuente dc entre los pines V_E y $DESAT$ del driver. Comprobando el apagado del semiconductor cuando la fuente DC supera los 14[V], Figura 8.9(a). En la Figura 8.9(b), se aprecia el tiempo, 1[μseg], que transcurre desde que el semiconductor es apagado con una pendiente suave hasta que el driver cambia a estado de falla. Segundo, se desconectó la fuente dc de dichos pines y se envió una señal de reset externa. Logrando volver a estado de funcionamiento normal del circuito de disparo en el transcurso de 2,6[μseg] enviada la señal de reset. Tal como se observa en la Figura 8.9(c).

Para realizar las pruebas anteriores, se utilizó Simulink como secuencia de comando y se envió a la dSPACE para procesar las señales. En la Figura 8.8 se observa el diagrama implementado en Simulink/Matlab.

Capítulo 9

CONCLUSIONES

En el presente trabajo se ha desarrollado el diseño y construcción de circuito de disparo para semiconductores IGBTs de bajo costo, alta eficiencia, modular y con protecciones integradas.

Para lograr una reducción de costos, fue necesario indagar en distintos proveedores de componentes que cumplan con los requisitos y especificaciones establecidas al comienzo del trabajo. La reducción de costos no solo involucra los componentes utilizados, sino también la construcción física del diseño realizado. Alcanzando un valor aproximado de 75USD para cada circuito de disparo. Lograr una alto desempeño en estos circuitos requirió de un estudio previo sobre factores que afectan tanto a los circuitos de disparo como los IGBTs. Determinando que problemas como: distorsión en la generación de señales a altas frecuencias, bajo nivel de aislación en los drivers, voltajes de salida del circuito de disparo, pérdidas de conmutación y conducción, entre otros, afectan la eficiencia de éstos y del convertidor. Debiéndose buscar una solución a los problemas mencionados a través de los componentes a utilizar. Permitir un sistema confiable requería el uso de protecciones adecuadas, que aumente la durabilidad de los circuitos. Las características anteriores se agruparon en un diseño modular que permita una implementación sencilla en el convertidor de potencia donde se requiera de su uso aumentando las prestaciones de los circuitos de disparo.

El trabajo se dividió en tres partes: teoría, investigación sobre los circuitos de disparo y sus aplicaciones, diseño, realización de los circuitos de disparo en base a las especifi-

caciones y requerimientos y, pruebas, implementación y montaje en el convertidor buck para llevar a cabo las pruebas correspondientes.

Se realizó el diseño de tres circuitos de disparos: primero, circuito básico, que corresponde al utilizado actualmente en el laboratorio de la universidad y con cual se realizaron las comparaciones. Segundo, prototipo de circuito con auto-reset, que permite realizar pruebas. Y tercero, circuito con reset externo, donde se mejoró los errores encontrados en el anterior diseño, dejando un circuito funcional y que cumple con el objetivo establecido al comienzo de este trabajo.

Con los diseños y pruebas realizadas en este trabajo se puede concluir:

- El driver seleccionado para el diseño del circuito de este trabajo, cumple a cabalidad con la señal de disparo y las protecciones para los semiconductores.
- Los valores seleccionados de voltaje para la señal de disparo del driver, efectivamente logran mejorar las condiciones de encendido y apagado del semiconductor.
- El circuito de disparo con reset externo favorece el cuidado de los semiconductores al permitir encender el semiconductor una vez que se ha salido del estado de falla. En contraste con el circuito con auto-reset al que no se tenia un control de ello.
- En los cantos de bajada y subida, se observa que las señales V_{GE}, V_{CE} e I_C corresponden a lo visto en la sección de conmutación del IGBT del Capitulo 2.
- El efecto de resonancia que se produce en las formas de ondas obtenidas no produce un mal funcionamiento de los circuitos.
- Al pasar a estado de encendido o apagado del semiconductor, la tensión V_{CE} y la corriente I_C toman valores elevados.
- En cuanto a la estabilidad del ciclo de trabajo V_{CE} con respecto a la frecuencia, el driver propuesto en este trabajo tiene una mejora significativa en comparación con el driver utilizado en el laboratorio.
- Los ciclos de trabajos para V_{GE}, son de menor distorsión para el caso del circuito de disparo desarrollado en este trabajo a altas frecuencias ya que no supera el $5\,\%$.

- El circuito de disparo básico posee un diseño sencillo, pero su rendimiento no es el óptimo cuando trabaja en altas frecuencias debido a los ciclos de trabajos obtenido en las pruebas.
- La construcción del circuito de disparo para cada IGBT en conjunto con los componentes tiene un valor aproximado de 75USD. Valor que se encuentra por debajo de los circuito de disparo del mercado, que rodean los 200USD, para dos IGBT logrando una reducción de costos.

BIBLIOGRAFÍA

[1] Roberto Sarmiento. Introducción a la electrónica de potencia. Instituto Universitario de Microelectrónica Aplicada. 1

[2] Universidad Carlos III Madrid. Dispositivos semiconductores para la electrónica de potencia. 1

[3] El Transistor Bipolar de Puerta Aislada IGBT. $enlau.weebly.com/uploads/6/0/8/0/608034/igbt-con.doc$. 1

[4] Yanick Lobsiger. *Closed-Loop IGBT Gate Drive and Current Balancing Concepts*. PhD thesis, ETH Zurich, 2014. (document), 1, 2.4, 2.5

[5] R.S. Chokhawala, J. Catt, and B.R. Pelly. Gate drive considerations for igbt modules. *Industry Applications, IEEE Transactions on*, 31(3):603–611, May 1995. 1, 1.4

[6] SEMIKRON. Datasheet SKHI 23/12 R. http://www.farnell.com/datasheets/1879311.pdf. 1.3

[7] C. Licitra, S. Musumeci, A. Raciti, A.U. Galluzzo, R. Letor, and M. Melito. A new driving circuit for igbt devices. *Power Electronics, IEEE Transactions on*, 10(3):373–378, May 1995. 1.4

[8] C. Rangesh Babu and G. Narayanany. Study on gate characteristics and drive circuit for 300a/1200v unsulated gate bipolar transistors. In *Electronics, Computing and Communication Technologies (IEEE CONECCT), 2014 IEEE International Conference on*, 2014. 1.4

[9] P. Zhang, X. Wen, J. Liu, and X. Zhuang. Parasitics considerations for gate drive of igbt. In *Electrical Machines and Systems (ICEMS), 2010 International Conference on*, pages 1912–1915, Oct 2010. 1.4

[10] B. Majumdar, P. Mukherjee, F.A. Talukdar, and S.K. Biswas. Igbt gate drive circuit with in-built protection and immunity to transient fault. In *Industrial Technology*

2000. Proceedings of IEEE International Conference on, volume 1, pages 615–620 vol.2, Jan 2000. 1.4

[11] T. Shimizu and K. Wada. A gate drive circuit of power mosfets and igbts for low switching losses. In *Power Electronics, 2007. ICPE '07. 7th Internatonal Conference on*, pages 857–860, Oct 2007. 1.4

[12] Y. Lobsiger and J. W. Kolar. Stability and robustness analysis of d/dt-closed-loop igbt gate drive. In *Applied Power Electronics Conference and Exposition (APEC), 2013 Twenty-Eighth Annual IEEE*, pages 2682–2689, March 2013. 1.4

[13] K. Fink and S. Bernet. Advanced gate drive unit with closed-loop dic/dt control. *IEEE Transactions on Power Electronics*, 28(5):2587–2595, 2013. 1.4

[14] Lihua Chen, F. Z. Peng, and Dong Cao. A smart gate drive with self-diagnosis for power MOSFETs and IGBT. In *Applied Power Electronics Conference and Exposition, 2008. APEC 2008. Twenty-Third Annual IEEE*, 2008. 1.4

[15] L. Chen and F. Z. Peng. Closed-loop gate drive for high power IGBTs. In *Applied Power Electronics Conference and Exposition, 2009. APEC 2009. Twenty-Fourth Annual IEEE*, 2009. 1.4

[16] G.P. Hunter. A reliable, low cost igbt gate drive circuit. In *Power Engineering Conference, 2008. AUPEC '08. Australasian Universities*, pages 1–4, Dec 2008. 1.4

[17] I. Lizama, R. Alvarez, S. Bernet, and M. Wagner. A new method for fast short circuit protection of igbts. In *Industrial Electronics Society, IECON 2014 - 40th Annual Conference of the IEEE*, pages 1072–1076, Oct 2014. 1.4

[18] TOSHIBA Science Museum. World's First Non-latchup IGBT. http://toshiba-mirai-kagakukan.jp/en/learn/history/ichigoki/1985idbt/index.htm. 2.1

[19] Infineon. Next Generation Reverse Conducting IGBT. http://www.infineon.com/cms/en/product/power/igbt/igbt-discrete/discrete-igbt-with-anti-parallel-diode/1200v/1350v-next-generation-reverse-conducting-igbt/channel.html?channel=db3a304343948511014394ecbef523f4. 2.1

[20] Infineon. 600v and 1200v HighSpeed 3. http://www.infineon.com/cms/en/product/power/igbt/igbt-discrete/discrete-igbt-with-anti-parallel-diode/600v-and-1200v-highspeed-3/channel.html?channel=db3a304339536e1401396775983a4bff. 2.1

[21] POWEREX. Featured products technology. http://www.pwrx.com/pwrx/app/Featured-Prod-Technology.pdf. 2.1

[22] Infineon. EconoPACK 4 IGBT Modules. http://www.infineon.com/cms/en/product/promopages/econopack-4/. 2.1

[23] E. R. Motto and J. F. Donlon. The latest advances in industrial igbt module technology. In *Applied Power Electronics Conference and Exposition, 2004. APEC '04. Nineteenth Annual IEEE*, volume 1, pages 235–240 Vol.1, 2004. (document), 2.1

[24] Dispositivos utilizados en la electrónica de potencia. $http : //electronicadepotenciafordummies.blogspot.cl/2012\_03\_01\_archive.html$. 2.1

[25] Avago Tecnologies. Datasheet IGBT IRG4PC40UDPBF. http://docs-europe.electrocomponents.com/webdocs/0791/0900766b8079132c.pdf. 2.1.3

[26] International Rectifier. Transformer-isolated gate driver provides very large duty cycle ratios. 2.2

[27] V. Mitov and C. K. Tee. Gate drive optocoupler provides robust insulation in igbt destructive tests. In *PCIM Europe 2015; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management; Proceedings of*, pages 1–7, 2015. 2.2

[28] International Rectifier. Application Note AN-937 - gate drive characteristics and requirements. 2.2

[29] Avago Tecnologies. Design considerations in using the inverter gate driver optocouplers for variable speed motor drives, 2010. 2.3

[30] SEMIKRON. Limits and hints how to turn off igbts with unipolar supply, 2015. 2.3

[31] Avago Tecnologies. Datasheet optocoupler HCPL-3120. http://docs-europe.electrocomponents.com/webdocs/0ad5/0900766b80ad5e25.pdf. 3.1

[32] Texas Instrument. Datasheet NAND CD40107BM. http://docs-europe.electrocomponents.com/webdocs/0caa/0900766b80caaef0.pdf. 3.2, 4.3, A.2

[33] Avago Tecnologies. Datasheet LED HSMG-C150. http://docs-europe.electrocomponents.com/webdocs/04a6/0900766b804a6539.pdf. 3.4

[34] Avago Tecnologies. Datasheet optocoupler HCPL-316J. http://docs-europe.electrocomponents.com/webdocs/0779/0900766b807796f5.pdf. 4.1

[35] PLI/ECG. *Uso básico de Protel DXP*. Universidad Técnica Federico Santa María. A

[36] ECG/PLI. *Uso avanzado de Protel DXP*. Universidad Técnica Federico Santa María. A

Anexo A

ALTIUM DESIGNER

En este anexo se realiza un manual del procedimiento llevado a cabo en el software Altium Designer para el diseño e impresión física de los circuitos descritos en el trabajo. El objetivo de este manual es poder facilitar, en caso de ser necesario, una comprensión de lo desarrollado y permitir su modificación para futuras mejoras.

Para comprender de mejor manera este manual, es recomendable el estudio previo de las guías [35] y [36]. Ya que en ellas se explican pasos iniciales del software, distintos tipos de archivos a utilizar y funcionamiento del software que en este apartado no se describen.

En este manual se expondrán los archivos que debieron ser creados, consideraciones sobre la placa para el caso de uno de los circuitos desarrollado en este trabajo.

A.1. Archivos de Proyectos Creados

Una vez ejecutado Altium, en la parte izquierda de la pantalla se muestran los proyectos que se crearon. En la Figura A.1 se puede apreciar los cuatros proyectos realizados y en la Tabla A.1 la descripción de éstos.

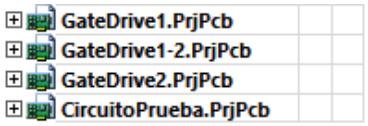


Figura A.1: Proyectos creados.

Proyecto	Descripción
GateDrive1.PrjPcb	Circuito disparo con auto-reset
GateDrive1-2.PrjPcb	Circuito disparo con reset externo
GateDrive2.PrjPcb	Circuito de prueba básico
CircuitoPrueba.PrjPcb	Circuito convertidor buck

Tabla A.1: Descripción proyectos creados.

Cada uno de estos proyectos cuenta con tres archivos relevantes: esquemático, PCB y librería. El primero, es donde se lleva a cabo el diseño del circuito, el segundo, se encuentra el diseño PCB o de placa del circuito realizado en el esquemático, y tercero, cuando se necesita un componente que no trae por defecto el software, es posible crearlo para su utilización.

A modo de ejemplo, se utiliza el esquemático de la Figura 4.6, donde se ejemplificará como crear los componentes necesarios y además de su realización en PCB.

A.2. Creación Símbolos y Plantillas

Primero, es necesario crear un componente para su uso en el esquemático, por lo que se debe seleccionar en la barra de herramienta la pestaña $Tools$ y luego $New\ Component$, aparece una ventana en la cual le asignamos el nombre al componente. Acá se realiza la creación del símbolo del componente, además se debe colocar los pines de éste sin importar la distribución. En este caso, se lleva a cabo la creación del símbolo para el NAND de la Figura 3.5.

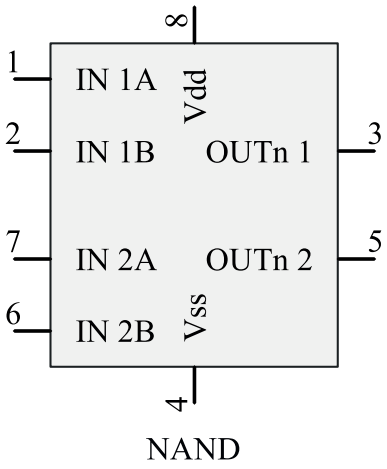


Figura A.2: Símbolo NAND dual.

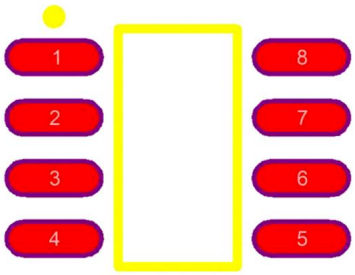


Figura A.3: Plantilla NAND dual.

Si bien el símbolo de la Figura A.2 ya se puede utilizar para el esquemático, se le debe asignar una plantilla para su diseño en tarjeta de circuito impreso. Para ello se debe tener creada la librería de PCB, se crea al igual que como se hizo con el símbolo. Esta plantilla debe tener las dimensiones y distribución de pines especificados en la hoja de datos del fabricante[32]. Tal como se observa en la Figura A.3.

Finalizado la plantilla, solo resta asignarlo al símbolo del componente. Para ello se dirige a la librería de esquemáticos, luego $SCH\ Library$ y se selecciona el símbolo deseado. En la parte inferior del símbolo aparece una ventana y seleccionamos la opción:

$$Add\ Footprint \longrightarrow Browse \longrightarrow Libraries \longrightarrow Nombrelibrera.PCBLib$$

una vez allí, elegimos la plantilla deseada. A contar de este momento cada vez que se utilice el símbolo del componente, ya se tendrá asignada la plantilla que se eligió.

A.3. Diseño Tarjeta Impresa

Cuando se completa la creación de símbolos y plantillas, y se asignan de forma correcta, se procede a construir el esquemático que se realizará en la tarjeta impresa. En este caso la Figura B.2 es el diseño que se pasará a tarjeta impresa. Para poder exportar el esquemático se selecciona en la ventana de éste:

$$Design \longrightarrow Update\ PCB\ Document\ NombrePCB.PcbDoc$$

validando los cambios, nos aparecen las plantillas de los distintos componentes, tal como se observa en la Figura A.4.

En base a estos componentes se procede a ordenarlos de tal forma de hacer calzar los componentes dentro de los parámetros establecidos. La Figura A.5 corresponde a una distribución de componentes para su diseño en tarjeta impresa, es importante distinguir las capas que se utilizan en este caso, como: Bottom Layer, Top Layer, Keep-out Layer y Top Overlay, la primera y segunda capa son para la distribución de componentes, la tercera, corresponde a los limites y tamaño que se realizará la placa, y la cuarta, vienen siendo los textos impresos en ésta, por lo que están constituidas principalmente por los nombres de los componentes para su diferenciación.

Tal como se mencionó al comienzo del capítulo, es importante el estudio previo de las guías para poder comprender las distintas capas que se utilizan en este proceso.

Es importante tener algunas consideraciones en cuanto al diseño de la tarjeta impresa. Primero, para mejor uso de espacio se utilizan la capa superior e inferior de la placa. Segundo, al ordenar los componentes, la parte de potencia disponga de menor camino

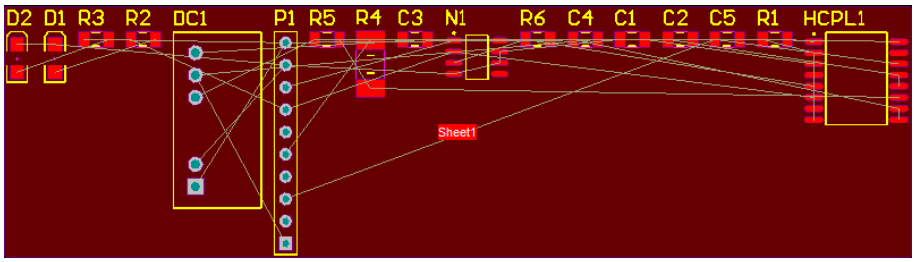


Figura A.4: Plantillas de los componentes para diseño PCB.

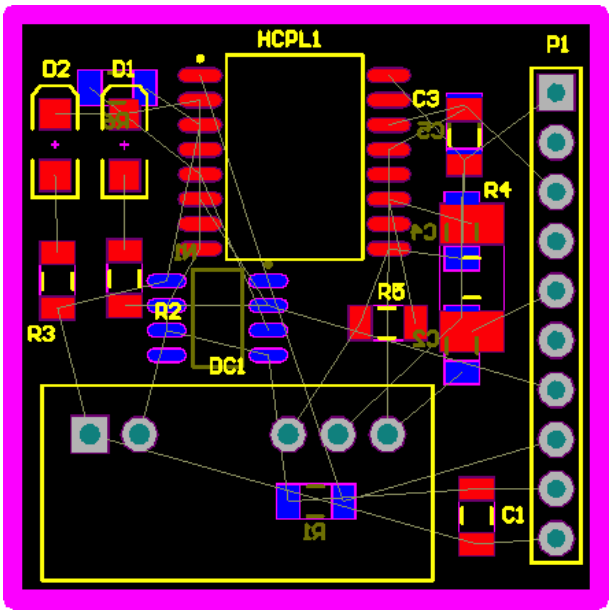


Figura A.5: Distribución de componentes.

de pista en relación al conector “P1” ya que por estas pistas circulan la mayor cantidad de corriente en relación al resto de la placa, disminuyendo pérdidas. Tercero, los LEDs utilizados deben estar ubicados en la capa superior. Cuarto, para las pistas de control se utiliza medida estándar 2.54mm para señales de control y 5mm para señales de potencia.

Una vez que se cumplan las consideraciones mencionadas anteriormente, se lleva a cabo el ruteo de pistas para la placa, tal como se observa en la Figura A.6. Es recomendable el uso de “orificios” para la unión de pistas entre la capa superior e inferior.

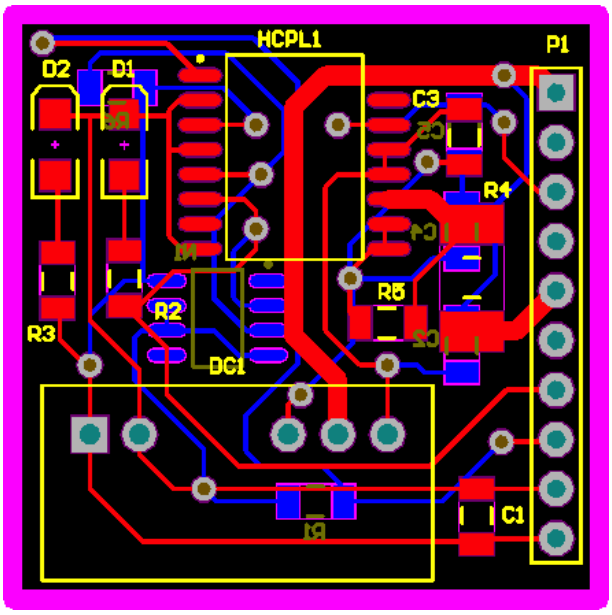


Figura A.6: Ruteo de pistas para diseño tarjeta impresa.

Anexo B

DISEÑOS ESQUEMÁTICOS

En este anexo se encuentran los diseños llevados a cabo en Altium Designer. Realizada las librerías y símbolos correspondientes, se procedió al diseño del esquemático en Altium para su exportación a PCB. Por lo mismo, acá se detallan los conectores a utilizar diferenciando la cantidad de pines que éste contenga, el nombre tanto de las señales más relevantes del circuito como los componentes para diferenciarlos en la PCB y, por último, las señales de entrada y salida de los conectores.

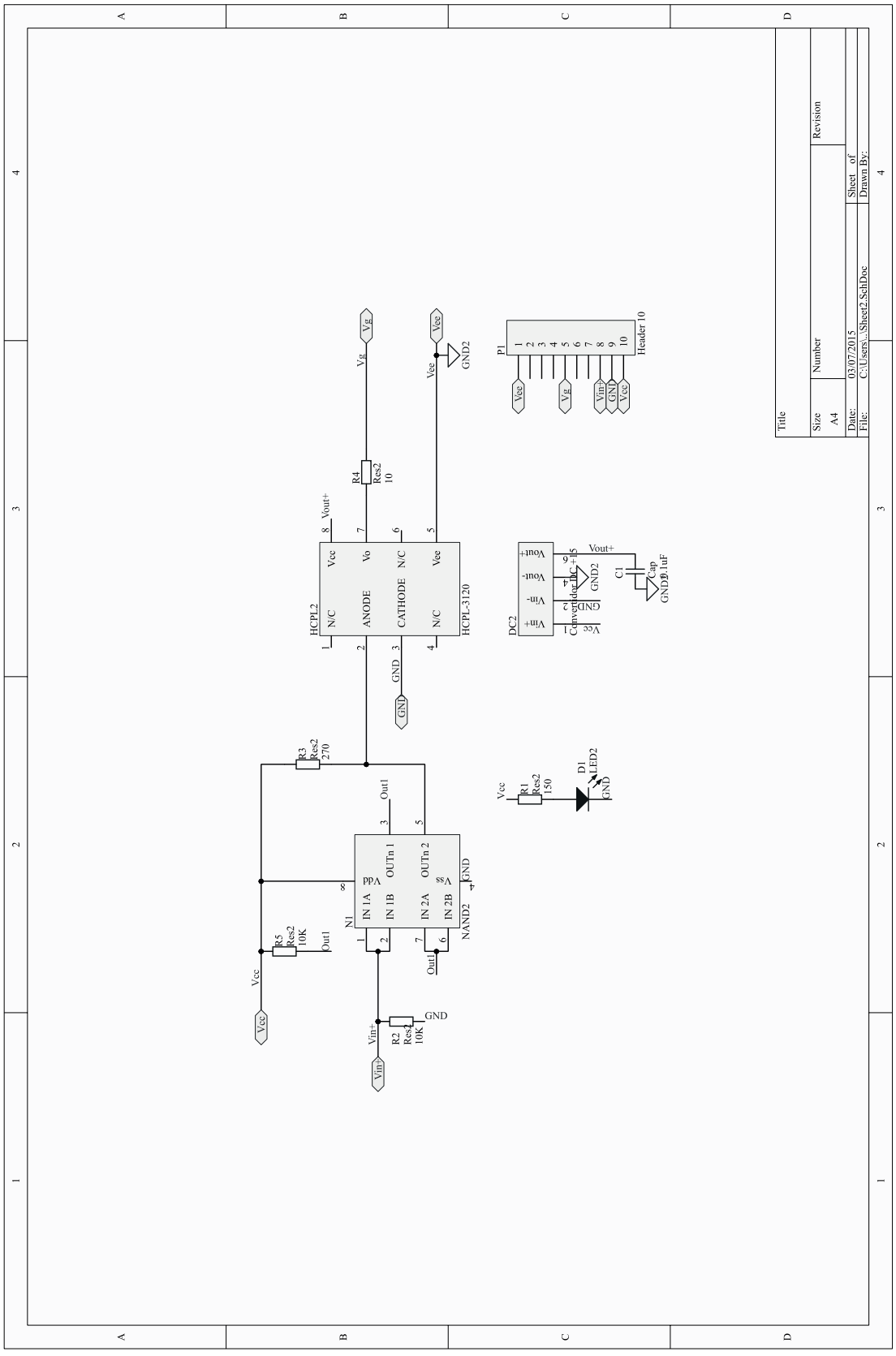


Figura B.1: Esquemático en Altium - circuito disparo básico.

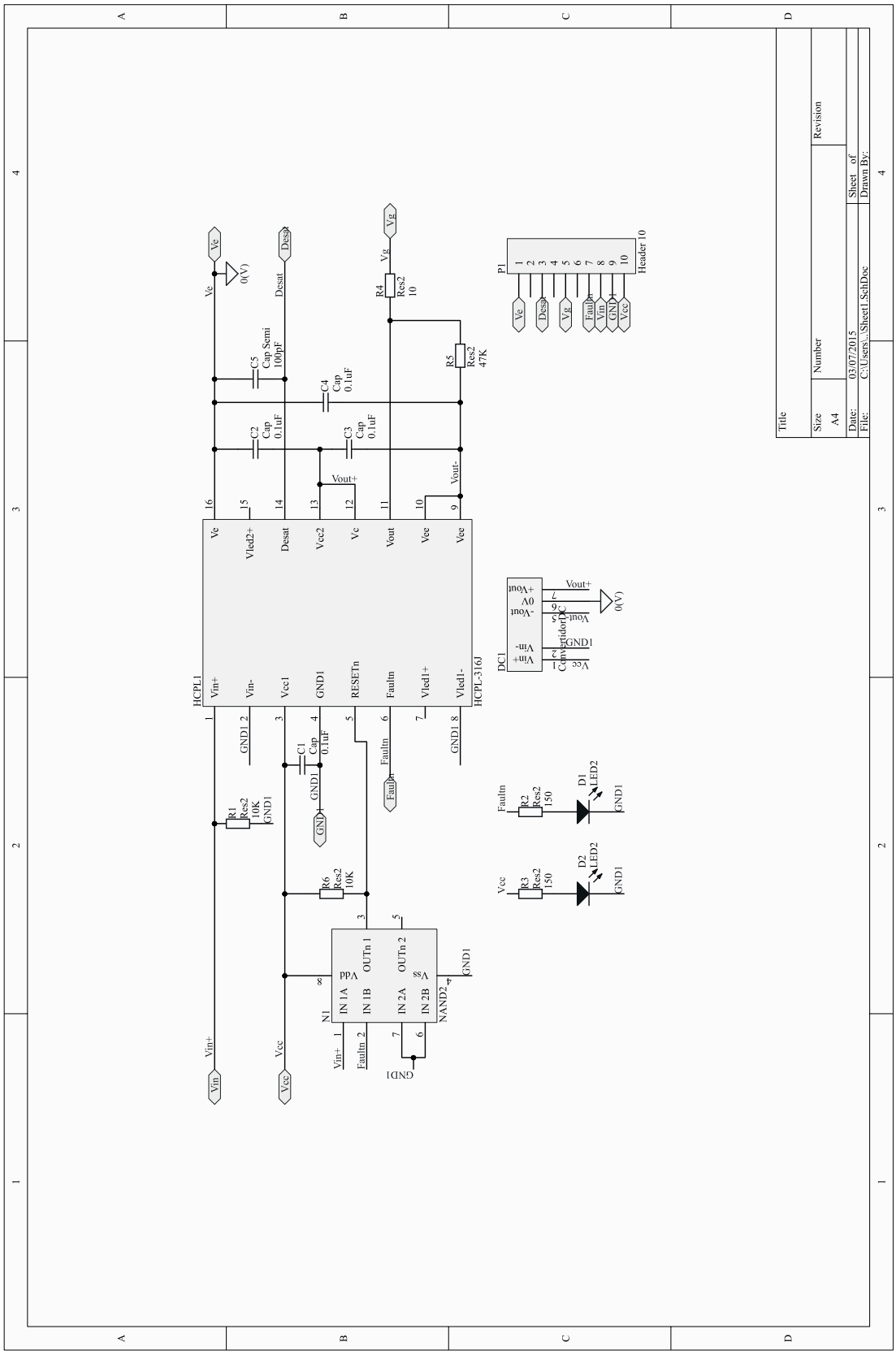


Figura B.2: Esquemático en Altium - circuito disparo con auto-reset.

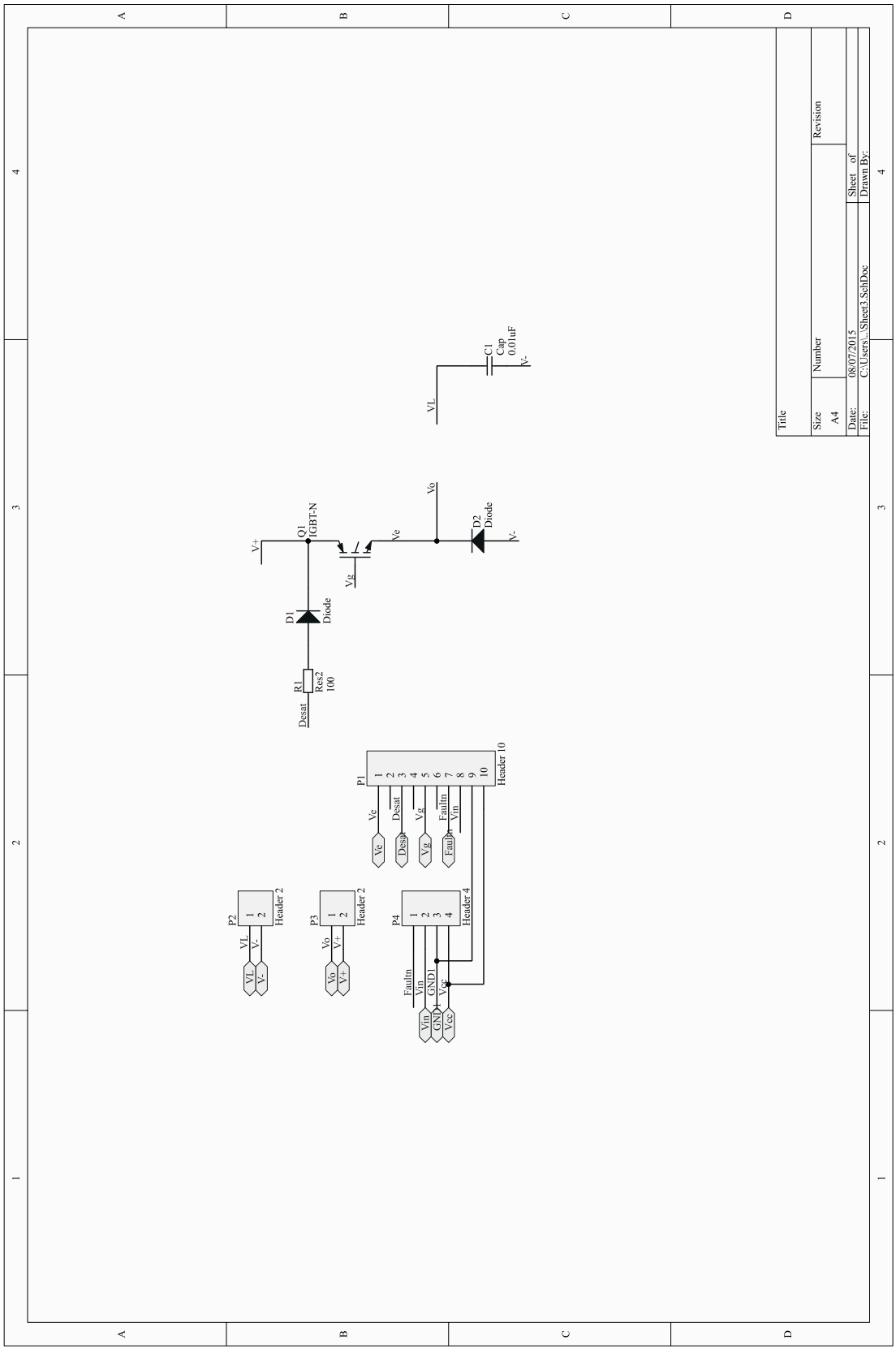


Figura B.3: Esquemático en Altium - circuito de prueba.

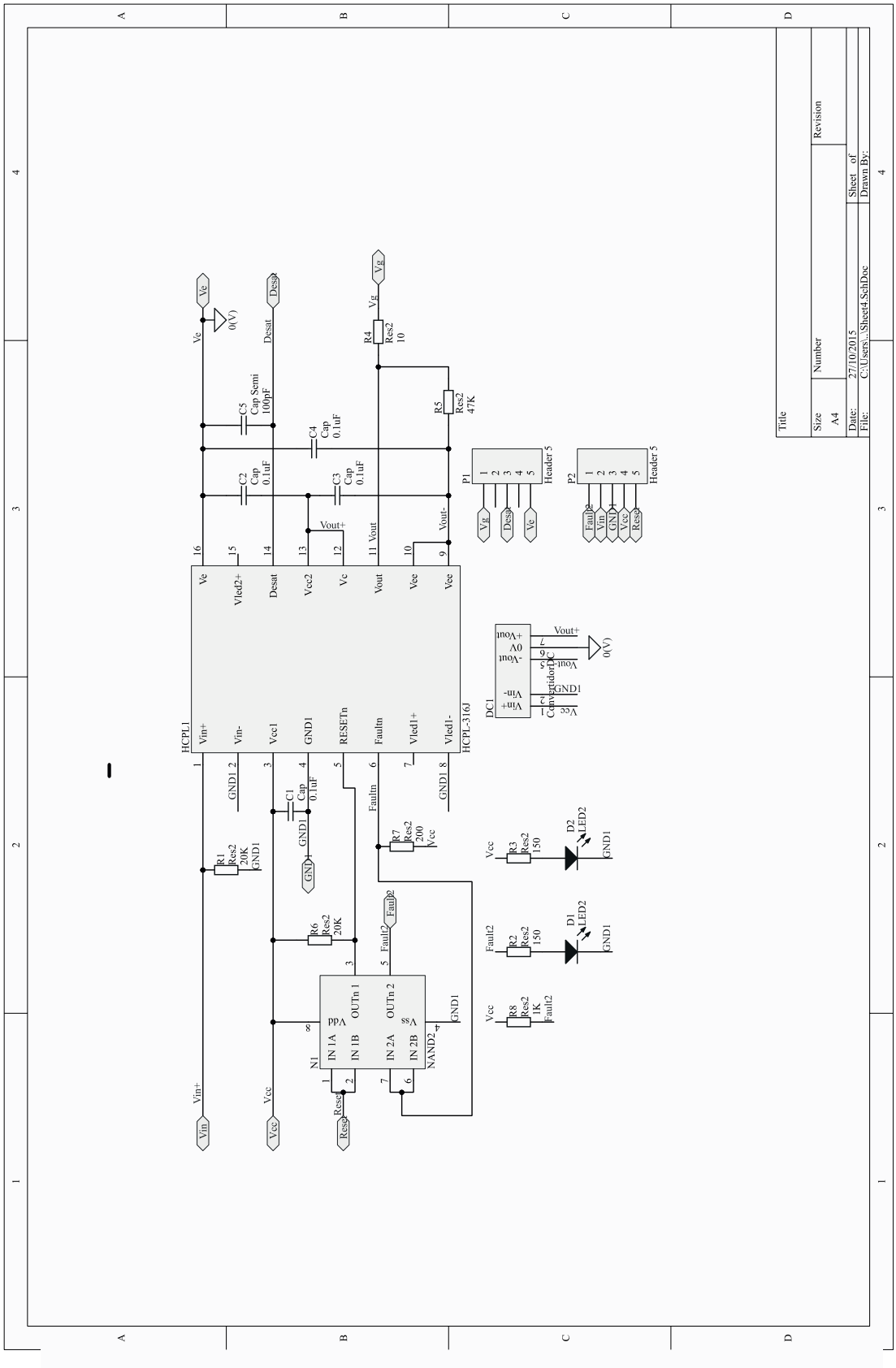


Figura B.4: Esquemático en Altium - circuito disparo con reset externo.