

UNIVERSIDAD TECNICA FEDERICO SANTA MARIA

Memoria de Título

Familiarización de plataformas MERUS Audio Infineon con amplificadores clase D multi-nivel.

Tesis para optar al grado/título de
Ingeniero Civil Electrónico

Alumno
Matias Gerhard Fuentes Pfeil

Guía de Tesis/Profesor Supervisor
Christian Rojas Monrroy

Revisores/Comisión Co-Referente
Dr. Matías Zañartu
Dr. Jorge Marín

Marzo 13, 2024, Valparaíso, Chile

A menudo damos a los niños respuestas que recordar en lugar de problemas a resolver
-Roger Lewin

Dedicatoria

AGRADECIMIENTOS

EN PRIMERA instancia, quiero agradecer a mi profesor guía Christian Rojas por la buena voluntad y empatía respecto a lo que fue el desarrollo de esta investigación. Su incentivo a seguir descubriendo cosas nuevas y la pasión con la cual recibe los avances del proyecto ha permitido que mi interés por la electrónica de potencia se elevara considerablemente. También agradecer la oportunidad de ofrecerme un tema relacionado con audio, ya que va de la mano con uno de los pasatiempos mas importantes para mi, la música.

Agradecer al ANID/FONDECYT 1210757, AC3E ANID-Basal Project FB0008, que financiaron esta memoria y permitió el desarrollo de la investigación y familiarización de plataformas vanguardistas en electrónica.

A mi familia y a mi pareja, que a pesar de los tiempos difíciles y las diversas adversidades, me han estado apoyando siempre. Su fe y confianza que me han tenido a lo largo de los años, me ha permitido crecer como persona.

A mis mejores amigos, Renzo Vaccarezza y Mauricio Vaccarezza por siempre apoyarme en todos los proyectos de vida y nunca dudar en mí (incluso cuando uno mismo se siente inseguro). Gracias por enseñarme como funciona el mundo y a perseguir lo que a uno lo hace feliz.

A mis profesores a lo largo de la carrera por el apoyo que me brindaron y darme diversas oportunidades de compartir y crecer tanto por el ámbito profesional como humano.

Matias Gerhard Fuentes Pfeil

RESUMEN

DURANTE LAS diversas innovaciones tecnológicas que han surgido a lo largo de la década, la electrónica de potencia ha tenido un desarrollo constante en el mejoramiento u optimización de topologías ya existentes. Una de las más famosas son los amplificadores clase D reconocidos por alta eficiencia y baja pérdida energética. Una de las empresas pioneras con el desarrollo del mejoramiento de estas topologías es la empresa Infineon MERUS con sus amplificadores multi-nivel clase D que hacen posible el diseño de parlantes portátiles con una considerable vida útil y gran calidad de audio. Este dispositivo, con su innovadora tecnología de 5-niveles, ha generado un gran interés en la industria del audio debido a su eficiencia superior y su capacidad de reducir distorsiones armónicas.

A lo largo de esta investigación, se examina el integrado MA12070 con la tarjeta de evaluación EVAL_AUDIO_MA12070, desglosando sus componentes y comprendiendo su funcionamiento. Además, se realizan pruebas y mediciones para evaluar su desempeño en diferentes configuraciones y modos de operación. Los resultados proporcionan una visión detallada de la eficiencia y el rendimiento del amplificador en diversas situaciones. También se exploran los resultados prácticos de estos hallazgos, especialmente en lo que respecta al diseño de sistemas de audio portátiles y dispositivos similares.

También se vislumbra el futuro, explorando las posibilidades de amplificadores de próxima generación que pueden generar formas de tensión de 9-niveles con la utilización de un amplificador de 5-niveles utilizando modulación PS-PWM.

Palabras Claves

Amplificador Multi-nivel, MA12070, EVAL_AUDIO_MA12070, Clase D, Modulación, PWM, Conversor Análogo/Digital, Eficiencia, Condensador flotante.

ABSTRACT

DURING the various technological innovations that have emerged throughout the decade, power electronics has seen constant development in improving or optimizing existing topologies. One of the most famous ones is Class D amplifiers, recognized for their high efficiency and low energy loss. One of the pioneering companies in the development of these topologies is MERUS with its multi-level Class D amplifiers, which make possible the design of portable speakers with considerable lifespan and high audio quality. This device, with its innovative 5-level technology, has generated great interest in the audio industry due to its superior efficiency and its ability to produce minimal harmonic distortion.

Throughout this research, the MA12070 integrated circuit is examined with the EVAL_AUDIO_MA12070 evaluation board, breaking down its components and understanding its operation. Additionally, tests and measurements are conducted to evaluate its performance in different configurations and modes of operation. The results provide a detailed insight into the efficiency and performance of the amplifier in various situations. Practical implications of these findings are also explored, especially regarding the design of portable audio systems and similar devices.

Furthermore, looking forward, exploring the possibilities of next-generation amplifiers that can generate 9 voltage levels using a 5-level amplifier with PS-PWM modulation.

Keywords

Multi-level Amplifier, MA12070, EVAL_AUDIO_MA12070, Class D, Modulation, PWM, Analog/Digital Converter, Efficiency, Flying Capacitor.

ÍNDICE

AGRADECIMIENTOS i

RESUMEN ii

ABSTRACT iii

ÍNDICE DE FIGURAS vii

ÍNDICE DE TABLAS xi

ABREVIACIONES xii

SIMBOLOGÍA xiv

1. INTRODUCCIÓN 1

1.1. Estado del Arte 1

1.1.1. Amplificador Multi-nivel 1

1.1.2. Tecnología implementada en entornos de audio 2

1.1.3. Desarrollo de la electrónica de potencia en la industria sonora. . . 3

1.2. Contribuciones 4

1.3. Objetivo General 4

1.3.1. Objetivos específicos 4

1.4. Alcances y Limitaciones 5

1.5. Resumen del Capítulo 6

2. AMPLIFICADOR DE POTENCIA CLASE D MULTI-NIVEL. 7

2.1. Características y cálculos del Amplificador de potencia clase D 7

2.1.1. Funcionamiento del amplificador clase D 7

2.1.2. Cálculo de pérdidas en amplificador clase D 9

2.1.3. Topología «Bridge-Tied-Load» (BTL) 10

2.2. Derivación y Modulación del Amplificador de potencia Clase D multi-nivel 11
2.2.1. Origen del amplificador clase D multi-nivel 11
2.2.2. Diseño Amplificador clase D de 5-niveles 15
2.2.3. Control de estados redundantes 18
2.3. Datasheet del integrado MA12070 de MERUS y PCB referencial . . . 21
2.4. Diseños implementados en el mercado 24
2.4.1. Amplificador de potencia de audio MA1 BRZHIFI 24
2.4.2. Amplificador musical de instrumento de bajo con MA12070 . . . 25
2.4.3. Comparación a otros amplificadores 27

3. OPERACIÓN DE LA TARJETA EVAL_AUDIO_MA12070 29
3.1. Descripción General 29
3.2. Alimentación 32
3.2.1. Ubicación de la alimentación en la tarjeta de evaluación 32
3.2.2. Reguladores de voltaje incluidos en la placa 33
3.2.3. Medición de consumo desde la placa 34
3.3. Señales de entrada para amplificar 36
3.3.1. Señales no-balanceadas y balanceadas 36
3.3.2. Entrada no-balanceada desde conector JACK/TRS 37
3.3.3. Entrada balanceada desde pines 38
3.3.4. Sobre los periféricos de entrada de señales digitales 39
3.4. Conexión de la salida y cargas 40
3.4.1. Medición de la salida 40
3.4.2. Configuración de la topología de salida 42
3.4.3. Conexión de la carga 44
3.5. Pines de Utilidad 46
3.5.1. Pin de Clip 46
3.5.2. Pin de Error 47
3.5.3. Pin de Reloj 48
3.5.4. Pin de encendido y pin de silencio. 49
3.6. Comunicación a través de I2C 51
3.6.1. Direcciones de escritura y lectura del chip. 51
3.6.2. Conexión mediante Arduino UNO 51
3.6.3. Utilización de la interfaz USB y GUI por el fabricante 52
3.7. Encendido rápido de la tarjeta de evaluación
EVAL_AUDIO_MA12070 55

4. RESULTADOS EXPERIMENTALES 59
4.1. Desarrollo del entorno de trabajo 59

4.2. Análisis de eficiencia 61
4.3. Análisis del comportamiento a la salida según la frecuencia fundamental de la entrada 66
4.3.1. Con esquema de modulación A: 3-niveles y frecuencia de conmutación de 600[kHz] 67
4.3.2. Con esquema de modulación B: 5-niveles y frecuencia de conmutación de 300[kHz] 69
4.3.3. Con esquema de modulación C: 3-niveles y frecuencia de conmutación de 300[kHz] 70
4.3.4. Con esquema de modulación D: 5-niveles y frecuencia de conmutación de 150[kHz] 71
4.4. Análisis de distorsión harmónica a distintos modos de operación 72
4.4.1. Con esquema de modulación A: 3-niveles y frecuencia de conmutación de 600[kHz] 72
4.4.2. Con esquema de modulación B: 5-niveles y frecuencia de conmutación de 300[kHz] 74
4.4.3. Con esquema de modulación C: 3-niveles y frecuencia de conmutación de 300[kHz] 75
4.4.4. Con esquema de modulación D: 5-niveles y frecuencia de conmutación de 150[kHz] 76
4.4.5. Comportamiento del condensador flotante a frecuencias especificas 77
4.4.6. Mediciones con la tarjeta de audio MA1 BRZHIFI 80

5. CONCLUSIONES 82
5.1. Resumen 82
5.2. Conclusiones 82
5.3. Trabajo Futuro 84

A. PINES DEL MA12070 86

B. CÓDIGO C 88

C. RESULTADOS A FRECUENCIAS DE 150[KHZ], 300[KHZ] Y 600[KHZ] 90

BIBLIOGRAFÍA 93

COPYRIGHT 97

Índice de figuras

2.1. Topología de amplificador clase D análogo [1]. 8
2.2. Gráfico de la eficiencia en función de la potencia de salida de un amplificador de potencia clase D [1]. 10
2.3. Configuración BTL con 2 amplificadores de potencia clase D [2]. . . . 10
2.4. Tipos de modulación con la configuración BTL (Bridge-Tied Load) [2]. . 11
2.5. Topología de 3-niveles del amplificador clase D con C_{fly} en medio puente. 12
2.6. Modelo Ideal de operación [3]. 13
2.7. Estado inactivo del amplificador clase D de 3-niveles [4]. 14
2.8. Amplificador de 3-niveles con FC en medio puente y gráfico de estado inactivo [3]. 15
2.9. Topología de Amplificador clase D de 5 niveles [3]. 16
2.10. Gráfico de la modulación de una señal sinusoidal en el amplificador clase D de 5-niveles [4]. 17
2.11. Ripple de corriente normalizado en función del ciclo de trabajo d [4]. . . 18
2.12. Representación de estados redundantes para acceder al mismo estado de voltaje en la salida $V_{DD}/2$ [3]. 18
2.13. Gráfico relacionando el pulso PWM del transitor $V_{PWM,A}$, el reloj digital y el PWM obtenido desde el controlador digital $V_{PWM,D}$ [3]. 19
2.14. Circuito equivalente para un evento de High-Z con un sensor retroalimentado indicando polaridad de la corriente [3]. 20
2.15. Arquitectura de control utilizado en un amplificador clase D de 5-niveles [3]. 21
2.16. Esquema del chip MA12070 con sus pines de entrada, entrada de audio analógica y salida de audio [5]. 22
2.17. Ilustración representativa del uso de los perfiles de potencia PMP del chip [5]. 22
2.18. Amplificador de potencia de audio MA1 BRZHIFI. 24
2.19. Placa del amplificador de audio MA1 BRZHIFI. 25
2.20. Pre-amplificador para bajo eléctrico DEMO_BASSAMP_60W_MA12070 [6]. 25

2.21. Diagrama del pre-amplificador DEMO_BASSAMP_60W_MA12070 [6]. . . 26
2.22. Eficiencia del amplificador TPA3251 de Texas Instruments en función de la potencia de salida [7]. 27
2.23. Eficiencia del amplificador clase D multi-nivel de MERUS Infineon en función de la potencia de salida [5]. 28

3.1. Kit de EVAL_AUDIO_MA12070 proporcionado por el fabricante. . . . 30
3.2. Kit de EVAL_AUDIO_MA12070 por dentro. 31
3.3. Parlante ocupado para la realización de pruebas de este manual. . . . 31
3.4. Tarjeta de evaluación EVAL_AUDIO_MA12070 32
3.5. Ubicación de los conectores de alimentación J12 (PVDD) y J13 (GND) . 32
3.6. Ubicación de los reguladores de voltaje de 5[V] y 3,3[V] junto con el pin JMP10 (REG EN_N) y JMP14 (GND GND). 33
3.7. Esquemático del regulador de voltaje de 5[V]. 34
3.8. Esquemático del regulador de voltaje de 3,3[V]. 34
3.9. Ubicación de los pines de medición de la fuente JMP11 y JMP16, del regulador de 5[V] JMP12 y del regulador de 3,3[V] JMP13 35
3.10. Esquemático del circuito de alimentación a la placa EVAL_AUDIO_MA12070 36
3.11. Representación al utilizar una línea no-balanceada [8]. 36
3.12. Representación al utilizar una línea balanceada [8]. 37
3.13. Ubicación del conector TRS de 3,5[mm] en el pin J6. 37
3.14. Conector TRS y relación con los canales CH0 ($in0a$) y CH1 ($in1a$). . . 38
3.15. Ubicación de la entrada balanceada en el pin J9. 39
3.16. Ubicación de las entradas digitales de audio en los pines J7 y J14. . . . 40
3.17. Ubicación de las salidas de medición J15, J16, J17 y J18. 40
3.18. Tipos de configuración de entrada/salida disponibles en el chip MA12070 [5]. 42
3.19. Ubicación del pin de configuración de salida JMP1. 43
3.20. Ubicación de los pines J2 y J3 con la polaridad de la carga. 44
3.21. Esquemático de la salida del chip a la carga J2 (CH0) y J3 (CH1). . . . 45
3.22. Ubicación del pin JMP5 indicador de la distorsión de corte. 46
3.23. Ubicación del pin JMP6 indicador de error en el chip. 47
3.24. Ubicación del pin JMP7 encargado de la configuración del reloj del chip. . 49
3.25. Ubicación de los interruptores SW1 encargado del encendido del sistema y SW2 encargado de la activación de las salidas. 50
3.26. Ubicación de los pines para acceso de direcciones JMP9 (AD0 y AD1) y JMP15 (SDA,SCL). 51
3.27. Conexión de Arduino UNO a la tarjeta de evaluación EVAL_AUDIO_MA12070. 52
3.28. Ubicación del conector y la interfaz USB. 53
3.29. Interfaz gráfica MA120XX proporcionada por el fabricante [9]. 53

3.30. Perfiles de potencia existentes en el MA12070 por defecto [5]. 54
3.31. Modos de potencia con sus respectivas características [5]. 55
3.32. Puenteo de pines CLK M/S, MSEL0 y MSEL1 para inicio rápido [9]. . . 56
3.33. Puenteo de pines AD0 y AD1 para inicio rápido [9]. 56
3.34. Puenteo de pines analógicos y digitales para inicio rápido [9]. 56
3.35. Puenteo de pines PVDD MEAS, 3V3 MEAS, 5V MEAS y REG EN_N para inicio rápido [9]. 57
3.36. Posición inicial de los interruptores para inicio rápido [9]. 57
3.37. Tarjeta de evaluación con las conexiones periféricas para inicio rápido [9]. . 57
3.38. Posición del interruptor de encendido para inicio rápido [9]. 58
3.39. Interfaz gráfica indicando una correcta comunicación con la tarjeta [9]. . 58
3.40. Posición de interruptor en reproducción para inicio rápido [9]. 58

4.1. Entorno de trabajo para las mediciones de potencia de la tarjeta de evaluación EVAL_AUDIO_MA12070 donde se hace uso de una fuente de alimentación de 12[V], un medidor de potencia Joulescope JS220 y dos parlantes Grandix CX-402. Al fondo, el osciloscopio DS0X4054A para observar las señales a la salida del amplificador. 60
4.2. Entorno de trabajo con la utilización de la GUI diseñada por MERUS y las mediciones de potencia realizadas por el software de Joulescope. Al lado, el generador de señales para la entrada del amplificador. 60
4.3. Comparación de eficiencias según el esquema de modulación proporcionado por el fabricante. 63
4.4. Eficiencias según el fabricante. Las mediciones fueron hechas con una alimentación de 21[V], ganancia de 20[dB], una carga de 4[Ω] y 22[μH] y en configuración BTL [5]. 66
4.5. Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación ‘A’. 68
4.6. Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación ‘B’. 69
4.7. Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación ‘C’. 70
4.8. Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación ’D’. 71
4.9. Espectro en frecuencia del esquema de modulación ‘A’ en frecuencias audibles. 73
4.10. Espectro en frecuencia del esquema de modulación ‘B’ en frecuencias audibles. 74
4.11. Espectro en frecuencia del esquema de modulación ’C’ en frecuencias audibles. 75
4.12. Espectro en frecuencia del esquema de modulación ’D’ en frecuencias audibles. 76

4.13. Medición del esquema 'A' con transiente del condensador flotante y una señal de entrada de frecuencia 150[Hz]. 77
4.14. Medición con 9-niveles de conmutación y con una señal de entrada de frecuencia 15[kHz]. 78
4.15. Resultados de la simulación recreado en el software PLECS. 79

A.1. Funcionalidad de los pines 1-38 del chip MA12070 86
A.2. Funcionalidad de los pines 39-64 del chip MA12070 87

C.1. Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación 'A'. 90
C.2. Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación 'B'. 91
C.3. Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación 'C'. 91
C.4. Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación 'D'. 92

Índice de tablas

2.1. Estados de conmutación posibles en el amplificador clase D de 3-niveles. . 14
2.2. Estados de conmutación posibles en el amplificador clase D de 5-niveles. . 16

3.1. Descripción pines de Alimentación 33
3.2. Descripción pines de los reguladores de voltaje 34
3.3. Descripción de los pines de medición de consumo 35
3.4. Descripción del pin análogo de entrada no-balanceado. 38
3.5. Descripción del pin J6 para entrada balanceada. 39
3.6. Descripción de los pines de medición de salida 41
3.7. Configuración del pin JMP1 según la topología de salida 43
3.8. Descripción del pin de configuración de salida JMP1. 43
3.9. Descripción de los pines de conexión a la carga J2 y J3 44
3.10. Valores recomendados para acoplamiento AC para el condensador C_{out} según el datasheet del fabricante [5]. 45
3.11. Detalle de las resistencias recomendadas por el fabricante sin el uso de disipadores en la tarjeta de evaluación. 46
3.12. Descripción del pin indicador de distorsión de corte JMP5. 47
3.13. Descripción del pin indicador de error JMP6. 48
3.14. Descripción del pin configurable de reloj JMP7. 49
3.15. Descripción de los interruptores SW1 y SW2. 50
3.16. Decodificación de las direcciones accesibles mediante AD0 y AD1. 51

4.1. Mediciones de potencia de entrada y salida para la topología de salida BTL. 62
4.2. Mediciones de potencia de entrada y salida para la topología de salida PBTL. 62
4.3. Mediciones de potencia de entrada y salida para la topología de salida SE. 63
4.4. Características diferenciadoras entre cada esquema de modulación A, B, C y D. 67

ABREVIACIONES

Mayúsculas

PWM	: pulsewidth modulation
PS-PWM	: phase shifted pulse width modulation
FC	: flying capacitor
3L-FC-VSC	: three level-flying capacitor-voltage source converter
DC	: direct current.
EMI	: electromagnetic interference
FET	: field-effect transistor
MOSFET	: metal-oxide-semiconductor field-effect-transistor
THD	: total harmonic distortion
THD+N	: total harmonic distortion with noise
RMS	: root mean square
BTL	: bridge-tied-load
AD	: analog to digital
BD	: bipolar to digital
SNR	: signal to noise ratio
SQNR	: signal to quantization noise ratio
CMRR	: common-mode rejection ratio
I2C	: inter-integrated circuit
SE	: single-ended
PCB	: printed circuit board
EMC	: electromagnetic compatibility
USB	: universal serial bus
TRS	: tip-ring-sleeve
CH0	: channel 0
CH1	: channel 1
I2S	: inter-iC sound bus
PBTL	: parallel bridge-tied-load

AC	: alternating currente
N	: noise
ODO	: open-drain-output
GND	: ground
PLL	: phase-locked loop
GUI	: graphic user interface
MP3	: MPEG-1 audio layer III
PM	: power mode
PMP	: power mode profile
RCA	: radio corporation of america
XLR	: external line return
LPC	: low power consumption
HAP	: high audio performance

SIMBOLOGÍA

Variables

V	: Voltage
I	: Current
P	: electric power
C	: Capacitance
f	: frequency
d	: duty cycle
Q	: quantization step
BW	: bandwidth
M	: modulation index

Subíndices

I	: input signal
C	: carrier
O	: Output signal
PWM	: PWM signal for transistors
SS	: ground signal
SW	: PWM signal for load
$loss$	: signals that contribute in power loss
Q	: quantization
ds	: drain to source
CL	: conduction loss
DD	: power supply
fly	: flying capacitor
$load$	: signal seen at load

s : digital clock

Superíndices

on : driving status

Capítulo 1

INTRODUCCIÓN

1.1. Estado del Arte

MUCHAS de las innovaciones de la electrónica de potencia han sido descubiertas en base a la optimización de las topologías más famosas dentro de los convertidores de potencia. Sin embargo, este avance ha llegado a un grado de madurez importante donde cada vez existe una dificultad mayor al innovar respecto a nuevas formas de convertir la potencia eléctrica con eficiencias superiores a las topologías utilizadas actualmente en el mercado [10]. Por esta razón, el actual enfoque de la electrónica de potencia está en optimizar y mejorar las topologías existentes aumentando las eficiencias y desempeño energético, reduciendo así su tamaño como también su disipación de energía térmica. A pesar de tener diversas opciones en términos de topologías de amplificadores de potencia, la clase D es una de las más eficientes en términos energéticos [11]. Esto permite, por un lado, optimizar el volumen ocupado por los dispositivos electrónicos y, por otro lado, mejorar la eficiencia de la potencia a la salida. Una de las empresas pioneras en la modernización de esta topología es Infineon con su serie de amplificadores clase D MERUS con la implementación de un convertidor multi-nivel en entornos de audio.

1.1.1. Amplificador Multi-nivel

El origen de la topología multi-nivel yace a mediados del año 1975 con la necesidad de crear un inversor multi-nivel de alta-media tensión con menores armónicos, pérdidas y estrés de voltaje en las transiciones [12]. Una de las topologías multi-nivel es el '3L-FC-VSC' con la utilización de condensadores flotantes que permiten la conmutación. Los condensadores transfieren una cantidad limitada de voltaje a los diferentes dispositivos electrónicos, por

lo que las pérdidas son distribuidas uniformemente entre los componentes. Además, es regenerativo, por lo que se puede implementar en motores eléctricos o estaciones de carga bidireccional. La topología es escalable, por ende, se pueden implementar varios niveles de conmutación.

Sin embargo, existen tres desventajas de la topología. Primero, la salida posee un componente DC equivalente a la mitad del voltaje de alimentación. Segundo, requiere de un control de modulación complejo para balancear los condensadores flotantes por lo que su diseño requiere de un lazo de control específico según los requerimientos funcionales. A medida que se aumenten la cantidad de niveles, el control de los condensadores se vuelve más complejo. Finalmente, requiere de frecuencias de conmutación altas o condensadores flotantes con gran capacidad para no tener un rizado elevado a la salida.

No fue hasta el año 2016 donde el inventor Høyerby patentó un modelo de amplificador multi-nivel clase D para potencias medias-bajas utilizando la topología del inversor multinivel con lazos de control adecuados para el óptimo funcionamiento del amplificador [3]. Estos amplificadores aprovechan al máximo la eficiencia de la conmutación para proporcionar una potencia significativa con una mínima pérdida de energía, lo que los hace ideales para una amplia gama de aplicaciones. En el corazón de su funcionamiento se encuentra la capacidad de modular la señal de entrada en cinco niveles de voltaje, lo que permite una amplificación más precisa y fiel de la señal original, sin comprometer la eficiencia energética.

1.1.2. Tecnología implementada en entornos de audio

Desde finales del siglo XIX la grabación y reproducción de audio fue un área de investigación para la industria. Se tiene registros del primer reproductor de audio correspondiente a un fonógrafo creado por Thomas Edison [13]. El dispositivo funciona de la siguiente manera: una aguja se conecta a un diafragma, y cuando el diafragma vibra, debido al sonido, la aguja graba las vibraciones en un cilindro cubierto por estaño. Luego, para reproducir el sonido, la aguja se mueve a lo largo de las ranuras del cilindro, generando vibraciones que se amplifican mecánicamente a través de un embudo.

A medida que la tecnología fue avanzando, se empezaron a desarrollar diversos componentes electrónicos que dieron comienzo a las bases de la electrónica de potencia. Uno de los inventos más destacados y que hasta el día de hoy se sigue ocupando por su peculiar característica es la válvula termo-iónica, o mas conocida como tubo de vacío. Estos dispositivos amplifican la potencia eléctrica en base a topologías como los amplificadores clase A o clase AB donde conducen constantemente en la región lineal en todo instante de tiempo [14].

Este tipo de amplificadores tienen gran reputación por tener una gran calidad de audio y transientes más suaves. Sin embargo, los tubos de vacío también son reconocidos por tener una baja eficiencia de potencia disipando gran parte de la potencia en calor, requiriendo de largos disipadores (particularmente a grandes niveles de potencia).

Con el avance de la electrónica, se masificó el uso de transistores e integrados alrededor de los años 1960 y se inventó el amplificador de potencia digital permitiendo lograr mayores eficiencias con nuevas topologías (como el amplificador clase D). Estos desarrollos permitieron que los amplificadores requirieran menos espacio y fueran operados sin disipadores térmicos [15]. Esto permitió crear diversos dispositivos de reproducción portátiles y reducir costos de producción. Sin embargo, las topologías de amplificadores de potencia fueron criticadas por introducir distorsiones armónicas que alteraban la calidad del sonido. Es aquí donde la industria del audio empezó a cuestionar las prioridades de los amplificadores de audio: ¿Calidad o eficiencia?

Con la masificación de la información, se han creado falsas hipótesis de lo que implica tener un "buen sonido", resultando en el desprestigio de ciertas topologías de diversos amplificadores de potencia. Hace 15 años, el subjetivismo ha predominado en la industria de la producción musical, ya que el sonido perceptible por el ser humano puede estar sujeto a un prejuicio influenciado por la sociedad [16]. Es por esta razón que, a pesar de que han pasado más de 100 años de la invención del tubo de vacío, se sigue prefiriendo por una expectativa de conseguir un sonido más cálido. En términos físicos, componentes como el parlante, caja acústica y entorno de reproducción pueden modificar considerablemente la percepción del sonido, por lo que el amplificador de potencia es un componente cuyo objetivo es transmitir gran potencia de forma eficiente y preservando calidad [17].

1.1.3. Desarrollo de la electrónica de potencia en la industria sonora.

En el mundo del audio, la búsqueda de la excelencia en la reproducción del sonido ha llevado a constantes innovaciones tecnológicas. En este contexto, los amplificadores de potencia clase D multi-nivel emergen como una revolución en la amplificación de señales de audio, ofreciendo una combinación única de eficiencia energética y calidad de sonido excepcional. Esta tecnología innovadora ha encontrado su camino en diversos entornos de audio, incluyendo interfaces de audio y tarjetas de sonido, ofreciendo una experiencia auditiva superior garantizando una reproducción de audio nítida y sin distorsiones mientras optimizan el consumo de energía. Desde el estudio de grabación hasta el entorno doméstico, estas tecnologías están transformando la forma en que se experimenta y disfruta el sonido.

En la actualidad, muchas empresas ya han llevado a cabo productos con esta nueva

tecnología proporcionada por MERUS [18]. Empresas como Marshall y Soundboks han utilizado esta tecnología aumentando sus ventas de dispositivos de reproducción portátiles y prometiendo considerables horas de reproducción sin perder calidad de audio. Según un estudio de MERUS [18], existió un alza en el mercado de parlantes portátiles entre 2017 y 2021, lo cual incentivo a las empresas de audio a innovar con esta nueva tecnología reduciendo costos por filtros EMI y disipadores de gran volumen. Estudiar la tecnología implementada por MERUS es de suma importancia para comprender las innovaciones electrónicas que poseen los integrados y seguir indagando en áreas a optimizar de los mismos.

1.2. Contribuciones

A lo largo de la investigación de la topología, se puede desprender la contribución al área de la electrónica de potencia y control. Se estudia y comprende el funcionamiento de los amplificadores multi-nivel en base al integrado MA12070 y se corrobora la eficiencia del amplificador. Este trabajo de título contribuye a la investigación de la topología permitiendo la innovación con nuevas formas de modular señales tras los resultados experimentales realizados con el integrado. Uno de los descubrimientos obtenidos dentro del trabajo es la operación del amplificador de 5-niveles como uno de 9-niveles a frecuencias especificas (15[kHz] a 25[kHz]).

1.3. Objetivo General

El objetivo de este trabajo de título consiste en la familiarización de la plataforma MERUS de Infineon MA12070. El integrado es un amplificador multi-nivel clase D usado en entornos de audio. Esto se realiza mediante la investigación de la topología, reconocimiento de los esquemas de modulación y comprensión de la estructura del amplificador multi-nivel clase D. El objetivo general de este trabajo es reconocer los diversos componentes que habilitan la operación multi-nivel a un nivel de producto para el uso de reproductores de audio.

1.3.1. Objetivos específicos

1. **Familiarización y reconocimiento de operación:** Uno de los objetivos específicos consiste en reconocer la operación del integrado MA12070 con su tarjeta de evaluación EVAL_AUDIO_MA12070 proporcionada por MERUS. Existen diversas configuraciones y topologías que permiten distintas formas de modular la señal de entrada hacia la salida, por lo que es importante entender los diversos parámetros que permiten el correcto funcionamiento del integrado. Para un óptimo funcionamiento de la tarjeta de evaluación, se estudia de forma detallada toda la documentación disponible por el fabricante y se realiza un breve resumen de los datos más importantes

a considerar para la operación del mismo.

2. **Mediciones de eficiencia y armónicos:** Otro objetivo especifico es conseguir la operación del MA12070 en un entorno controlado y ver su desempeño respecto a la eficiencia y frecuencias de entrada arbitrarias. Finalmente, reconocer las eficiencias y como la distorsión armónica influye en cada uno de los modos de operación es importante para dar alternativas de optimización del integrado.

1.4. Alcances y Limitaciones

El alcance de la memoria está en la investigación de uno de los productos de MERUS, el integrado MA12070. Sin embargo, cabe destacar que existen diversas variaciones del modelo, como es el MA12040 que provee una menor potencia de salida o el MA2304DNS que corresponde a la segunda generación de amplificadores multi-nivel. Se hace un reconocimiento de todos los componentes importantes para la operación óptima del integrado. El desarrollo del trabajo se puede extrapolar a cada una de sus variantes teniendo en consideración los parámetros y características especificas de operación de cada uno de sus productos. Se analiza la eficiencia del amplificador como también su distorsión armónica a frecuencias de entrada arbitrarias para tener conocimiento de las cualidades del amplificador.

Las limitaciones de este trabajo yacen en el área de la electrónica de potencia y las variables eléctricas que influyen en la amplificación de la señal desde la entrada a la salida, como es la potencia disipada y los armónicos generados. El integrado MA12070 es un amplificador utilizado específicamente en entornos de audio. Sin embargo, no se trabaja en áreas de ingeniería acústica como es la composición del parlante, cajas acústicas y el entorno en el cual se reproduce audio. En este trabajo se hace uso del parlante Grandix CX-402 que posee una potencia nominal de 40[W]. Sin embargo, se realizan pruebas a baja potencia (alrededor de 5[W] por canal), ya que es el rango donde se activan los distintos modos de potencia del amplificador. No se se hace uso de la máxima potencia del parlante, ya que al utilizar la máxima potencia posible, el amplificador sobremodulará la señal de entrada y generará el efecto de corte o 'clipping'. Además, el MA12070 posee diversos rangos de operación. Para el desarrollo de este trabajo se plantea un rango de operación acotado. En los resultados experimentales se establece un voltaje de alimentación de 12[V] y señales de entrada arbitrarias según los modos de potencia para tener una mejor caracterización de como opera el integrado. El análisis de los armónicos se realiza con cuatro frecuencias audibles (50[Hz], 150[Hz], 1500[Hz] y 15[kHz]) correspondientes al ancho de banda en el cual el fabricante estipula que opera correctamente el amplificador.

1.5. Resumen del Capítulo

El desarrollo de esta memoria se organiza a partir de los capítulos descritos a continuación:

En el capitulo 2 se menciona el análisis y los recursos habilitados del fabricante MERUS de su amplificador de 5-niveles, el integrado MA12070. Es de vital importancia entender la topología inicial y la derivación de ésta para generar optimizaciones del ancho de banda, la eficiencia y la resolución del amplificador.

En el capítulo 3 se describe el manual de la tarjeta de evaluación EVAL_AUDIO_MA12070 utilizada para desarrollar el análisis operacional del integrado MA12070. Además, se mencionan los parámetros utilizados para el desarrollo de los resultados experimentales.

En el capítulo 4 se presentan las mediciones realizadas en el laboratorio corroborando el funcionamiento del amplificador MA12070. Además, se realiza el análisis del comportamiento del integrado en base a ciertas frecuencias.

En el capítulo 5 se realizan diversas conclusiones sobre el trabajo desarrollado. Asimismo, se plantean trabajos futuros y posibles áreas de investigación que se desprenden de las contribuciones generadas.

Capítulo 2

AMPLIFICADOR DE POTENCIA CLASE D MULTI-NIVEL.

2.1. Características y cálculos del Amplificador de potencia clase D

2.1.1. Funcionamiento del amplificador clase D

La función principal de un amplificador de potencia es transmitir la mayor cantidad de potencia a la carga con un voltaje variable dependiendo de la señal de entrada. La característica principal de un amplificador clase D es su eficiencia, ya que pueden reducir las pérdidas mediante la conmutación de MOSFETs [19]. Los MOSFETs en estas circunstancias operan en las zonas de saturación y corte (zona triodo) permitiendo la conexión y desconexión de la carga a las tensiones de alimentación. Al conducir corriente a través de los MOSFET, existe poca tensión entre los terminales de potencia, permitiendo así una reducción de pérdidas en el dispositivo. Por otro lado, al operar en la zona de corte, el MOSFET no permite el flujo de corriente, evitando gasto de potencia en el mismo. En la figura 2.1 se muestra la topología tradicional de un amplificador de potencia clase D con una señal análoga de entrada.

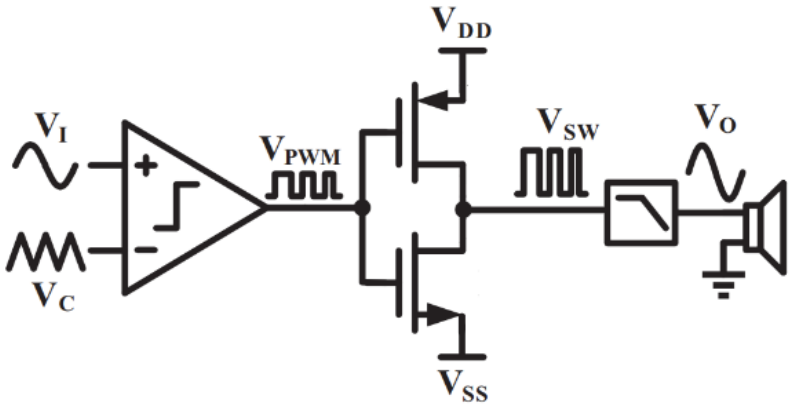


Figura 2.1: Topología de amplificador clase D análogo [1].

A la entrada del amplificador de potencia clase D, tenemos un amplificador operacional que compara la señal de entrada V_I y la señal triangular de conmutación V_C. Como el enfoque de este amplificador de potencia está en el procesamiento de audio, se debe diseñar el circuito considerando que la señal de entrada V_I debe contener información entre 20[Hz] y 20[kHz]. Esto implica que la frecuencia de la señal triangular modulante debe ser al menos 10 veces mayor a la frecuencia más alta de la señal de entrada, que en este caso sería 20[kHz]. Finalmente, la señal triangular de conmutación debe tener una frecuencia de 200[kHz] para que el ancho de banda del amplificador sea congruente con la señal de entrada. Como consecuencia, se genera una señal PWM representada como V_{PWM} que habilita la conducción y corte de los MOSFETs [1].

Cuando la señal V_{PWM} esta en alto, el MOSFET superior conduce y el MOSFET inferior se desconecta, por ende, la carga queda conectada directamente a la fuente V_{DD} generando un voltaje alto de salida. Por otro lado, si la señal V_{PWM} esta en bajo, el MOSFET superior se desconecta y conduce el MOSFET inferior, permitiendo así que la carga se conecte directamente con V_{SS} generando un voltaje bajo de salida. Como resultado, se obtiene la señal V_{SW} que representa el voltaje de salida amplificado. Finalmente, para eliminar las interferencias electromagnéticas (EMI) generadas por la conmutación de los MOSFET, se agrega un filtro pasivo LC pasa-bajo para eliminar los armónicos no deseados. Generalmente, se respeta el ancho de banda de la señal de entrada inicial, permitiendo el paso de frecuencias menores a 20[kHz]. Con la señal ya acondicionada V_o, se conecta un dispositivo reproductor de audio como un parlante o un imán inductivo para transformar la señal amplificada en una señal mecánica sonora [11].

2.1.2. Cálculo de pérdidas en amplificador clase D

Debido a las pérdidas asociadas a la conmutación y conducción de la topología, se puede estimar la eficiencia del amplificador clase D. Existen diversos análisis que permiten el cálculo de las pérdidas y el THD tanto en la etapa de conmutación como a en la etapa de conducción [20] [21]. Los modelos matemáticos asocian la pérdida de potencia a pérdidas por conmutación, tiempo muerto, conducción y control [22].

La ecuación (2.1) y (2.2) permite calcular la eficiencia del amplificador clase D, donde P_o es la potencia de salida y P_{loss} la potencia disipada en el circuito.

$$\eta = \frac{P_o}{P_o + P_{loss}} \tag{2.1}$$

Por otro lado, P_{loss} esta compuesto por: P_Q que corresponde a la potencia disipada por el amplificador en estado inactivo o reposo; P_{CL} que corresponde a las pérdidas de conducción; y P_{SW} asociado a las pérdidas por conmutación.

$$P_{loss} = P_Q + P_{CL} + P_{SW} \tag{2.2}$$

Las pérdidas por conducción están asociadas a la resistencia del MOSFET desde el drenado a la fuente (drain to source). A esta resistencia ohmica se le denomina R_{ds}^{on} y está especificado en los datasheet de los fabricantes. La ecuación (2.3) establece una aproximación del cálculo de esta pérdida, donde $I_{o,RMS}$ es la corriente RMS de salida.

$$P_{CL} = I_{o,RMS}^2 \cdot R_{ds}^{on} \tag{2.3}$$

Las pérdidas de conmutación están asociadas a la disipación de energía con la carga y descarga de capacitancias parásitas. El cálculo de las pérdidas están asociadas a la ecuación (2.4), donde f_{SW} es la frecuencia de conmutación, $C_{P,i}$ son las capacitancias parásitas y V_{CP} su voltaje a través de $C_{P,i}$.

$$P_{SW} = \sum_i f_{SW} \cdot V_{CP}^2 \cdot C_{P,i} \tag{2.4}$$

Finalmente, la eficiencia de los amplificadores clase D se puede categorizar en 3 regiones a partir del punto de operación establecido por la potencia de salida. Lo anterior está representado en la figura 2.2.

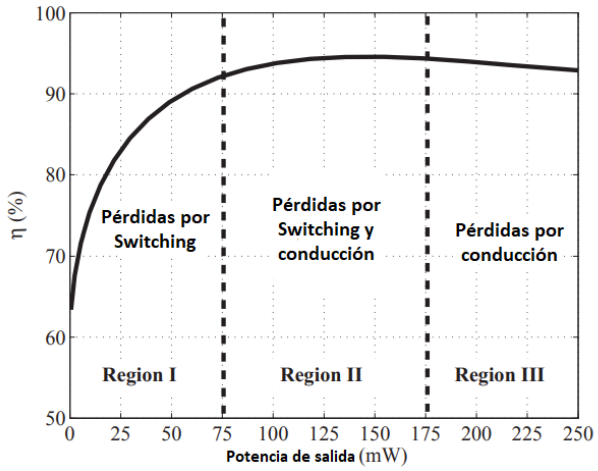


Figura 2.2: Gráfico de la eficiencia en función de la potencia de salida de un amplificador de potencia clase D [1].

Como se puede apreciar, a medida que se exige una baja potencia de salida (region I), las pérdidas P_{loss} están asociadas a las pérdidas por conmutación P_{SW} y las pérdidas por estado inactivo o reposo del amplificador P_Q. Cuando se establece un punto de operación intermedio (region II) las principales pérdidas del circuito yacen en la conmutación P_{SW} y la conducción P_{CL}. Cuando se requiere de la capacidad máxima del amplificador (region III) las pérdidas que prevalecen son las de conducción P_{CL} debido a la gran magnitud de corriente que se debe inyectar hacia la carga desde los MOSFET [1].

2.1.3. Topología «Bridge-Tied-Load» (BTL)

La configuración BTL permite que en vez de tener dos fuentes DC inversas y la carga conectada a tierra (como en la figura 2.1), se conectan 2 amplificadores de potencia clase D a ambos terminales de la carga y los amplificadores a una única fuente de voltaje DC. Esto se puede apreciar en la figura 2.3.

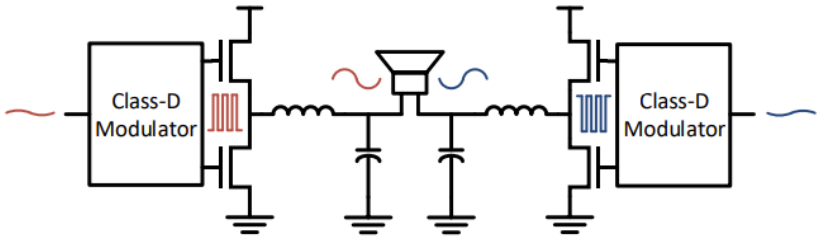
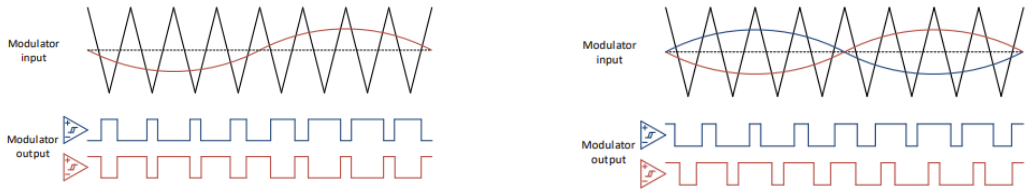


Figura 2.3: Configuración BTL con 2 amplificadores de potencia clase D [2].

Los beneficios de esta configuración son que se reduce el uso de dos fuentes de voltajes a una fuente de voltaje. Además, el diferencial de voltaje que puede obtener la carga entre sus terminales es dos veces el voltaje de alimentación, permitiendo que se conserve la potencia suministrada del caso tradicional.

Existen dos métodos de modulación en una configuración BTL. Por un lado, está la modulación AD-PWM que genera un pulso complementario con la misma señal de entrada como se muestra en la figura 2.4a. Por otra parte, está la modulación BD-PWM que genera un pulso no complementario con la señal de entrada diferenciada y un desfase de 180° como se muestra en la figura 2.4b [2].



(a) Modulación tipo AD-PWM (b) Modulación tipo BD-PWM

Figura 2.4: Tipos de modulación con la configuración BTL (Bridge-Tied Load) [2].

2.2. Derivación y Modulación del Amplificador de potencia Clase D multi-nivel

2.2.1. Origen del amplificador clase D multi-nivel

Los amplificadores de potencia clase D son parte de un gran mercado en el área electrónica de audio, ya que se han fabricado diversos productos en masa para satisfacer las necesidades de los consumidores que tienen como prioridad mejorar la eficiencia y reducir la dimensión de los dispositivos. En el área del audio, se suele tener como requisito funcional que el ancho de banda de los amplificadores de audio se mantengan en un margen de 20[Hz] a 20[kHz] (por el rango de la audición humana), que la eficiencia sea superior al 90 % al máximo de carga y que la resolución de audio sea la adecuada (Distorsión armónica total, THD y SNR).

Sin embargo, uno de los aspectos fundamentales que impulsó la innovación de las topologías de los amplificadores clase D es el consumo de potencia en estado de reposo o inactivo. El estado inactivo es cuando el amplificador no recibe una señal analógica de entrada y queda en un estado con un ciclo de trabajo correspondiente al 50 %. Como consecuencia, en la topología BTL el parlante no recibe un voltaje diferencial entre sus terminales, ya que ambos terminales estarán a la mitad del voltaje de alimentación. Sin

embargo, se generan peaks de voltajes debido al ruido y tiempo muerto que existe entre los MOSFET. A estos peaks de voltaje se le asocian pérdidas por conmutación, ya que a pesar de que no exista una entrada diferencial de voltaje, los MOSFET siguen operando a la frecuencia de conmutación. Por otro lado, existen pérdidas asociadas a la conductividad de los componentes [2]. Controlar y mejorar la eficiencia del amplificador de potencia en estado inactivo es importante para dispositivos de reproducción de audio portátiles, ya que la batería de dichos dispositivos se vería considerablemente afectada por el consumo indeseado de batería.

Existen dos principales aspectos que permiten una optimización de los amplificadores clase D. Primero, reducir las pérdidas de conmutación generada por los MOSFET en estado inactivo para así aumentar la eficiencia del amplificador y, segundo, reducir la interferencia electromagnética (EMI) generada por la conmutación en la salida del amplificador para disminuir la distorsión armónica total.

Para mejorar estas características de la topología, el autor Mikkel Høyerby [3] diseñó un amplificador de potencia clase D multi-nivel que permite generar un PWM de varios niveles, disminuyendo así el voltaje que se genera en los estados inactivos del amplificador. El primer acercamiento a la topología multi-nivel nace del amplificador clase D de 3-niveles con condensador flotante en medio puente como se muestra en la figura 2.8. Al poseer 3-niveles posibles de salida, tenemos la opción de tener una mejor resolución de la señal, como también optimizar la eficiencia al añadir un punto intermedio entre los 2 niveles tradicionales del clase D original. Como consecuencia, se posee el nivel de voltaje de alimentación V_{DD}, un nivel intermedio $V_{DD}/2$ y el voltaje de tierra de 0[V].

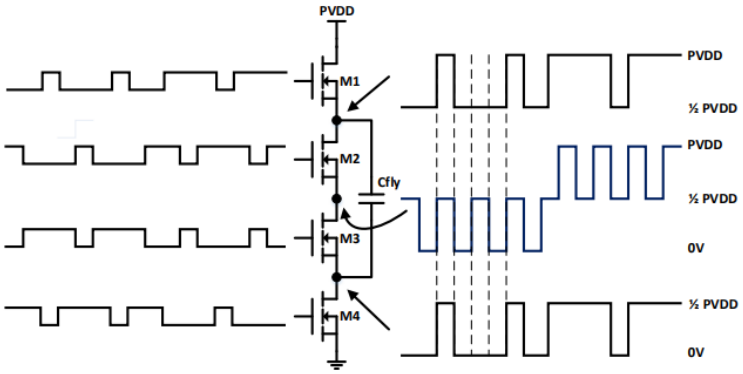


Figura 2.5: Topología de 3-niveles del amplificador clase D con C_{fly} en medio puente.

Como se puede apreciar en la figura 2.5, la topología consiste en 4 transistores conectados en serie. En el nodo ubicado en la mitad (entre M2 y M3), se conecta la carga deseada (idealmente con un filtro correspondiente para eliminar armónicos) y entre los transistores (Nodo común entre M1 y M2 con el nodo común M3 y M4) se conecta un condensador

denominado como C_{fly}. El objetivo de este condensador es almacenar corriente suficiente para alcanzar los niveles de voltaje deseados a la salida. Se requiere de un control adecuado para no desbalancear la energía almacenada por el condensador. Esencialmente, actúa como una fuente de alimentación extra [4].

A la entrada de los transistores yace la señal de entrada en formato PWM desde la salida del comparador explicado en la sección 2.1.1. Sin embargo, se requiere acondicionar la salida del comparador para cada uno de los transistores. Como se explicó en la sección 2.1.3, se debe aplicar la modulación AD-PWM o BD-PWM. En los transistores M1 y M4 la señal PWM sebe ser complementaria, es decir, M1 debe recibir la señal PWM original y M4 debe recibir el negado de la misma señal (Modulación AD-PWM). Por otro lado, la señal de entrada del MOSFET M2 debe tener un desfase de 180° de la señal original que recibe el transistor M1 (Modulación BD-PWM). Finalmente, el transistor M3 debe recibir el inverso de la señal de entrada del transistor M2 (Modulación AD-PWM). Como resultado, tenemos que entre el nodo común de los transistores M1 y M2 se genera un voltaje PWM que va desde los valores V_{DD} y $V_{DD}/2$, y en el nodo común entre los transistores M3 y M4 un voltaje PWM que va desde los valores $V_{DD}/2$ y 0[V]. Esto genera que el condensador C_{fly} posea la mitad del voltaje de alimentación entre sus terminales ($V_{DD}/2$) y en el nodo común entre el transistor M2 y M3 (donde debe ser ubicada la carga) se genere un PWM correspondiente a la suma de los PWM generados en los otros nodos como se muestra en la figura 2.6.

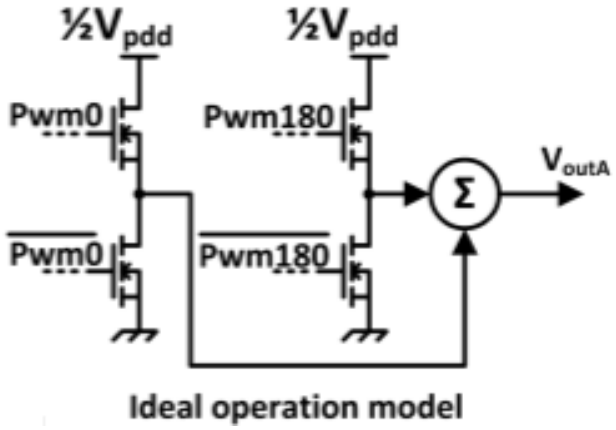


Figura 2.6: Modelo Ideal de operación [3].

En la tabla 2.1 se presentan los diversos estados posibles para la correcta conmutación del amplificador clase D con su respectivo voltaje de salida hacia la carga. Se debe restringir la conmutación de los transistores a los estados descritos, ya que, en caso contrario, se puede generar cortocircuito en el condensador o la fuente.

Tabla 2.1: Estados de conmutación posibles en el amplificador clase D de 3-niveles.

M1(0°)	M2 (180°)	M3($\overline{180°}$)	M4($\overline{0°}$)	V_{out}
1	1	0	0	V_{DD}
1	0	1	0	$V_{DD}/2$
0	1	0	1	$V_{DD}/2$
0	0	1	1	$0[V]$

Al operar en estado inactivo (ciclo de trabajo del 50 %), en un entorno ideal, se mantiene una salida constante de $V_{DD}/2$, como se muestra en la figura 2.7. Al hacer la suma de los PWM inversos y con el desfase de 180° de la figura 2.6 se tiene que en un circuito ideal el voltaje se mantiene constante (DC) en el valor medio del voltaje de alimentación.

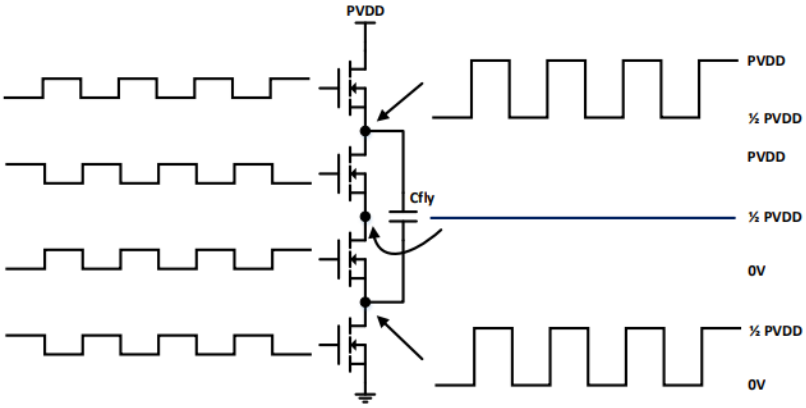


Figura 2.7: Estado inactivo del amplificador clase D de 3-niveles [4].

Sin embargo, como la respuesta de los MOSFETs no es instantánea y la conmutación es de considerable frecuencia, existe la posibilidad de que se genere un cortocircuito entre las fuentes. Para evitar esto, se hace la utilización del «tiempo muerto» donde los transistores tienen un instante de tiempo muy pequeño donde no conducen para evitar el cortocircuito entre los terminales. Esto ocasiona peaks en la salida que puede generar distorsiones armónicas y pérdidas de conmutación dentro del circuito. En la figura 2.8 se muestra la topología de 3-niveles con la implementación del tiempo muerto en estado inactivo (ciclo de trabajo (d=0,5)) generando peaks de voltaje a la salida del amplificador [3].

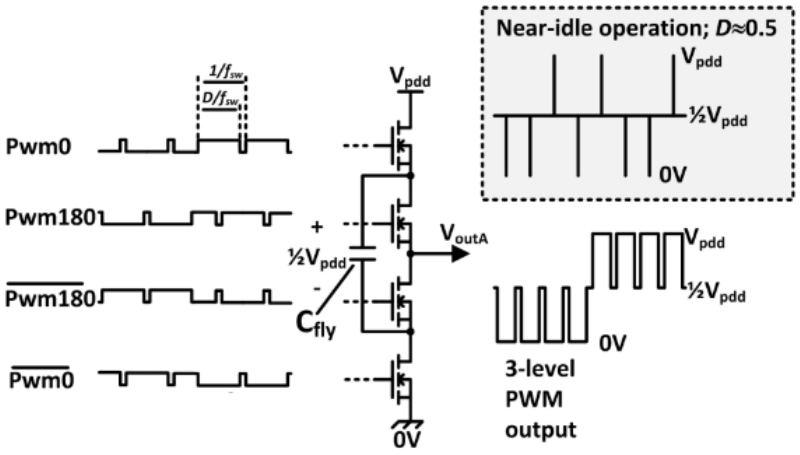


Figura 2.8: Amplificador de 3-niveles con FC en medio puente y gráfico de estado inactivo [3].

Para eliminar los peaks de voltaje, hay referencias que usan esquemas de modulación de ripple para reducir las pérdidas en estado inactivo [3]. Sin embargo, el costo de ocupar estas técnicas es que degrada el rendimiento de la señal de audio debido al CMRR (Common-mode rejection ratio) en sistemas retroalimentados. Por otro lado, el ripple en los inductores de filtrado es significativo, ocasionando que, en ámbitos de diseño, se deba reconsiderar la elección entre la pérdida de energía en el núcleo (por histéresis) o el tamaño de los inductores.

2.2.2. Diseño Amplificador clase D de 5-niveles

Al conectar dos amplificadores de potencia de 3-niveles en topología BTL descrita en la sección 2.1.3 podemos obtener una modulación de 5-niveles. Para tener a la salida cinco posibles estados, uno de los amplificadores de 3-niveles debe tener un desfase de 90° en la señal de conmutación y debe estar de forma inversa al primer amplificador. Es decir, el transistor M5, que esta conectado a la fuente V_{DD}, posee un desfase de 90° negado y el transistor M8, que esta conectado a tierra, posee un desfase de 90° desde la señal original de conmutación. Los transistores que poseen un nodo en común en la salida, M6 y M7, poseen un desfase de 270° negado y 270° respectivamente . Esto permite que, desde el terminal contrario de la carga, los voltajes alcancen valores de 0[V], $-V_{DD}/2$ y $-V_{DD}$. Sumado con los valores obtenidos desde la topología de 3-niveles iniciales de V_{DD}, $V_{DD}/2$ y 0[V], se tienen 5 estados de conmutación, siendo estos los cinco valores de voltaje: V_{DD}, $V_{DD}/2$, 0[V], $-V_{DD}/2$ y $-V_{DD}$. En la tabla 2.2 se presenta los distintos estados posibles en configuración BTL con dos amplificadores clase D de 3-niveles.

Tabla 2.2: Estados de conmutación posibles en el amplificador clase D de 5-niveles.

M1	M2	M3	M4	M5	M6	M7	M8	V_{out}
1	1	0	0	0	0	1	1	V_{DD}
1	1	0	0	1	0	1	0	$V_{DD}/2$
1	1	0	0	0	1	0	1	$V_{DD}/2$
1	0	1	0	0	0	1	1	$V_{DD}/2$
0	1	0	1	0	0	1	1	$V_{DD}/2$
1	1	0	0	1	1	0	0	$0[V]$
1	0	1	0	1	0	1	0	$0[V]$
0	1	0	1	0	1	0	1	$0[V]$
1	0	1	0	0	1	0	1	$0[V]$
0	1	0	1	1	0	1	0	$0[V]$
0	0	1	1	0	0	1	1	$0[V]$
0	0	1	1	1	0	1	0	$-V_{DD}/2$
0	0	1	1	0	1	0	1	$-V_{DD}/2$
1	0	1	0	1	1	0	0	$-V_{DD}/2$
0	1	0	1	1	1	0	0	$-V_{DD}/2$
0	0	1	1	1	1	0	0	$-V_{DD}$

Como ejemplo, se presenta la figura 2.9 para representar la topología con las señales de entrada características de cada MOSFET.

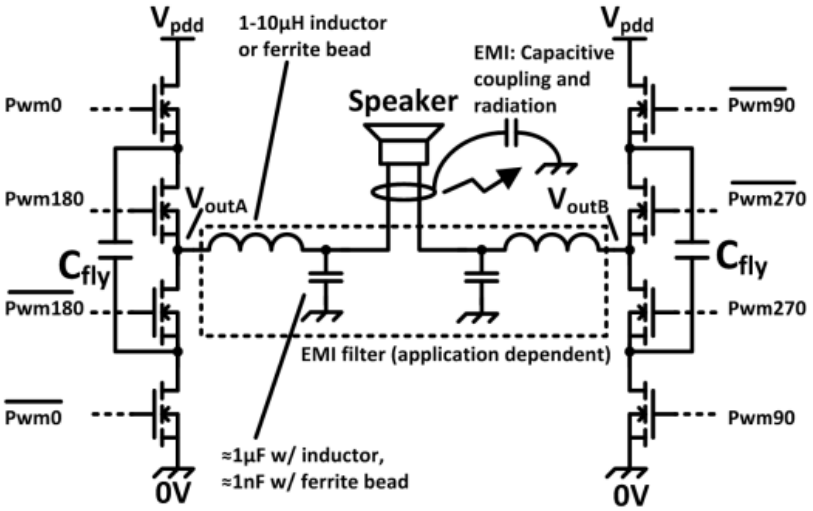


Figura 2.9: Topología de Amplificador clase D de 5 niveles [3].

Como resultado, se suman los distintos voltajes, generando cinco estados con diferentes voltajes a la salida, teniendo una mejor resolución de la señal análoga de entrada y disminuyendo el valor del voltaje en los peaks generados al operar en estado inactivo. En la figura 2.10 se muestra la señal de salida del amplificador clase D de 5-niveles con una señal de entrada análoga sinusoidal.

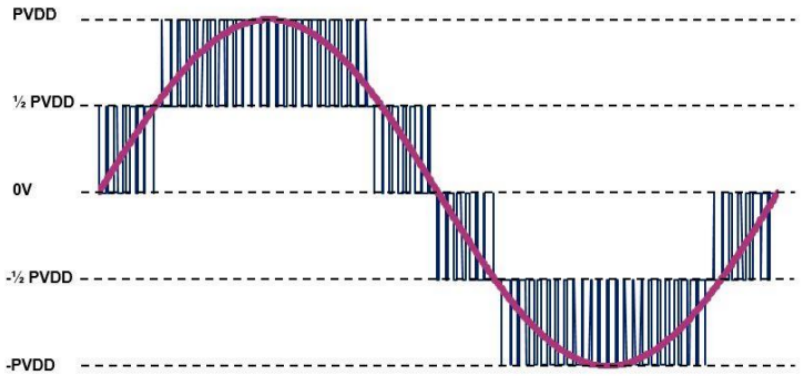


Figura 2.10: Gráfico de la modulación de una señal sinusoidal en el amplificador clase D de 5-niveles [4].

Además del beneficio de proporcionar una mejor resolución del audio y poseer menos pérdidas en estado inactivo, la frecuencia de conmutación visto desde la carga en topología BTL es mayor que la frecuencia de conmutación utilizada en los MOSFETs. Como se tienen cuatro amplificadores clase D conectados en esta topología, se tiene que la frecuencia vista desde la carga es equivalente a cuatro veces la frecuencia de conmutación utilizada en los transistores. Esto último esta representado por la ecuación (2.5).

$$f_{load} = 4 \cdot f_{SW} \tag{2.5}$$

Como resultado de esto, el impacto de las pérdidas en las capacitancias de los transistores se ve disminuido. Por otro lado el ripple de corriente se ve reducido considerablemente según el ciclo de trabajo d dado. En la figura 2.11 se presenta el ripple de corriente normalizado que se genera en el caso del amplificador clase D tradicional, el de 3-niveles y el de 5-niveles [4]. Como se aprecia, el amplificador de 5-niveles tiene un ripple considerablemente menor que los otros dos casos, lo que conlleva a una reducción de la potencia disipada y pérdida por componentes externos.

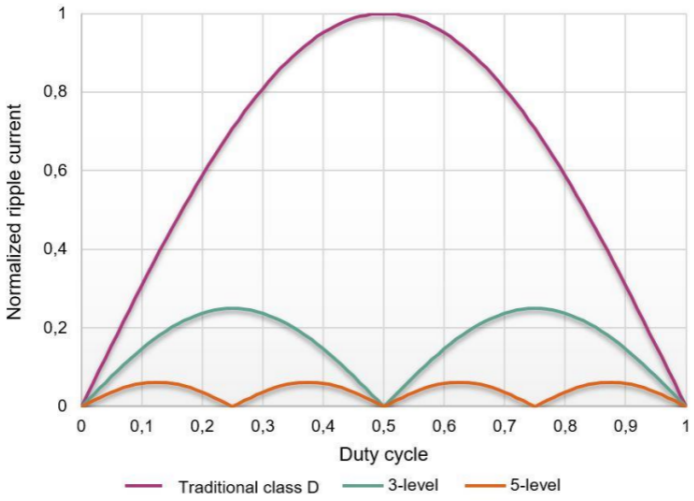


Figura 2.11: Ripple de corriente normalizado en función del ciclo de trabajo d [4].

2.2.3. Control de estados redundantes

Uno de los conflictos que existe en este tipo de topologías es la redundancia que existe en dos de los cuatro estados posibles como se muestra en la figura 2.12. Para evitar la descarga y así balancear el voltaje del condensador C_{fly}, se debe insertar un controlador que limite el uso del condensador en los estados redundantes que generan el mismo voltaje de salida, que en este caso sería $V_{DD}/2$.

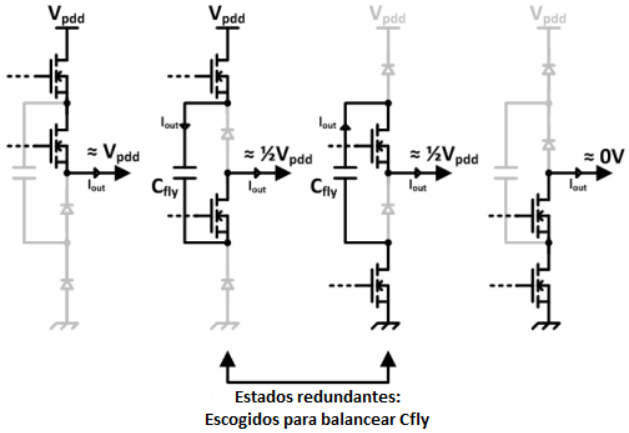


Figura 2.12: Representación de estados redundantes para acceder al mismo estado de voltaje en la salida $V_{DD}/2$ [3].

Para controlar la conmutación de estados sin peaks de voltaje a la salida, se requiere de

una sincronización entre el controlador y los pulsos PWM. Esto requiere de un reloj digital más rápido de la frecuencia de conmutación y puede añadir ruido blanco de cuantización a los pulsos PWM. Como no existe una correlación entre el error del muestreo y la señal del PWM, se asume que el error posee un rango de 0 a f_s^{-1}, donde f_s corresponde a la frecuencia del reloj digital. El paso de cuantización está dado por la ecuación (2.6), donde Q es el paso de cuantización, f_{SW} la frecuencia de conmutación y f_s el reloj digital interno. La potencia disipada por error de cuantización está dada en la ecuación (2.7), donde P_q es la potencia de error, BW corresponde al ancho de banda requerido a la salida, y Q el paso de cuantización.

$$Q = \frac{2f_{SW}}{f_s} \tag{2.6}$$

$$P_q = \frac{Q^2}{12} \cdot \frac{BW}{f_{SW}} = \frac{f_{SW} \cdot BW}{3f_s^2} \tag{2.7}$$

El efecto de este error se puede apreciar analizando la figura 2.13 donde se ve el impacto del paso de cuantización en la señal PWM de entrada al transistor. T_{SW} corresponde al periodo de conmutación y T_s el periodo del reloj digital interno.

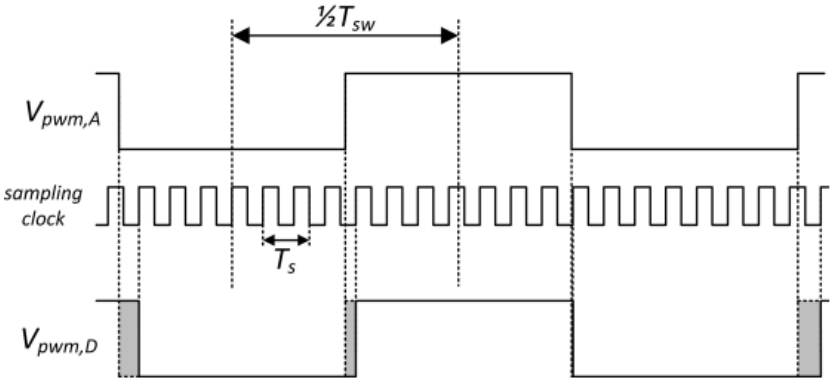


Figura 2.13: Gráfico relacionando el pulso PWM del transitor $V_{PWM,A}$, el reloj digital y el PWM obtenido desde el controlador digital $V_{PWM,D}$ [3].

Finalmente, esto nos lleva a una relación señal-a-cuantización/ruido (SQNR) descrita en la ecuación (2.8), donde N es la cantidad de niveles adicionales del amplificador.

$$SQNR = 10\log_{10}(\frac{3Nf_s^2}{8f_{SW}BW}) \tag{2.8}$$

Para el diseño de un amplificador de audio, el autor [3] considera un ancho de banda BW de 20[kHz], una frecuencia de conmutación f_{SW} de 150[kHz], un reloj digital f_s de 100[MHz] y 4 niveles adicionales de conmutación N (amplificador de 5-niveles). Evaluando, se tiene un SQNR de 67[dB] implicando que para llevar el SNR a 100[dB] de un amplificador no balanceado se requiere de una supresión del error retroalimentado de 33[dB] o más.

Un aspecto importante de la toma de decisiones de los estados redundantes es conocer la polaridad de la corriente a la salida para así determinar cual estado debe estar activo y, con eso, determinar la polaridad de la corriente del condensador C_{fly}. Para esto se ocupan los eventos de alta impedancia (High-Z Events) donde todos los transistores se apagan de forma simultánea. Esto genera un circuito equivalente mostrado en la figura 2.14. De esta forma, se puede determinar cual es el estado que debe ser utilizado para invertir la polaridad de la corriente del condensador y así optimizar el funcionamiento del amplificador.

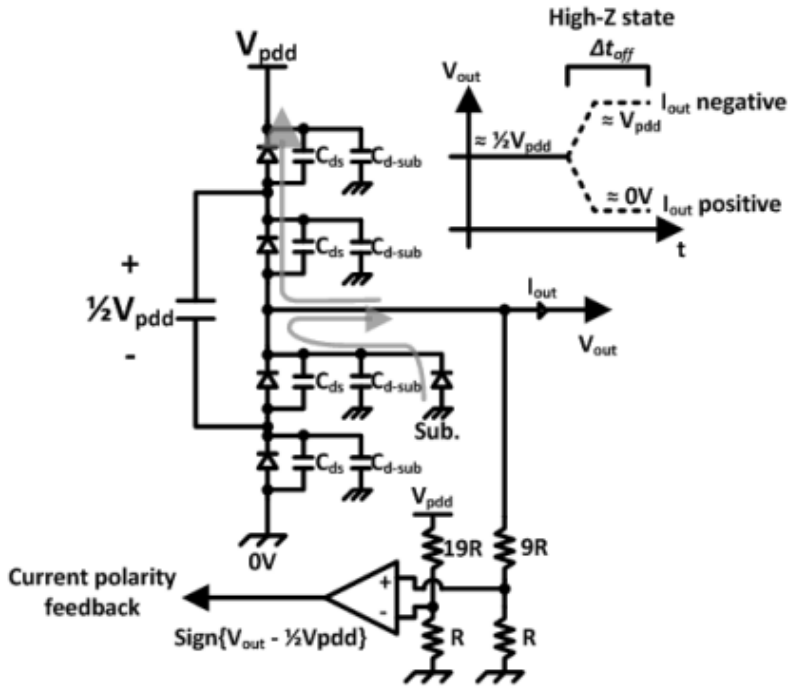


Figura 2.14: Circuito equivalente para un evento de High-Z con un sensor retroalimentado indicando polaridad de la corriente [3].

Finalmente, el diseño presentado por el autor posee un subsistema digital que administra los parámetros tanto de conmutación, tipo de modulación, tiempo muerto y C_{fly} usando un detector de modulación M. La modulación M es detectada y promediada por una máquina de estados que produce una muestra cada $100[\mu s]$ y configura los parámetros de operación (con histéresis para evitar peaks de voltaje entre los cambios de operación). La arquitectura de control se muestra en la figura 2.15 con todas las características mencionadas anteriormente.

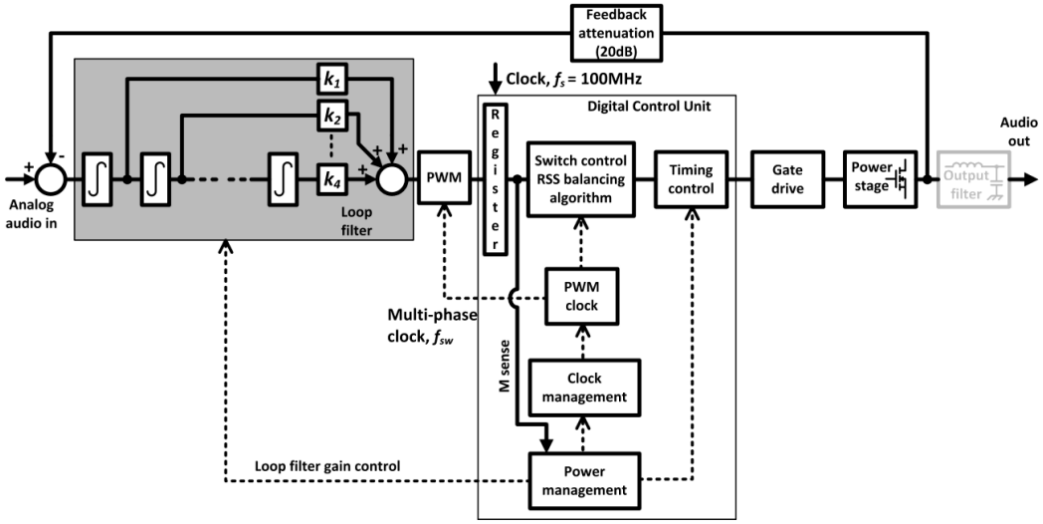


Figura 2.15: Arquitectura de control utilizado en un amplificador clase D de 5-niveles [3].

2.3. Datasheet del integrado MA12070 de MERUS y PCB referencial

Los amplificadores clase D ofrecidos por MERUS de Infineon, como el MA12070, el MA12040 y el MA2304DNS, ofrecen soluciones eficientes y versátiles para el mercado de amplificadores de baja potencia, especialmente en el campo de los parlantes inalámbricos [18]. Estos amplificadores utilizan una modulación multi-nivel que garantiza una gran calidad de audio y una baja distorsión armónica. Los amplificadores MA12070 y MA12040 son análogos y de baja potencia (80[W] y 40[W] por canal respectivamente) [5] [23]. El chip MA12070 es un amplificador de potencia clase D de 5-niveles y es parte de la serie de productos de MERUS. Éste producto es uno de los más versátiles, ya que posee características de diseño que permiten crear dispositivos moduladores de audio, como pre-amplificadores [6], como también reproductores de audio para parlantes [18]. La diferencia sustancial entre el chip MA12070 y MA12040 son el rango de eficiencias en términos de potencia y la operación óptima en base a una potencia dada. En la figura 2.16 se presenta el esquema de operación general del chip. En el anexo A.1 y A.2 se presenta la función que posee cada pin del integrado MA12070 [5].

Como se mencionó en las secciones anteriores, al ser un amplificador que ocupa la topología clase D de 5-niveles, el chip posee una gran eficiencia y no posee filtros de salida inductivos debido al acondicionamiento de la señal mediante una modulación precisa que evita peaks de voltaje a la salida durante la conmutación. Este método para eliminar los peaks de voltaje está descrita en la sección 2.2.3 y está programado de forma intrínseca en el chip. Sin embargo, se puede acceder a diversos aspectos del control mediante protocolo I^2C en el chip indicados en la figura 2.16 como «Host system».

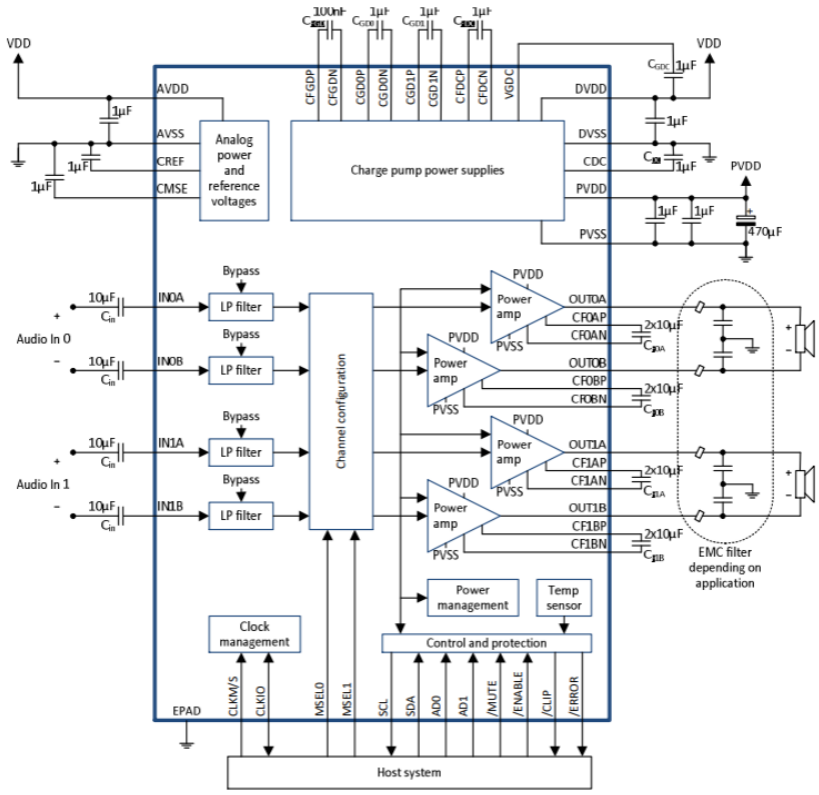


Figura 2.16: Esquema del chip MA12070 con sus pines de entrada, entrada de audio analógica y salida de audio [5].

Otro aspecto fundamental es que el chip posee diversos modos de potencia. Estos modos permiten modificar diversos aspectos tanto del control como operación del amplificador. El objetivo de los modos de potencia es modificar los recursos del chip para obtener una mejor eficiencia en el punto de operación dado. Es decir, si el usuario requiere de mayor potencia de salida, se modifica el modo de potencia de forma automática para alcanzar un mejor rendimiento. Esto se puede apreciar en la figura 2.17.

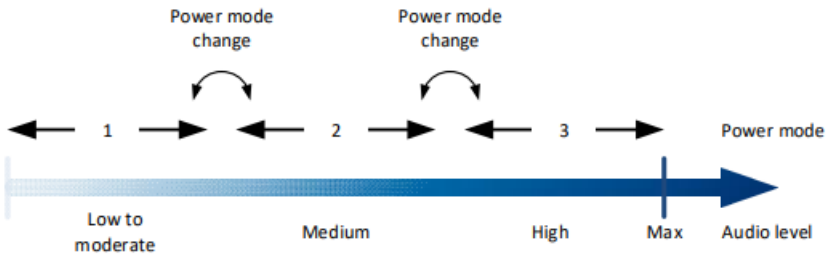


Figura 2.17: Ilustración representativa del uso de los perfiles de potencia PMP del chip [5].

El chip posee diversos recursos de protección descritos en el capítulo 3. Como salida, se pueden ocupar diversas topologías para amplificar la entrada de audio. Con el chip MA12070 se puede utilizar las topologías BTL (Bridge-Tied Load), PBTL (Parallel-Bridge-Tied Load) y SE (Single Ended) o híbridas. Dependiendo de cada configuración, el fabricante estipula la utilización de distintos condensadores de salida [5].

Infineon MERUS también provee una PCB de evaluación que permite hacer mediciones del integrado MA12070 de forma óptima [24]. Las tarjetas de evaluación proporcionadas por Infineon, facilitan la comparación y el entendimiento de su funcionamiento, ya que sus características y modos de operación están documentados y respaldados por las pruebas realizadas por el fabricante. Estas tarjetas incluyen periféricos para configurar y manipular las entradas y salidas de los integrados. El modelo del dispositivo a utilizar es el EVAL_AUDIO_MA12070.

Sin embargo, también poseen versiones digitales, el MA12070P y MA12040P. A pesar de las ventajas que ofrecen, como proporcionar una mayor flexibilidad en la conexión y amplificación de señales digitales, los amplificadores con entrada digital pueden tener desventajas que dificultan el análisis de la operación multi-nivel. Sin embargo, para aplicaciones específicas, estas desventajas no afectan significativamente la percepción auditiva humana. Lo que diferencia a los integrados es que los modelos MA12070P y MA12040P poseen una comunicación I^2S por la cual se transmite la señal de audio para después hacer una conversión digital-análoga antes de entrar a la etapa de amplificación del integrado [25] [26]. Generalmente, el MA12040/P se ocupa en entornos de audífonos o muy baja potencia, es por esta razón que se priorizó el uso del MA12070, ya que es más versátil en su aplicación [27].

Por otro lado, el integrado MA2304DNS nace como segunda generación del integrado MA12070, y permite configurar y procesar el audio de forma personalizada habilitando ecualizadores, limitadores configurables y filtros personalizados en base a la respuesta en frecuencia del parlante a ocupar [28]. Sin embargo, existe únicamente en versión digital, por lo que existen más componentes digitales que pueden influenciar en el análisis.

Sin embargo, en el desarrollo de este proyecto se utilizará la variante análoga MA12070, ya que posee un rango de potencia adecuado para hacer pruebas y es una variante análoga, lo que nos permite analizar la operación del amplificador de forma certera y así familiarizarnos con el funcionamiento de los condensadores flotantes y los transistores. Conocer el mejor desempeño del MA12070 nos permitirá conocer las optimizaciones que realizó el fabricante al amplificador MA2304DNS [29].

2.4. Diseños implementados en el mercado

2.4.1. Amplificador de potencia de audio MA1 BRZHIFI

Uno de los diseños implementados con el integrado MA12070 es el dispositivo MA1 de la empresa BRZHIFI. Este consiste en una tarjeta de audio para reproducir audio a partir del conector jack/TRS desde la parte frontal del dispositivo o por un conector RCA desde la parte trasera. Además, el fabricante estipula que para el dispositivo se puede utilizar una fuente de alimentación entre 15[V] a 19[V] cuyo conector también se ubica en la parte trasera junto a los conectores de salida hacia los parlantes. El dispositivo está diseñado para operar en formato estéreo, es decir, su topología está fijada en BTL desde el amplificador MERUS. Cada unidad tiene un valor en el mercado de $ 30 dólares y está catalogado como un amplificador de audio de baja distorsión y alta potencia. En la figura 2.18 se presenta el dispositivo por la parte frontal donde se ubica el interruptor de encendido por el lado izquierdo, el potenciómetro para regular la ganancia de entrada por el centro y el conector jack/TRS de entrada por el lado derecho.



Figura 2.18: Amplificador de potencia de audio MA1 BRZHIFI.

Al abrir el dispositivo, nos encontramos con la placa base del sistema junto con los diversos conectores y componentes electrónicos (Figura 2.19). En la parte superior izquierda podemos ver los diversos convertidores buck utilizados para la correcta operación del amplificador multi-nivel. En la parte inferior, podemos apreciar los pre-amplificadores utilizados para aumentar la ganancia de la señal de entrada proveniente del conector jack/TRS con el potenciómetro. Un poco mas arriba, vemos un disipador el cual esta adherida al integrado MERUS MA12070. A sus costados, vemos los condensadores flotantes utilizados para la correcta conmutación del amplificador. Por la parte superior del amplificador, vemos condensadores utilizados con el fin de filtrar los armónicos de alta frecuencia. Finalmente, por la parte superior vemos los conectores para la carga de salida. En la sección 4.4.6 se presenta el análisis realizado en el laboratorio con la tarjeta de audio MA1 BRZHIFI.



Figura 2.19: Placa del amplificador de audio MA1 BRZHIFI.

2.4.2. Amplificador musical de instrumento de bajo con MA12070

Otro dispositivo que ocupa la utilidad del amplificador MA12070 es la versión de demostración para un pre-amplificador de bajo fabricada por MERUS DEMO_BASSAMP_60W_MA12070. El precio en el mercado es de $ 200 dólares y ocupa el mercado de la industria de producción musical, sistemas de audio y diseños de dispositivos portátiles de audio [6]. El dispositivo se muestra en la figura 2.20 y posee diversos conectores para una óptima recepción tanto de la señal de salida como de la señal de entrada.

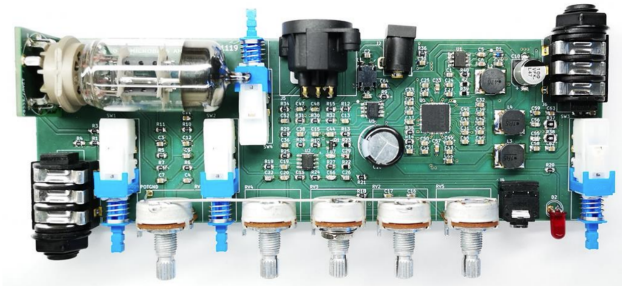


Figura 2.20: Pre-amplificador para bajo eléctrico DEMO_BASSAMP_60W_MA12070 [6].

Respecto a la entrada, se tiene un conector jack de un cuarto de pulgada para conectar el instrumento como también una entrada jack/TRS para la reproducción de audio hacia la salida. Para la salida se tiene un conector XLR para la salida balanceada como también una salida no balanceada jack de un cuarto de pulgada. Además, se puede apreciar que la placa posee un tubo de vacío que permite modificar la señal de entrada como un amplificador clase A, permitiendo transientes más suaves y generando un sonido más cálido a la salida. Respecto

a la modificación de la señal, el sistema posee diversos potenciómetros que modifican los parámetros de los filtros para modificar la señal de forma análoga y tener un sonido personalizado.

Desde el amplificador, se puede observar que la configuración de la topología es PBTL, lo cual disminuye la impedancia del amplificador y permite entregar la máxima potencia posible hacia un único canal sin necesidad de un disipador. Según el fabricante, el sistema requiere de una alimentación de 24[V] para operar de forma óptima. Esto puede ser realizado por una fuente de alimentación o por una batería para más portabilidad. El dispositivo opera en el perfil de potencia PMP0, es decir, a bajo y medio voltaje de entrada, opera en el esquema de modulación 'D' y a alto voltaje de entrada opera en el esquema de modulación 'C'.

El rol que ocupa el amplificador MA12070 es amplificar la señal hacia la salida. Esto se puede ver en el diagrama proporcionado por el fabricante en la figura 2.21 donde el amplificador es el encargado de entregar la máxima potencia posible a los parlantes de la salida. Sin embargo, en caso de utilizar una salida directa, el amplificador no posee ningún uso, ya que la etapa de salida directa se ubica antes del amplificador.

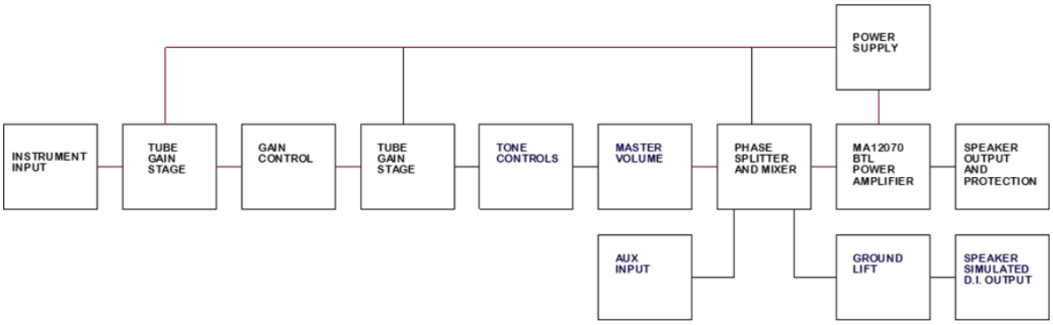


Figura 2.21: Diagrama del pre-amplificador DEMO_BASSAMP_60W_MA12070 [6].

El objetivo de este dispositivo es preservar el sonido de los amplificadores a tubo sin la utilización de grandes o varios tubos de vacío. En la industria musical, se sabe que el tubo de vació consume mucha energía y la disipa en calor, lo que genera grandes pérdidas no deseadas. También existen varias alternativas en el mercado que intentan emular de forma digital los tubos de vacío. Sin embargo, gran parte de la industria ha catalogado como ruidosos y no fieles al verdadero sonido de un amplificador a tubo. Este dispositivo busca adquirir el sonido icónico de los amplificadores a tubo y combinarla con la gran eficiencia y fidelidad del amplificador MA12070. Esto permite tener un mejor detalle del sonido característico del tubo de vacío sin necesidad de ocupar uno de gran tamaño.

2.4.3. Comparación a otros amplificadores

Una de las competencias directas de Infineon en el área de audio es la empresa STMelectronics con su gama de productos TDA que corresponden a amplificadores de potencia diseñados para televisores y monitores [30]. El integrado que es comparable con el amplificador MA12070 es el integrado TDA7492. Éste es un amplificador clase D en configuración BTL con potencias de 50[W] en cada canal, permitiendo 3-niveles a la salida. Su rango de voltaje de alimentación es de 8[V] a 26[V] y promete una eficiencia del 90 %. Sin embargo, no provee mayor información respecto a la eficiencia a diferencia de Infineon que provee una curva de eficiencia para cada uno de sus perfiles [5]. El TDA7492 posee más pérdidas en estado inactivo, por lo cual, es congruente que su aplicación sea en sistemas donde no se utiliza una alimentación limitada (como es el caso de los reproductores portátiles).

Otra de las competencias del MA12070 es el TPA3251 de Texas Instruments que corresponde a un amplificador clase D de potencia 175[W] en cada canal. Es decir, el dispositivo posee dos medios puentes con amplificadores clase D permitiendo 3-niveles de voltaje a la salida. Al igual que el integrado MA12070, el fabricante estipula tecnología de vanguardia con lazos de control que impiden el consumo de energía bajo 1[W] de potencia [7]. El rango de alimentación es de 12[V] a 36[V] y el fabricante considera una eficiencia del 90 %. Además, el fabricante provee un gráfico mostrado en la figura 2.22 en el cual se ve la eficiencia en función de la potencia de salida.

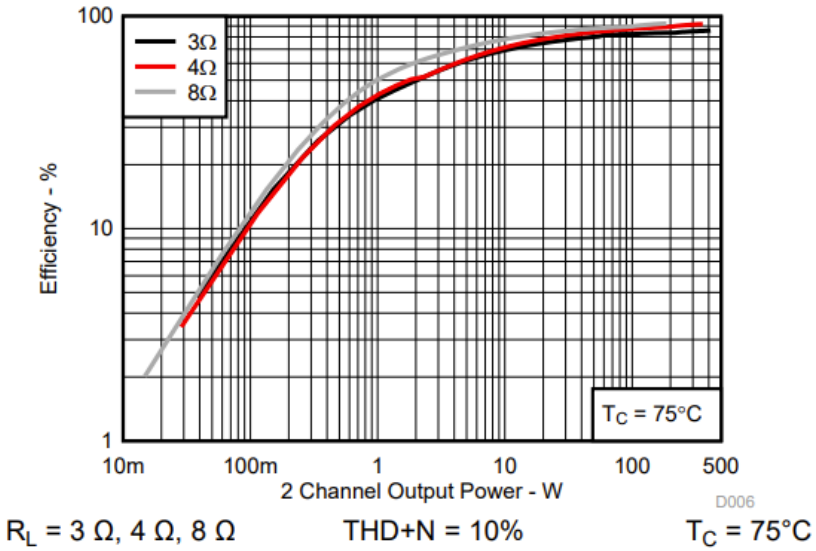


Figura 2.22: Eficiencia del amplificador TPA3251 de Texas Instruments en función de la potencia de salida [7].

Como se puede apreciar, todos las competencias prometen eficiencias del 90 %. Sin embargo, MERUS de Infineon promete eficiencias de 79 % a potencias de 1[W] y sobre 90 % a la máxima potencia con el amplificador MA12070 [5]. Esto se puede apreciar de la figura 2.23. Como consecuencia, MERUS se ha ganado la reputación para el diseño de soluciones donde la eficiencia cumple un rol fundamental. Específicamente, en el diseño de reproductores portátiles, donde claramente es un ganador en dicho mercado.

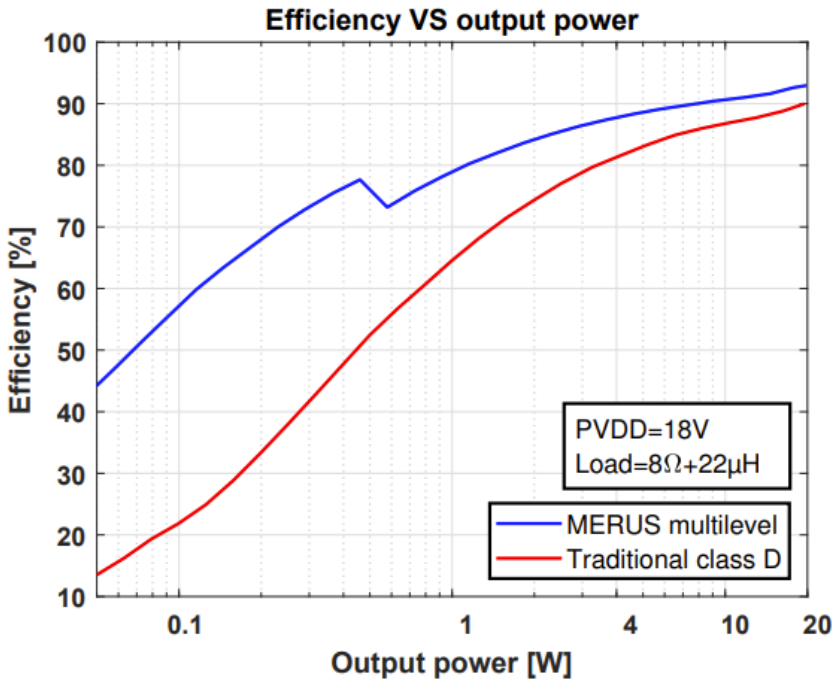


Figura 2.23: Eficiencia del amplificador clase D multi-nivel de MERUS Infineon en función de la potencia de salida [5].

Capítulo 3

OPERACIÓN DE LA TARJETA EVAL_AUDIO_MA12070

3.1. Descripción General

LA etapa de potencia del MA12070 es una topología de conmutación multi-nivel. Cada medio puente es capaz de entregar una salida PWM con tres niveles de voltaje, en lugar de los dos convencionales. Los medios puentes de tres niveles son accionados cada uno con una señal PWM de dos fases, de modo que la frecuencia de conmutación vista en la salida PWM sea el doble de la frecuencia de conmutación de cada MOSFET. Para una interferencia electromagnética (EMI) baja en configuración BTL, los dos medios puentes funcionan de forma complementaria, que elimina el contenido frecuencial de salida PWM en modo común. Para reducir la pérdida de potencia en la configuración BTL, los medios puentes se accionan con un desplazamiento de fase en cuadratura (90°). Esto proporciona un total de cinco niveles de PWM en la carga, además de cuadriplicar la frecuencia de conmutación vista desde la carga. Con este esquema de modulación, la frecuencia de conmutación del MOSFET se puede reducir para disminuir el ripple de corriente. Como consecuencia, disminuyen las pérdidas de conmutación y distorsión armónica a la salida.

La conmutación multi-nivel del MA12070 hace viable el funcionamiento sin filtros, además de asegurar pocas pérdidas en estado inactivo en el sistema magnético del altavoz. Para aplicaciones con requisitos EMC estrictos o cables largos, el MA12070 puede funcionar con un tamaño muy pequeño y filtros de salida EMI/EMC económicos.

El MA12070 logra una gran eficiencia en condiciones de funcionamiento donde no existe una señal de entrada de audio (estado inactivo). Esto se debe al esquema PWM multi-nivel

en combinación con la frecuencia de conmutación ajustable a índices de modulación bajos, lo que resulta en la disminución de pérdidas a niveles de potencia de salida medios y bajos. Para niveles altos de potencia de salida, la eficiencia energética está determinada principalmente por la resistencia (R_{ds}^{on}) de los MOSFET. Con señales de salida musicales y similares (por ejemplo: ruido rosa) con altos peaks de voltaje, se reducen las pérdidas considerablemente en comparación con un amplificador convencional con el mismo R_{ds}^{on}. Esto permite que en la mayoría de aplicaciones el MA12070 funcione a niveles medios de potencia sin un disipador de calor. En la sección 2.18 se hace uso de un amplificador MA12070. Sin embargo, posee un disipador adherido, ya que es un dispositivo que esta pensado en ser utilizado durante periodos prolongados de tiempo. Según el fabricante Infineon [5], se recomienda operar sin disipador cuando se requiera una potencia de salida continua menor a 30[W] por cada canal (2x30[W]) con una carga de 8[Ω] y alimentación de 22[V]. El kit de evaluación que provee el fabricante MERUS se muestra en la figura 3.1.



Figura 3.1: Kit de EVAL_AUDIO_MA12070 proporcionado por el fabricante.

Al abrir el kit del EVAL_AUDIO_MA12070 podemos ver la tarjeta de evaluación, la interfaz USB proporcionada por el fabricante e inductores de 22[μH] (Murata Power 1422311C) como se muestra en la figura 3.2. Además, se facilitan documentos que certifican la operación del chip según los rangos establecidos por el fabricante. Los inductores se utilizan para realizar pruebas sin un parlante de por medio y simular el comportamiento de un parlante a través del inductor y una carga resistiva. En un entorno de audio, los parlantes poseen variación a frecuencias especificas y están dictadas por el diagrama de Bode que facilitan los fabricantes. Es por esta razón, que se recomienda utilizar un analizador de espectro con el inductor y carga para obtener el comportamiento y datos específicos del MA12070.



Figura 3.2: Kit de EVAL_AUDIO_MA12070 por dentro.

Como el entorno de trabajo esta relacionado con audio, se realizaron pruebas con el parlante Grandix CX-402 que posee una impedancia de 4[Ω] y una potencia nominal de 40[W]. Posee una respuesta en frecuencia de 90[Hz] a 20[kHz] y suele ser ocupado en sistemas de audio integrados en vehículos. En la figura 3.3 se muestra el parlante utilizado.



Figura 3.3: Parlante ocupado para la realización de pruebas de este manual.

Finalmente, en la figura 3.4 se muestra la tarjeta de evaluación con sus conexiones periféricas y el integrado MA12070 en el centro.

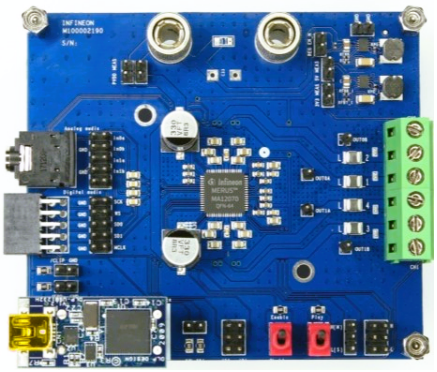


Figura 3.4: Tarjeta de evaluación EVAL_AUDIO_MA12070

3.2. Alimentación

3.2.1. Ubicación de la alimentación en la tarjeta de evaluación

La tarjeta de evaluación posee 2 conectores banana hembra en la parte superior que corresponden al J12 y J13 indicados en la figura 3.5. El pin J12 corresponde a la conexión PVDD y es la alimentación general de la placa permitiendo un rango entre 5,5[V] a 26[V] como máximo. El pin J13 corresponde a la conexión GND y es la tierra eléctrica de la placa.

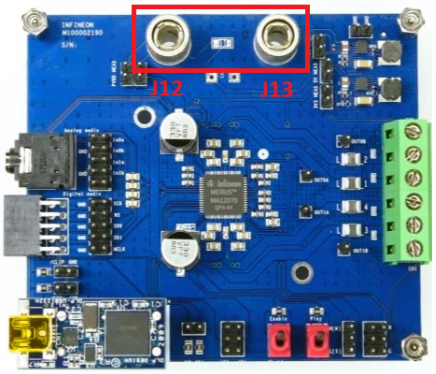


Figura 3.5: Ubicación de los conectores de alimentación J12 (PVDD) y J13 (GND)

En operación normal, los pines J12 y J13 deben estar permanentemente conectados y con un voltaje admisible para la placa, ya que es la fuente del sistema y, si no se cumplen los parámetros, no podrá operar de forma óptima. En la tabla 3.1 se muestra los pines y breve descripción de su función.

Tabla 3.1: Descripción pines de Alimentación

Sigla	Pin	Descripción	Config. por defecto
PVDD	J12	Conector POSITIVO	Conectado para funcionar(5,5-26[V])
GND	J13	Conector GND	Conectado para funcionar

3.2.2. Reguladores de voltaje incluidos en la placa

Dentro de la tarjeta de evaluación existen dos reguladores de voltaje que permiten establecer salidas de 5[V] y 3,3[V] para las señales digitales del chip MA12070. Los reguladores de voltaje se muestran en la figura 3.6 y se ubican en la parte superior derecha de la tarjeta de evaluación.

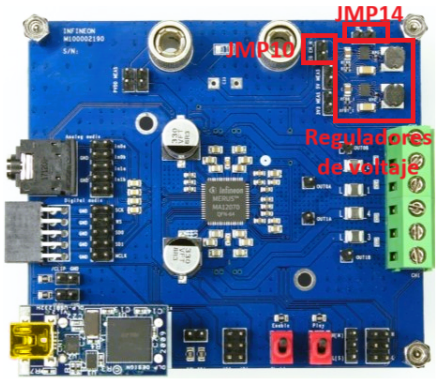


Figura 3.6: Ubicación de los reguladores de voltaje de 5[V] y 3,3[V] junto con el pin JMP10 (REG EN_N) y JMP14 (GND GND).

El pin que habilita el funcionamiento de los integrados es el JMP10. Al puentear el pin JMP10, la entrada EN (enable) del regulador se va a tierra y deshabilita el funcionamiento de estos. Por defecto, la conexión no esta puenteada. En la parte superior se ubica el pin JMP14 que son dos conexiones a la misma tierra (GND) de la tarjeta de evaluación.

El chip utilizado para el regulador de voltaje es el TPS62175DQCR y permite regular los voltajes de forma análoga con un divisor de tensión mediante la salida de realimentación. En la figura 3.7 se muestra el esquemático utilizado para el regulador de voltaje de 5[V] y en la figura 3.8 para el regulador de voltaje de 3,3[V]. El regulador de 5[V] tiene como entrada el voltaje de alimentación PVDD (J12) y la señal de habilitación del pin REG EN_N (JMP10). Los reguladores están conectados en cascada, por ende la entrada del regulador 3,3[V] es la salida del regulador de 5[V].

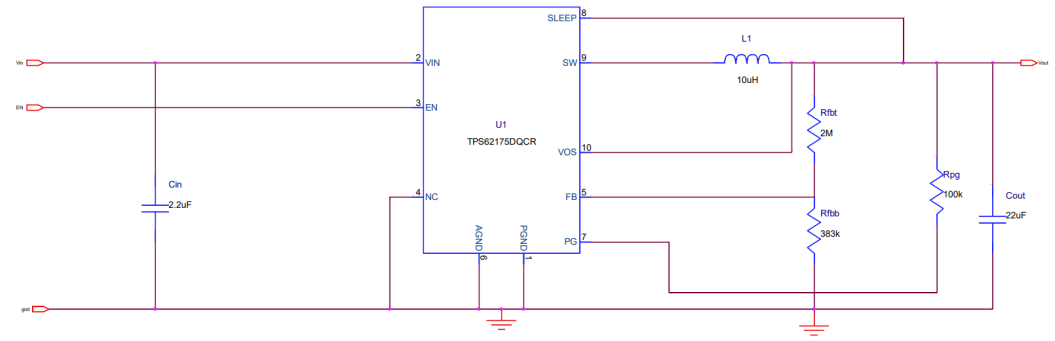


Figura 3.7: Esquemático del regulador de voltaje de 5[V].

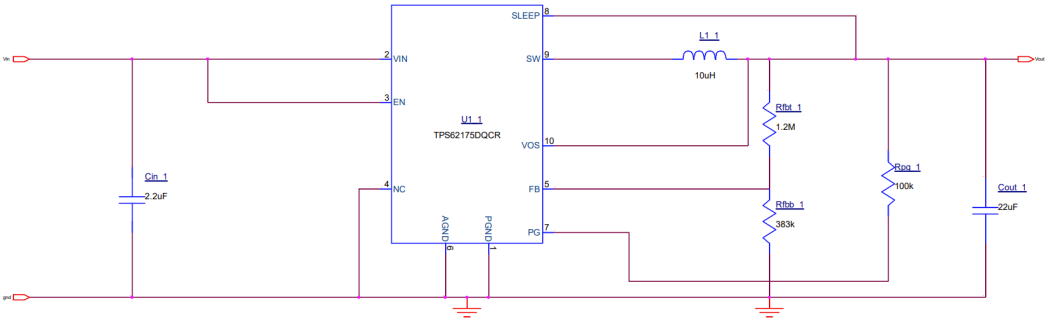


Figura 3.8: Esquemático del regulador de voltaje de 3,3[V].

En operación normal, los pines JMP10 no debe estar puenteado, ya que al puentearlo estamos llevando el voltaje de la señal REG EN_N a tierra y se deshabilitarían ambos reguladores. En la tabla 3.2 se muestra los pines y breve descripción de su función.

Tabla 3.2: Descripción pines de los reguladores de voltaje

Sigla	Pin	Descripción	Config. por defecto
REG EN_N	JMP10	Habilita regulador de 5[V] y 3,3[V]	No puenteado
GND GND	JMP14	Conexiones a tierra	No puenteado

3.2.3. Medición de consumo desde la placa

Desde la placa se puede medir el consumo del voltaje de alimentación PVDD que consume directamente el chip MA12070 como también el consumo de cada regulador de voltaje. Los pines JMP11 y JMP16 conectan el voltaje de alimentación PVDD directamente a al chip MA12070. Por defecto, ambos pines están puenteados en paralelo. El pin JMP12 conecta la

salida del regulador de voltaje de 5[V] con las entradas digitales del chip MA12070 y está por defecto puenteado. El pin JMP13 conecta la salida de 3,3[V] con las señales de utilidad del chip MA12070 como divisores de tensión y señales digitales entre otras. La ubicación de los pines se muestra en la figura 3.9.

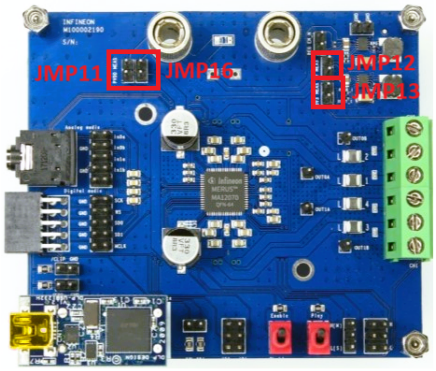


Figura 3.9: Ubicación de los pines de medición de la fuente JMP11 y JMP16, del regulador de 5[V] JMP12 y del regulador de 3,3[V] JMP13

Para medir la corriente que consume cada sección, se debe ubicar el amperímetro entre los pines JMP11 y JMP16 (si se desea medir la corriente consumida desde PVDD), el pin JMP12 (si se desea medir el consumo del regulador de 5[V]) o el pin JMP13 (si se desea medir la corriente en el regulador de 3,3[V]). En la tabla 3.3 se muestra los pines y breve descripción de su función.

Tabla 3.3: Descripción de los pines de medición de consumo

Sigla	**Pin**	**Descripción**	**Config. por defecto**
PVDD MEAS	JMP11	Medición desde PVDD	Puenteado paralelo a JMP16
PVDD MEAS	JMP16	Medición desde PVDD	Puenteado paralelo a JMP11
5V MEAS	JMP12	Medición del regulador 5[V]	Puenteado
3V3 MEAS	JMP13	Medición del regulador 3,3[V]	Puenteado

En la figura 3.10 se presenta el esquemático de la alimentación de la tarjeta de evaluación EVAL_AUDIO_MA12070 para identificar las conexiones mencionadas anteriormente.

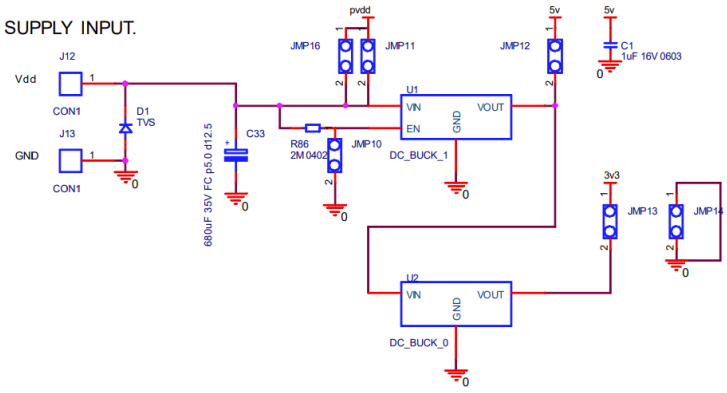


Figura 3.10: Esquemático del circuito de alimentación a la placa EVAL_AUDIO_MA12070

3.3. Señales de entrada para amplificar

3.3.1. Señales no-balanceadas y balanceadas

Esta sección explica brevemente el uso de entradas balanceadas y no-balanceadas para hacer correctas mediciones con la tarjeta de evaluación. Como existe la posibilidad de hacer mediciones tanto con entradas balanceadas como no-balanceadas, la conexión dependerá de la entrada que se desee ocupar. Para la conexión con entradas no-balanceadas, dirigirse a la sección 3.3.2. Para entradas balanceadas, dirigirse a la sección 3.3.3.

Las señales no-balanceadas o SE (Single-Ended) es cuando se tiene una entrada que posee un voltaje de entrada Vin y GND que circula a través de dos cables, uno positivo y otro negativo (o tierra). Como el cable por el cual se envía la señal es un conductor, absorbe ruido electromagnético del entorno y llega a los terminales de salida. En la figura 3.11 se muestra una representación del fenómeno con una señal no-balanceada y ruido electromagnético en el entorno. La magnitud del ruido varía según la estructura del cable, ya que si son dos cables entrelazados el ruido será disminuido levemente [8].

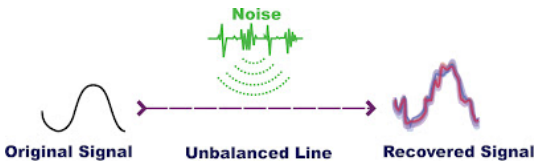


Figura 3.11: Representación al utilizar una línea no-balanceada [8].

La desventaja de utilizar cargas no-balanceadas es que cualquier interferencia electromagnética influirá en la señal y, por ende, será amplificada como señal de entrada del integrado.

Por otro lado, están las señales balanceadas que nacen con la necesidad de anular

el ruido electromagnético del entorno [8]. Para utilizar esta configuración, se requiere de tres conexiones: $Vin+$, $Vin-$ y GND. La diferencia con las señales no-balanceadas es que se posee una copia de la señal original Vin ($Vin+$) pero con un desfase de 180° ($Vin-$). Esto permite que la señal recuperada por los terminales de salida se anule el ruido electromagnético invirtiendo la fase de la copia. Una representación del fenómeno de las señales balanceadas se muestra en la figura 3.12.

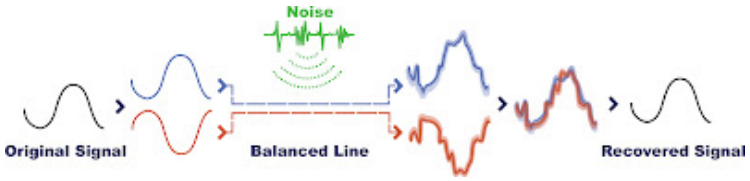


Figura 3.12: Representación al utilizar una línea balanceada [8].

Esto permite que el amplificador opere de forma óptima y no amplifique el ruido electromagnético que existe en el entorno. El impacto del ruido electromagnético crece exponencialmente con el largo de la línea. Por ende, si se desea ocupar cables de gran longitud es recomendable utilizar entradas balanceadas.

3.3.2. Entrada no-balanceada desde conector JACK/TRS

La tarjeta de evaluación posee un conector JACK/TRS de 3,5[mm] para hacer pruebas de audio no-balanceadas (SE) para la topología BTL. El conector se ubica en el pin J6 mostrado en la figura 3.13. El esquema de conexión con la carga se ve presentado en la figura 3.18b de la sección 3.4.2.

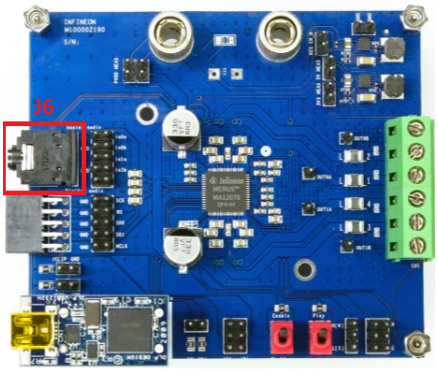


Figura 3.13: Ubicación del conector TRS de 3,5[mm] en el pin J6.

El rango de voltaje permitido por el chip es de -0,5[V] a 6[V]. Sin embargo, si se escogen rangos de voltaje muy elevados para la reproducción de audio, el chip indicará un bit de

'CLIP'(sección 3.5.1) y el amplificador distorsionará la señal de entrada.

Como la entrada no es balanceada, las entradas del chip $in0b$ y $in1b$ están puenteadas a GND. El TRS esta dividido en 3 sectores que corresponden a 'Tip', 'Ring' y 'Sleeve'. El 'Tip' corresponde a la punta del conector y representa el canal CH0 en las conexiones del chip. El 'Ring' corresponde al anillo del conector y representa al canal CH1 en las conexiones del chip. Finalmente, el 'Sleeve' es la base del conector y esta conectado a la tierra de la tarjeta de evaluación. En términos de audio, el conector presenta la configuración estéreo, por ende el canal CH0 corresponde al audio de la izquierda y el canal CH1 corresponde al audio de la derecha. En la figura 3.14 se muestra un esquema que resume la distribución de las conexiones según los canales.

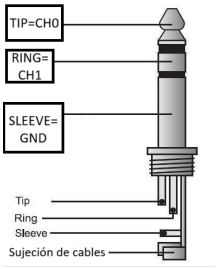


Figura 3.14: Conector TRS y relación con los canales CH0 ($in0a$) y CH1 ($in1a$).

En la tabla 3.4 se ve el breve resumen del pin de conexión con la descripción.

Tabla 3.4: Descripción del pin análogo de entrada no-balanceado.

Sigla	Pin	Descripción	Config. por defecto
JACK	J6	Conector análogo estéreo (Single-Ended)	Tip=CH0, Ring=CH1, Sleeve=GND (-0,5[V] a 6[V])

3.3.3. Entrada balanceada desde pines

Para la entrada balanceada de audio se debe ocupar los pines del conector J9 indicado en la figura 3.15. Por defecto, estos pines están puenteados y enlazados al conector J6 (TRS). Para conectar la señal balanceada se debe sacar el puente y conectar la señal de entrada CH0+ directamente al pin $in0a$ y CH0- al pin $in0b$. De la misma manera, se debe conectar la señal de entrada CH1+ al pin $in1a$ y CH1- al pin $in1b$. Recordar que la diferencia entre CHX+ y CHX- corresponde al desfase de la misma señal en 180° explicado en la sección 3.3.1. Mediante esta configuración se puede acceder a las topologías de salida mostradas en

las figuras 3.18a, 3.18c, 3.18d y 3.18e de la sección 3.4.2.

Tabla 3.5: Descripción del pin J6 para entrada balanceada.

Sigla	Pin	Descripción	Config. por defecto
CH0(+)	J6($in0a$)	Conexión a entrada $in0a$ del chip	Puenteado a 'Tip'
CH0(-)	J6($in0b$)	Conexión a entrada $in0b$ del chip	Puenteado a GND
CH1(+)	J6($in1a$)	Conexión a entrada $in1a$ del chip	Puenteado a 'Ring'
CH1(-)	J6($in1b$)	Conexión a entrada $in1b$ del chip	Puenteado a GND

Al igual que en el caso anterior, el rango de voltaje permitido en cada pin es de -0,5[V] a 6[V] y cada entrada posee un condensador de 10[μF] de 16[V] como filtro. En la tabla 3.5 se muestra un resumen de los pines con una breve descripción.

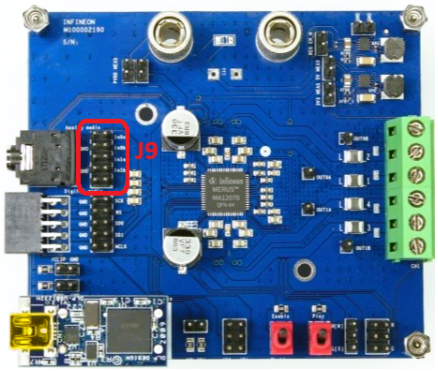


Figura 3.15: Ubicación de la entrada balanceada en el pin J9.

3.3.4. Sobre los periféricos de entrada de señales digitales

El chip MA12070 procesa señales analógicas de entrada. Sin embargo, la tarjeta de evaluación EVAL_AUDIO_MA120XX es genérica para reducir costos de fabricación de la tarjeta. Esto implica que los periféricos de las conexiones digitales están insertos en la tarjeta EVAL_AUDIO_MA12070. Los pines J7 y J14 que corresponden a las entradas digitales de entrada no están habilitadas para esta versión. En la figura 3.16 se muestra la ubicación de los pines J7 y J14.

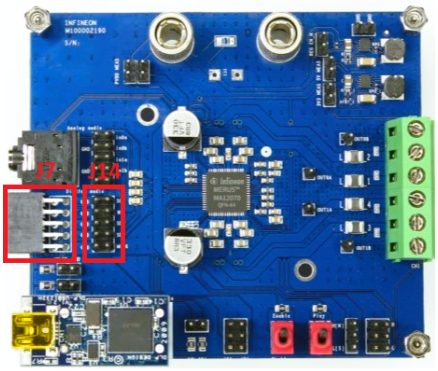


Figura 3.16: Ubicación de las entradas digitales de audio en los pines J7 y J14.

Si se desea ocupar procesamiento digital de señales I^2S, se debe cambiar el chip MA12070 por su versión MA12070P. Sin embargo, se recomienda adquirir la versión con su tarjeta de evaluación EVAL_AUDIO_MA12070P para evitar cualquier daño al momento de cambiar el integrado.

3.4. Conexión de la salida y cargas

3.4.1. Medición de la salida

Existen 4 pines de medición directos desde el chip para verificar la correcta modulación y conmutación del chip. Los pines J15, J16, J17 y J18 son de medición y están enlazados a las salidas OUT0A, OUT0B, OUT1B y OUT1A respectivamente. El valor peak de corriente que puede ofrecer el chip es de 8[A] a máxima potencia. En la figura 3.17 se muestra la ubicación de cada pin en la tarjeta de evaluación.

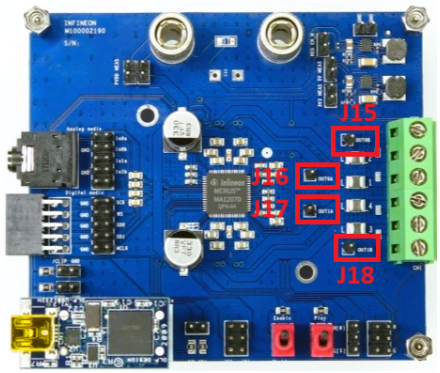


Figura 3.17: Ubicación de las salidas de medición J15, J16, J17 y J18.

En la tarjeta de evaluación hay insertos filtros EMI que pueden ser considerados al

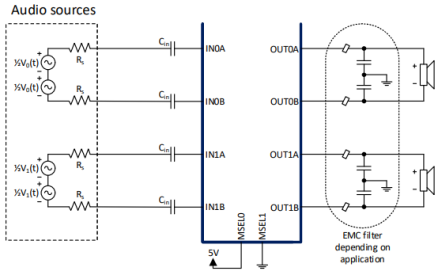
experimentar con frecuencias mayores a la que estipula el fabricante mencionados con más detalle en la sección 3.4.3. En la tabla 3.6 se presenta un resumen de los pines de medición con una breve descripción.

Tabla 3.6: Descripción de los pines de medición de salida

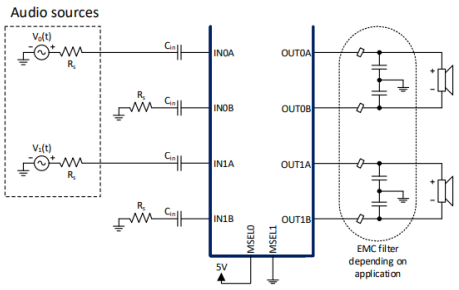
Sigla	**Pin**	**Descripción**
OUT0A	J15	Pin de medición de la salida OUT0A
OUT0B	J16	Pin de medición de la salida OUT0B
OUT1B	J17	Pin de medición de la salida OUT1B
OUT1A	J17	Pin de medición de la salida OUT1A

3.4.2. Configuración de la topología de salida

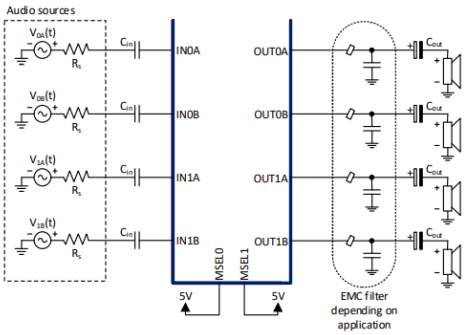
El chip ofrece distintas configuraciones dependiendo de la funcionalidad que se requiera. La más común utilizada por entornos de audio es la configuración BTL (Bridge-Tied-Load) que ocupa una señal de entrada (balanceadas o no-balanceadas) para tener dos salidas para un canal, permitiendo mayor fidelidad y menos ruido. Existe también la configuración PBTL (Parallel Bridge-Tied-Load) que ocupa una señal de entrada para tener cuatro salidas para un canal permitiendo ocupar la máxima potencia posible para la carga.



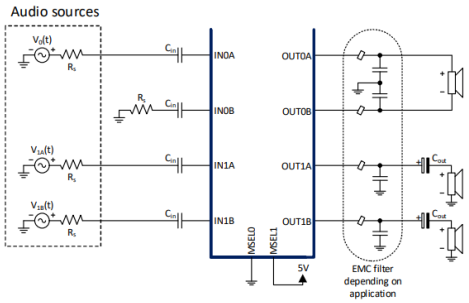
(a) Configuración BTL con fuentes de audio balanceadas.



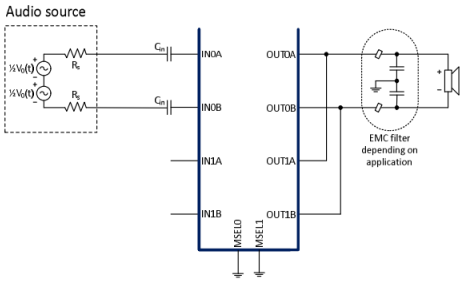
(b) Configuración BTL con fuente de audio SE.



(c) Configuración SE de 4 canales.



(d) Configuración híbrida BTL y SE con fuentes de audio SE.



(e) Configuración BTL en paralelo (PBTL)

Figura 3.18: Tipos de configuración de entrada/salida disponibles en el chip MA12070 [5].

Finalmente, existe la configuración SE (Single-Ended) que permite tener una señal de

entrada y una salida para cada canal, permitiendo tener cuatro canales diferentes. En la figura 3.18 se muestran las distintas configuraciones posibles que se pueden obtener con la tarjeta de evaluación. Los pines que dictan la configuración de la topología de salida son el MSEL0 y MSEL1 ubicados en JMP1. En la figura 3.19 se muestra la ubicación del pin JMP1 en la tarjeta de evaluación.

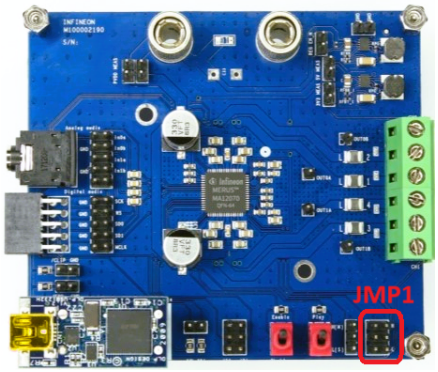


Figura 3.19: Ubicación del pin de configuración de salida JMP1.

Los pines MSEL0 y MSEL1 pueden estar puenteados entre H (5[V]) o L (GND). Nunca puentear H con L, ya que se puede cortocircuitar el convertidor buck de 5[V] a la salida. En la tabla 3.7 se presentan las distintas combinaciones según el puente entre los pines MSEL0 y MSEL1.

Tabla 3.7: Configuración del pin JMP1 según la topología de salida

MSEL0	**MSEL1**	**Configuración**
L	L	1 canal PBTL (Fig. 3.18e)
L	H	1 canal BTL en CH0 y 2 canales SE en CH1 (Fig. 3.18d)
H	L	2 canales BTL (Fig. 3.18a y 3.18b)
H	H	4 canales SE (Fig. 3.18c)

Por defecto, los pines MSEL0 y MSEL1 están puenteados con H y L respectivamente, es decir, en configuración dos canales BTL, ya que es el estándar ocupado para reproducción estéreo. En la tabla 3.8 se muestra un breve resumen y descripción del pin JMP1.

Tabla 3.8: Descripción del pin de configuración de salida JMP1.

Sigla	**Pin**	**Descripción**	**Config. por defecto**
MSEL0 y MSEL1	JMP1	Modificadores de topología de salida	MSEL0=H , MSEL1=L

3.4.3. Conexión de la carga

Los conectores de la carga se ubica en los pines J2 y J3, donde J2 representa el canal CH0 y J3 el canal CH1. Estos son de tres polos, donde el conector del medio corresponde a la conexión a GND de la placa. En la figura 3.20 se muestra la ubicación de los pines J2 y J3 como también la polaridad de cada conector. Es importante conectar la carga con la polaridad correcta, ya que el comportamiento puede variar y, en el caso del parlante, puede distorsionar o ser incongruente con la señal de entrada.

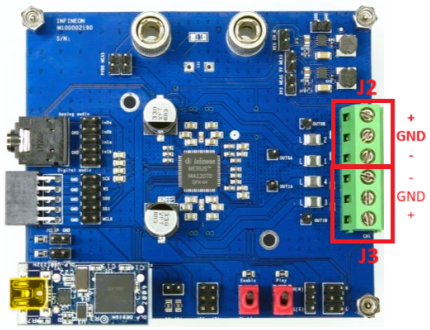


Figura 3.20: Ubicación de los pines J2 y J3 con la polaridad de la carga.

En la tabla 3.9 se presenta un breve resumen de los pines de salida a la carga J2 y J3.

Tabla 3.9: Descripción de los pines de conexión a la carga J2 y J3

Sigla	Pin	Descripción
CH0(+) y CH0(-)	J2	Pin de salida del canal CH0 (+,GND,-)
CH1(+) y CH1(-)	J3	Pin de salida del canal CH1 (-,GND,+)

En caso de ocupar la topología de cuatro canales SE de la figura 3.18c, se debe hacer uso de condensadores a la salida. Esto es debido a que en cada salida existe un voltaje DC de PVDD/2. De esta forma, el voltaje DC queda almacenado por el condensador y la carga actúa a los cambios AC de la modulación del chip. La elección del condensador depende tanto de la resistencia que se ocupe como también del ancho de banda requerido. También es importante considerar que el condensador debe tener una capacidad de PVDD/2 para evitar la ruptura del mismo. En la tabla 3.10 se muestran valores recomendados por el fabricante según los parámetros funcionales.

Tabla 3.10: Valores recomendados para acoplamiento AC para el condensador C_{out} según el datasheet del fabricante [5].

Resistencia de la carga	**frecuencia de corte -3[dB]**	**Capacitancia C_{out}**
8[Ω]	90[Hz]	220[μF]
8[Ω]	20[Hz]	1000[μF]
4[Ω]	24[Hz]	2200[μF]

El chip MA12070 está diseñado para hacer uso de cargas sin filtros EMI. Esto es debido a que al utilizar la modulación de 5-niveles, el THD se reduce considerablemente. No obstante, la tarjeta de evaluación posee un filtro LC por cada canal de salida. Como inductor, se ocupa una ferrita BLE32PN300SN1L con impedancia de 30[Ω] a 100[MHz]. El condensador posee una capacitancia de 1[nF] y un voltaje admisible de 50[V] antes de la ruptura. En la figura 3.21 se muestra el esquemático desde la salida de los canales OUTXX a los conectores de la carga J2 y J3.

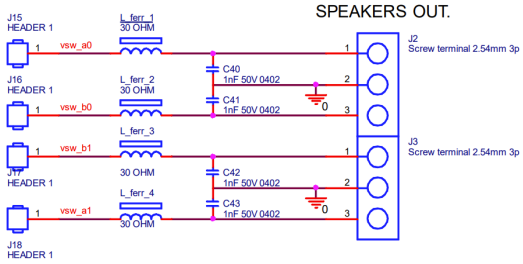


Figura 3.21: Esquemático de la salida del chip a la carga J2 (CH0) y J3 (CH1).

El fabricante recomienda utilizar cargas dependiendo de la topología de salida SE, BTL o PBTL de la sección 3.4.2. Se puede alcanzar distintas potencias máximas dependiendo de la resistencia. Sin embargo, si se aumenta la potencia suministrada a la carga, tanto el chip como la resistencia pueden estar sometidos a temperaturas elevadas, por ende, se recomienda acoplar un disipador de calor. Cabe destacar que a medida que el voltaje RMS de salida sobrepasa cierto nivel, la distorsión armónica total del voltaje, incluido el ruido, aumenta debido a la sobre-modulación generada por el chip. A este término se le denomina THD+N que corresponde a las palabras en ingles 'Total Harmonic Distorsion Plus Noise' y es utilizado comúnmente en entornos de audio, donde se incluye la distorsión generada por el ruido ambiental en el rango de frecuencias del dispositivo (en este caso, de 20[Hz] a 20[kHz]). Además del caso anterior, se puede generar distorsión armónica por el efecto de corte o 'Clipping' cuando la señal de entrada es elevada. En la tabla 3.11 se muestra los valores de resistencias recomendados según la topología, voltaje de alimentación, THD+N de voltaje a la salida y potencia máxima con una frecuencia de entrada de 1[kHz].

Tabla 3.11: Detalle de las resistencias recomendadas por el fabricante sin el uso de disipadores en la tarjeta de evaluación.

Topología	THD	PVDD	Potencia Máxima por canal	Resistencia
BTL	10 %	26[V]	45[W]	8[Ω]
BTL	1 %	26[V]	35[W]	8[Ω]
BTL	10 %	26[V]	80[W]	4[Ω]
BTL	1 %	26[V]	60[W]	4[Ω]
SE	10 %	26[V]	20[W]	4[Ω]
SE	1 %	26[V]	15[W]	4[Ω]
SE	10 %	26[V]	25[W]	3[Ω]
SE	1 %	26[V]	20[W]	3[Ω]
PBTL	10 %	26[V]	160[W]	2[Ω]
PBTL	1 %	26[V]	120[W]	2[Ω]

3.5. Pines de Utilidad

3.5.1. Pin de Clip

La distorsión de corte o 'clip' es el fenómeno que ocurre cuando una señal analógica de entrada es demasiado alta que la señal de salida se satura y queda una señal analógica distorsionada. Esto es debido a que la señal de entrada sobrepasa los límites del dispositivo para la modulación.

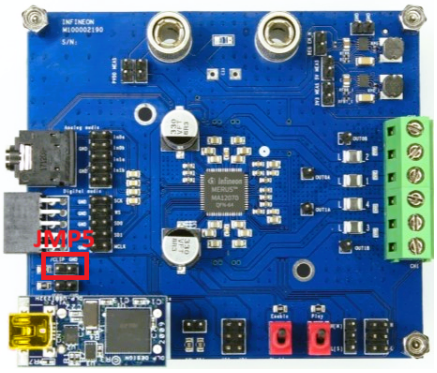


Figura 3.22: Ubicación del pin JMP5 indicador de la distorsión de corte.

El chip MA12070 tiene un indicador de 'clipping' en el pin JMP5 con un sistema ODO (Open-Drain-Output) lo que puede arrojar 2 estados: H y L. Al ocurrir un 'Clip', la señal /CLIP se va a GND(L). En la figura 3.22 se muestra la ubicación del pin JMP5. En la tabla 3.12 se ve un breve resumen del pin indicador de distorsión de corte o 'Clip'.

Tabla 3.12: Descripción del pin indicador de distorsión de corte JMP5.

Sigla	Pin	Descripción	Config. por defecto
/CLIP	JMP5	Indicador de distorsión de corte	No puenteado con GND

3.5.2. Pin de Error

El chip MA12070 posee un indicador de error en caso de que el sistema no pueda operar correctamente. Al igual que el caso anterior, el circuito funciona en base a ODO. Por ende al ocurrir un error el pin de /ERROR se irá a GND (L). De lo contrario, estará siempre en alto. En la figura 3.23 se presenta la ubicación del pin de /ERROR en JMP6.

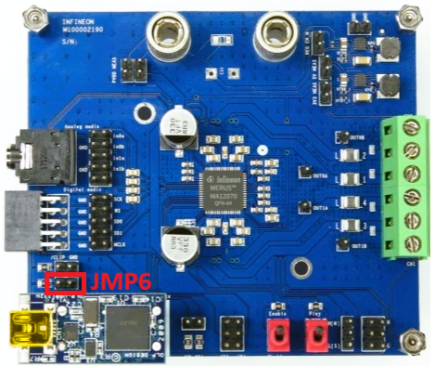


Figura 3.23: Ubicación del pin JMP6 indicador de error en el chip.

El pin de /ERROR puede estar abajo si se cumple cualquiera de las siguientes condiciones:

- **Sobre-corriente o corto-circuito en las salidas OUTXX:** Puede ser generado por una baja de impedancia de la carga, por daños en el parlante o una falla en los terminales de conexión. Esta protección se gatilla si la corriente de salida es mayor a 8[A]. Como consecuencia, el control apagará la etapa de potencia y reiniciará el sistema.
- **Exceso de temperatura en el chip:** Puede ser generado por una sobrecarga o insuficiencia de enfriamiento en la placa. El sistema provee una advertencia de temperatura TW y una temperatura de error TE. Al alcanzar la temperatura de error TE, el sistema apagará la etapa de potencia evitando cualquier conmutación en el chip. En ambas situaciones el pin de /ERROR se activará.
- **Error del PLL:** El sistema posee un PLL para determinar la frecuencia de entrada en el pin de reloj (Sección 3.5.3). En caso de haber un error con el PLL para la

configuración del reloj el pin /ERROR se activará.

- **Error de voltaje en la fuente PVDD/AVDD/DVDD:** Si el voltaje de los pines de alimentación baja (4[V]-4,3[V]), el sistema bloqueará automáticamente la alimentación y activará el pin de error.

- **Sobre-voltaje en el condensador flotante:** El sistema posee cuatro condensadores flotantes que poseen un voltaje de PVDD/2 que permite la correcta modulación multinivel. Están conectados directamente al chip en los terminales CFXXP (terminal positivo) y CFXXN (terminal negativo). Al haber una baja impedancia entre los terminales (por condensador defectuoso) se activa el pin de /ERROR.

- **Protección DC de salida:** El chip tiene un circuito incorporado que pueda detectar componentes DC a la salida de los terminales de salida del amplificador que van hacia los parlantes. En caso de detectar componentes DC, la etapa de potencias del chip se apagará para proteger el parlante. El sistema de protección se activará si el pin de salida posee un voltaje DC sobre 0,63*PVDD o debajo 0,37*PVDD por más de 700[ms]. Como consecuencia, el pin /ERROR se activará.

Para más detalles sobre los errores específicos del sistema, se puede acceder a registros que indica cada situación. En la sección 3.6.1 se indican los registros accesibles para cada error y sus respectivos significados.

En la tabla 3.13 se ve un breve resumen del pin indicador de error.

Tabla 3.13: Descripción del pin indicador de error JMP6.

Sigla	Pin	Descripción	Config. por defecto
/ERROR	JMP6	Pin indicador de error	No puenteado

3.5.3. Pin de Reloj

El MA12070 incorpora un sistema de reloj con el cual puede sincronizar su oscilador interno de baja fluctuación (2,8224[MHz]) como también un reloj externo. Para la sincronización, posee un PLL interno que, según el divisor del reloj de entrada, entrega el reloj de referencia correcto. La relación del divisor interno del PLL se selecciona en función de la frecuencia base del reloj maestro (2,8224[MHz] o 3,072 [MHz]).

El pin encargado de la modificación del reloj es el JMP7 indicado en la figura 3.24.

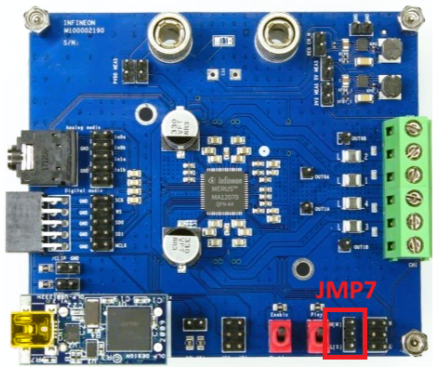


Figura 3.24: Ubicación del pin JMP7 encargado de la configuración del reloj del chip.

Las dos configuraciones posibles son:

- **Modo Maestro(CLKM/S=1)(H):** En este modo el MA12070 utiliza el oscilador interno (2,8224[MHz]) como referencia para el PLL. Se puede acceder al reloj maestro interno a través del pin CLKIO y se puede distribuir a otros circuitos integrados MA12070 que estén operando en modo esclavo.
- **Modo esclavo (CLKM/S=0)(L):** En este modo el reloj maestro de entrada (a través del pin CLKIO) proporciona la referencia para el PLL interno a través del sistema de reloj de entrada. En modo esclavo el MA12070 acepta entradas de frecuencia de reloj maestro que son una, dos, cuatro u ocho veces la frecuencia base.

En caso de interconectar varios MA12070, se recomienda utilizar un chip en modo maestro y el resto en modo esclavo. De esta forma la frecuencia de conmutación de PWM estarán sincronizadas y se minimiza el acoplamiento cruzado entre dispositivos. Cabe destacar que el pin CLKIO esta conectado a los pines digitales mencionados en la sección 3.3.4. Por ende, se puede acceder al reloj del chip mediante este pin y supervisar su comportamiento en el modo maestro.

En la tabla 3.14 se ve un breve resumen del pin configurable de reloj.

Tabla 3.14: Descripción del pin configurable de reloj JMP7.

Sigla	Pin	Descripción	Config. por defecto
CLK M/S	JMP7	Selector de modo de reloj	M(H): Funcionamiento con oscilador interno

3.5.4. Pin de encendido y pin de silencio.

El MA12070 posee dos pines de utilidad para el reinicio y el apagado de la salida OUTXX. El interruptor SW1 permite modificar el pin de entrada /ENABLE. El interruptor posee 2

posiciones: ‘Enable’ y ‘Shutdown’. Al estar en la posición ‘Enable’ el sistema se enciende con un consumo mínimo de potencia. Por otro lado, si está en la posición ‘Shutdown’ el MA12070 no hará consumo de corriente dentro del chip. Cabe destacar que al conmutar el interruptor de ‘Enable’ a ‘Shutdown’ y de ‘Shutdown’ a ‘Enable’ el sistema se reinicia e intentará reinicializar todas las etapas en caso de haber algún error listado en la sección 3.5.2.

Por otro lado, el interruptor SW2 permite evitar el flujo de corriente a las salidas OUTXX. Posee 2 posiciones: ‘Play’ y ‘Mute’. En la posición ‘Play’ el chip estará funcionando de forma nominal según el perfil de potencia especificado con los diferentes niveles de conmutación. En la posición ‘Mute’ el sistema no enviará corriente a las salidas. Sin embargo, en configuración SE, los medios puentes tendrán una salida de PVDD/2, por ende, en caso de poner una carga resistiva, si circulará corriente desde la fuente de alimentación.

La ubicación de los interruptores SW1 y SW2 se ilustran en la figura 3.25.

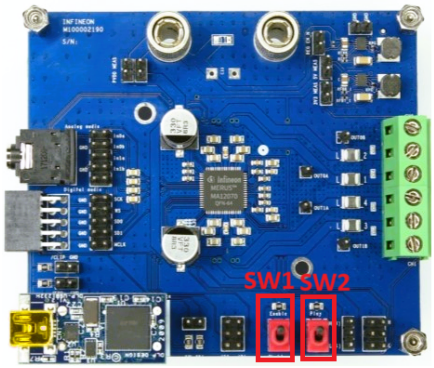


Figura 3.25: Ubicación de los interruptores SW1 encargado del encendido del sistema y SW2 encargado de la activación de las salidas.

En la tabla 3.15 se ve un breve resumen de los interruptores SW1 y SW2.

Tabla 3.15: Descripción de los interruptores SW1 y SW2.

Sigla	Pin	Descripción	Config. por defecto
/ENABLE	SW1	Interruptor de encendido del MA12070	En posición ‘Shutdown’
/MUTE	SW2	Interruptor de habilitación de las salidas	En posición ‘Mute’

3.6. Comunicación a través de I2C

3.6.1. Direcciones de escritura y lectura del chip.

EL MA12070 incluye una interfaz de control serial I^2C que permite acceder a registros y modificar o leer diversos parámetros del sistema. La interfaz consiste de cuatro pines físicos SDA, SCL, AD0 y AD1 que están ubicados en los pines JMP15 y JMP9 respectivamente. En la figura 3.26 se muestra la ubicación de los pines JMP15 y JMP9.

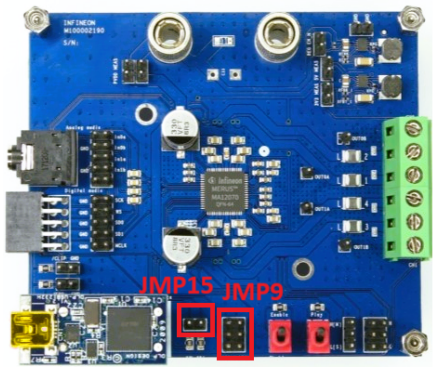


Figura 3.26: Ubicación de los pines para acceso de direcciones JMP9 (AD0 y AD1) y JMP15 (SDA,SCL).

La decodificación de la dirección I^2C del dispositivo se muestra en la tabla 3.16.

Tabla 3.16: Decodificación de las direcciones accesibles mediante AD0 y AD1.

Dirección I2C del dispositivo	AD1	AD0	Dirección 7-bit I2C
0x20	0	0	0b0100000
0x21	0	1	0b0100001
0x22	1	0	0b0100010
0x23	1	1	0b0100011

Esta disponible el mapa de registros del MA12070 en la hoja de datos del fabricante donde se puede acceder a distintos parámetros del integrado. Para tener acceso a ellos, revisar la sección 3.6.2. Sin embargo, si se requiere de información específica del protocolo I^2C, revisar la hoja de datos del fabricante [5].

3.6.2. Conexión mediante Arduino UNO

Para establecer una comunicación I^2C, se puede conectar un arduino para probar la directa comunicación con la PCB como se muestra en la figura 3.27, conectando el pin

JMP15 con los pines A4 y A5 del arduino UNO.

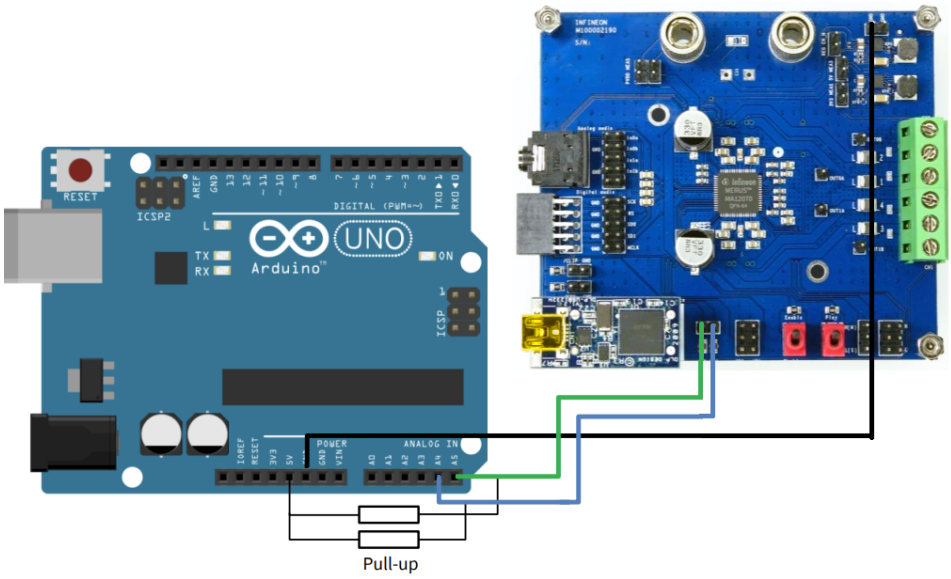


Figura 3.27: Conexión de Arduino UNO a la tarjeta de evaluación EVAL_AUDIO_MA12070.

En el anexo B se presenta el código propuesto por el fabricante para realizar una comunicación óptima con la PCB. Si bien, este código fue creado para la tarjeta REF_AUDIO_MA12070 pero puede ser utilizada para la tarjeta de evaluación EVAL_AUDIO_MA12070 teniendo especial cuidado en hacer las conexiones correctas. Para hacer uso de este código, se requiere de tener instalada la librería de I^2C que permite tener interrupciones de rutina. En el código de ejemplo se ejecuta una modificación se la ganancia de audio de 26[dB] a 20[dB] mediante la dirección 0x25 [31].

3.6.3. Utilización de la interfaz USB y GUI por el fabricante

La tarjeta de evaluación permite ocupar una interfaz USB para hacer utilización de la interfaz gráfica diseñada por el fabricante. Mediante la interfaz gráfica, se puede hacer la modificación de los diferentes perfiles de potencia que ocupa el chip como también supervisar la operación del mismo. En la figura 3.28 se muestra la ubicación del conector con la interfaz USB.

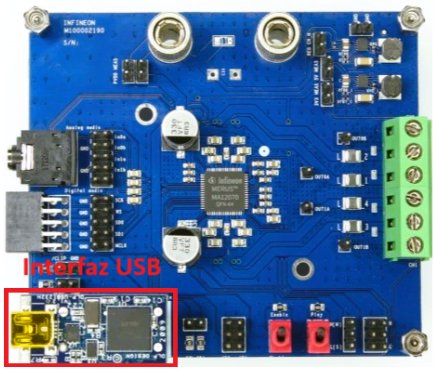


Figura 3.28: Ubicación del conector y la interfaz USB.

La interfaz USB posee un conector mini USB que puede ser conectado directamente a un computador para la utilización de la interfaz gráfica. Para ejecutar el software, debe asegurarse que los pines de dirección AD0 y AD1 estén en la configuración L y L respectivamente (revisar sección 3.6.1), ya que el software funciona únicamente con esta dirección. Si la instalación del driver fue realizada correctamente y la configuración de los pines AD0 y AD1 es la adecuada, aparecerá una ventana como la que se muestra en la figura 3.29.

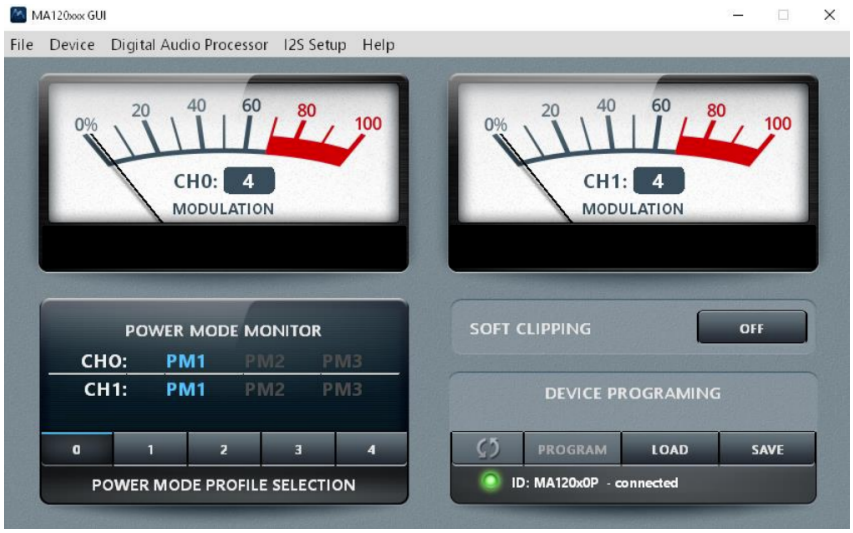


Figura 3.29: Interfaz gráfica MA120XX proporcionada por el fabricante [9].

En la GUI podemos supervisar el índice de modulación del canal CH0 (izquierda) y CH1 (derecha) en la parte superior. En la parte inferior izquierda podemos modificar los distintos perfiles de potencia disponibles en el MA12070 con los botones '0','1','2','3' y '4'.

Estos perfiles varían diversas características de la conmutación multi-nivel. Arriba de los botones, se puede ver un monitor del modo de potencia en el cual se encuentra cada canal. El modo de potencia en el cual se encuentra actualmente el canal esta resaltado en color azul. El MA12070 cambiará automáticamente el modo de potencia según el nivel de audio de entrada y el índice de modulación. En la parte inferior derecha podemos ver un botón que habilita el 'soft clipping' que permite minimizar los peaks generados y los recortes de la señal en caso de haber 'clip'. Debajo del botón podemos guardar la configuración actual del chip con el botón 'Save' o cargar la configuración con el botón 'Load'. Además, podemos supervisar si existe comunicación con el MA12070. Si existe una luz verde, significa que la conexión se realizó correctamente. Si no existe una luz o esta en gris, significa que no hay comunicación con el chip.

En la figura 3.30 se muestran los distintos perfiles de potencia que están por defecto en el MA12070 que se pueden acceder mediante la GUI y en la figura 3.31 los modos de potencia con sus respectivas características.

Property	Profile 0	Profile 1	Profile 2	Profile 3	Profile 4
PM switch seq.	D↔D↔C	B↔B↔B	B↔B↔A	D↔B↔A	D↔D↔D
Idle loss	Very low	Low	Low	Very low	Very low
Full scale efficiency	Good	Good	Good	Normal	Best
THD+N	Good	Best	Best	Good/Best	Good
Common-mode content, idle	Only DC	Only DC	Only DC	Only DC	Only DC
Common-mode content, full-scale audio	Only DC	DC + Sidebands around 600kHz, 1.8MHz, 3.0MHz, etc.	Only DC	Only DC	DC + sidebands around 300kHz, 900kHz, 1.5MHz, etc.
Differential content low-to-mid-power	Audio + sidebands around multiples of 1.2MHz	Audio + sidebands around multiples of 1.2MHz	Audio + sidebands around multiples of 1.2MHz	Audio + sidebands around multiples of 600kHz	Audio + sidebands around multiples of 600kHz
Differential content mid-to-high power	Audio + sidebands around multiples of 600kHz	Audio + sidebands around multiples of 1.2MHz	Audio + sidebands around multiples of 1.2MHz	Audio + sidebands around multiples of 1.2MHz	Audio + sidebands around multiples of 600kHz
Application	Filterfree: optimized efficiency, default applications	Filterfree: optimized audio performance, active speaker applications	Filterfree: optimized audio performance, default applications	LC filter: high efficiency, high audio performance, good EMI, low ripple loss	Filterfree: optimized efficiency, active speaker applications

Note: There is a programmable "Profile 5" which allows the user to set up a custom profile.

Figura 3.30: Perfiles de potencia existentes en el MA12070 por defecto [5].

Property	A	B	C	D
FET switching frequency, f_{FET}	600kHz	300kHz	300kHz	150kHz
Modulation scheme	3-level	5-level	3-level	5-level
Switching frequency seen at load, f_{SW}	1.2MHz (2 x f_{FET})	1.2MHz (4 x f_{FET})	600kHz (2 x f_{FET})	600kHz (4 x f_{FET})
Idle loss	Reduced	Low	Low	Very low
Full scale efficiency	Normal	Good	Good	Best
Open-loop gain	High	High	Low	Low
THD+N	Best	Best	Good	Good
Common-mode content, idle	Only DC	Only DC	Only DC	Only DC
Common-mode content, full-scale audio	Only DC	DC + sidebands around 600kHz, 1.8MHz, 3.0MHz, etc.	Only DC	DC + sidebands around 300kHz, 900kHz, 1.5MHz, etc.
Differential content	Audio + sidebands around multiples of 1.2MHz	Audio + sidebands around multiples of 1.2MHz	Audio + sidebands around multiples of 600kHz	Audio + sidebands around multiples of 600kHz

Figura 3.31: Modos de potencia con sus respectivas características [5].

3.7. Encendido rápido de la tarjeta de evaluación EVAL_AUDIO_MA12070

Esta sección considera el uso de una entrada de audio Jack/TRS con salida BTL como se muestra en la figura 3.18b de la sección 3.4.2. De esta forma, se puede conectar cualquier dispositivo reproductor de audio como MP3, computadora o señal de audio SE, que es lo más utilizado en la industria. Para un funcionamiento rápido de la tarjeta de evaluación se deben seguir los pasos listados a continuación:

1. Corroborar que los pines de selección de topología y de reloj estén en la configuración correcta.

   - CLK M/S debe estar en H(M)
   - MSEL0 debe estar en H
   - MSEL1 debe estar en L

   En la figura 3.32 se muestra el puenteo correcto de los pines CLK M/S, MSEL0 y MSEL1.



Figura 3.32: Puenteo de pines CLK M/S, MSEL0 y MSEL1 para inicio rápido [9].

2. Corroborar que el pin de dirección de registros AD0 y AD1 estén en L. En la figura 3.33 se muestra el puenteo correcto de estos pines.



Figura 3.33: Puenteo de pines AD0 y AD1 para inicio rápido [9].

3. Corroborar que los pines de la entrada analógica de entrada estén puenteados y los digitales no estén puenteados. En la figura 3.34 se muestra el puenteo correcto de estos pines.



Figura 3.34: Puenteo de pines analógicos y digitales para inicio rápido [9].

4. Corroborar que los pines de medición PVDD MEAS, 3V3 MEAS y 5V MEAS estén puenteados y que el pin REG EN_N no este puenteado. En la figura 3.35 se muestra el puenteo correcto de estos pines.

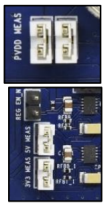


Figura 3.35: Puenteo de pines PVDD MEAS, 3V3 MEAS, 5V MEAS y REG EN_N para inicio rápido [9].

5. Antes de conectar cualquier fuente o carga, asegurarse que estén apagadas.
6. (Opcional) En caso de querer utilizar la interfaz gráfica proporcionada por el fabricante, seguir los pasos de la sección 3.6.3.
7. Verificar que los interruptores están en la posición 'Shutdown' y 'Mute' como se muestra en la figura 3.36.



Figura 3.36: Posición inicial de los interruptores para inicio rápido [9].

8. Conectar todas las fuentes y las cargas:
   - La fuente analógica de audio mediante la entrada Jack/TRS.
   - La fuente de poder y la tierra a los puertos PVDD y GND respectivamente.
   - El parlante/carga a los terminales de salida OUTXX.
   - (Opcional) La interfaz USB al computador con la interfaz gráfica.

   En la figura 3.37 se muestra un ejemplo de como debería verse la placa con las conexiones.

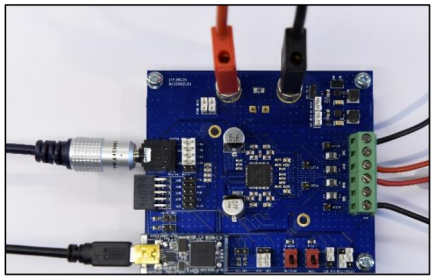


Figura 3.37: Tarjeta de evaluación con las conexiones periféricas para inicio rápido [9].

9. Encender la fuente de poder PVDD (rango de alimentación 5,5[V] a 26[V])

10. Cambiar de posición el interruptor a la posición 'Enable' como se muestra en la figura 3.38.



Figura 3.38: Posición del interruptor de encendido para inicio rápido [9].

11. (Opcional) Ejecutar el archivo ejecutable 'MA120XX_GUI.exe' y verificar que existe conexión con la tarjeta como se muestra en la figura 3.39.

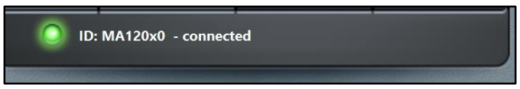


Figura 3.39: Interfaz gráfica indicando una correcta comunicación con la tarjeta [9].

12. Reproducir audio desde la señal de entrada Jack/TRS y cambiar de posición el interruptor a 'Play' como se muestra en la figura 3.40. En esta instancia, se debería escuchar sonido en los parlantes de salida.



Figura 3.40: Posición de interruptor en reproducción para inicio rápido [9].

13. (Opcional) Ver el monitor de la GUI y verificar que se muestra los índices de modulación de cada canal y la variación de cada modo de potencia según el nivel de la señal de entrada. Para más información revisar la sección 3.6.3.

Capítulo 4

RESULTADOS EXPERIMENTALES

4.1. Desarrollo del entorno de trabajo

EL objetivo de esta sección es corroborar el correcto funcionamiento del amplificador multi-nivel MA12070 a través de pruebas experimentales. La detección de las diferentes frecuencias de conmutación como los diferentes niveles a los cuales puede conmutar permite entender de mejor forma la operación del amplificador como también amplía la posibilidad de extender y extrapolar el funcionamiento a áreas externas al audio.

Para la realización de las mediciones de eficiencia, se utiliza un parlante como carga con una impedancia de 4[Ω] y una potencia de hasta 40[W] descrito en el capítulo 3. Las mediciones de potencia se realizaron con el dispositivo Joulescope JS220. Las mediciones del voltaje a la salida del amplificador se realizaron con el osciloscopio DSOX4054A de Keysight y el espectro en frecuencia se procesó posteriormente con el software MATLAB. En la figura 4.1 se muestra el entorno de trabajo con los parlantes, el Joulescope JS220, el osciloscopio DS0X4054A, la fuente de poder y la tarjeta de evaluación EVAL_AUDIO_MA12070. En la figura 4.2 se presenta la interfaz gráfica para la utilización de la tarjeta de evaluación y el generador de señales para designar entradas arbitrarias al amplificador.

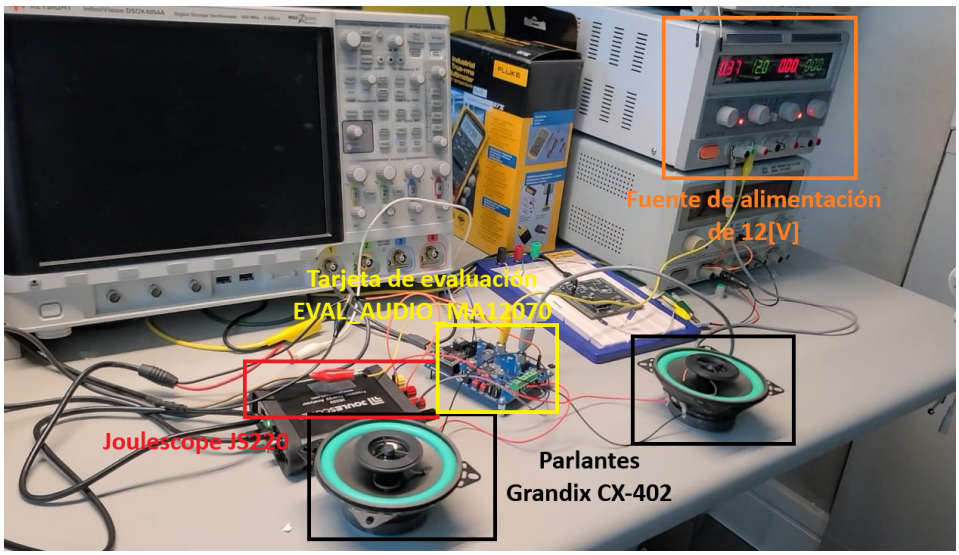


Figura 4.1: Entorno de trabajo para las mediciones de potencia de la tarjeta de evaluación EVAL_AUDIO_MA12070 donde se hace uso de una fuente de alimentación de 12[V], un medidor de potencia Joulescope JS220 y dos parlantes Grandix CX-402. Al fondo, el osciloscopio DS0X4054A para observar las señales a la salida del amplificador.

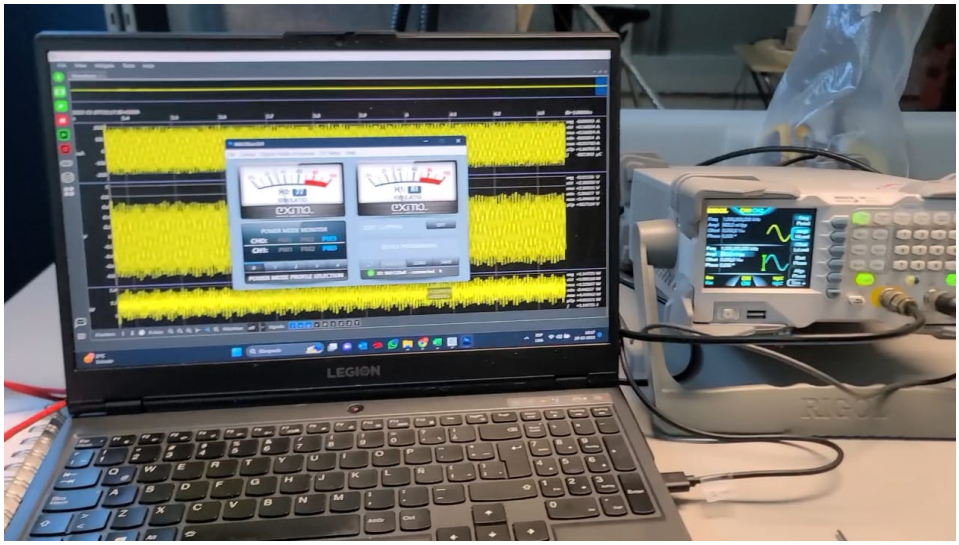


Figura 4.2: Entorno de trabajo con la utilización de la GUI diseñada por MERUS y las mediciones de potencia realizadas por el software de Joulescope. Al lado, el generador de señales para la entrada del amplificador.

4.2. Análisis de eficiencia

Para una obtención óptima de los datos, se utiliza el medidor de potencia Joulescope JS220 tanto a la alimentación de la tarjeta de evaluación como a la salida hacia la carga. El dispositivo posee una resolución de 1[MHz] y permite medir voltajes entre 15[V] y corrientes hasta 3[A]. En este entorno, se propone una entrada análoga de audio sinusoidal con amplitud de 0,4[V] y frecuencia de 1[kHz]. Como consecuencia, a la salida se obtiene una potencia que oscila entre 2-5[W] que es suficiente para que se active el modo PM3 en cada perfil de potencia. Además, al estar en dicho rango, nos encontramos en un entorno típico de reproducción de audio a dicho nivel (generalmente audífonos).

El objetivo de la medición de eficiencia, es determinar en que modo de operación el amplificador multi-nivel posee las menores pérdidas. Las configuraciones de salida empleadas para realizar las mediciones son SE, BTL y PBTL. Los modos de operación a analizar son:

- **Esquema de modulación A:** Amplificador opera a 3-niveles con una frecuencia de conmutación a 600[kHz].
- **Esquema de modulación B:** Amplificador opera a 5-niveles con una frecuencia de conmutación a 300[kHz].
- **Esquema de modulación C:** Amplificador opera a 3-niveles con una frecuencia de conmutación a 300[kHz].
- **Esquema de modulación D:** Amplificador opera a 5-niveles con una frecuencia de conmutación a 150[kHz].

En la tabla 4.1 se presenta los datos obtenidos de las mediciones con la topología de salida BTL. VDD_{RMS}, Iin_{RMS} y Pin_{RMS} representan el voltaje de alimentación RMS, la corriente de alimentación RMS y la potencia equivalente RMS respectivamente. Por otro lado, $Vout_{RMS}$, $Iout_{RMS}$ y $Pout_{RMS}$ corresponde al voltaje a la salida RMS del amplificador, la corriente inyectada a la carga RMS y la potencia de salida RMS separado por el canal CH0 y CH1.

Esquema	A	B	C	D
VDD_{RMS}	11.805[V]	11.8346[V]	11.8296[V]	11.8489[V]
Iin_{RMS}	0.4572[A]	0.401[A]	0.412354[A]	0.37493[A]
Pin_{RMS}	5.39728[W]	4.75405[W]	4.87796[W]	4.44244[W]
$Vout_{RMS}(CH0)$	1.6489[V]	2.68682[V]	2.18241[V]	2.51337[V]
$Iout_{RMS}(CH0)$	0.5817[A]	0.58429[A]	0.58648[A]	0.58646[A]
$Pout_{RMS}(CH0)$	1.15122[W]	1.90892[W]	1.57462[W]	1.75636[W]
$Vout_{RMS}(CH1)$	1.59152[V]	2.5881[V]	2.13267[V]	2.43289[V]
$Iout_{RMS}(CH1)$	0.62279[A]	0.62201[A]	0.62568[A]	0.61304[A]
$Pout_{RMS}(CH1)$	1.19674[W]	1.96324[W]	1.64554[W]	1.78299[W]

Tabla 4.1: Mediciones de potencia de entrada y salida para la topología de salida BTL.

Luego, los datos obtenidos de las mediciones con la topología de salida PBTL se presentan en la tabla 4.2. En esta topología, ambos canales aportan potencia hacia una única la salida, por ende, la corriente de salida $Iout_{RMS}$ es la suma del aporte de cada canal CH0 y CH1. El voltaje $Vout_{RMS}$ esta en sincronismo en ambos canales y no existe diferencia entre los canales (se evita corto-circuito por el lazo de control que posee el amplificador).

Esquema	A	B	C	D
VDD_{RMS}	11.7365[V]	11.7732[V]	11.7629[V]	11.8021[V]
Iin_{RMS}	0.484673[A]	0.421634[A]	0.439408[A]	0.45115[A]
Pin_{RMS}	5.68704[W]	4.96287[W]	5.16755[W]	5.3245[W]
$Vout_{RMS}$	1.87729[V]	2.74144[V]	2.56522[V]	2.9033[V]
$Iout_{RMS}$	1.21704[A]	1.27264[A]	1.2749[A]	1.28343[A]
$Pout_{RMS}$	3.14457[W]	4.67717[W]	4.59996[W]	5.15170[W]

Tabla 4.2: Mediciones de potencia de entrada y salida para la topología de salida PBTL.

A continuación, en la tabla 4.3 se presentan los datos obtenidos de las mediciones con la topología de salida SE. En esta configuración cada pin de salida (OUT0A, OUT0B, OUT1A y OUT1B) se comporta como un amplificador de 3-niveles, ya que es un medio puente conectado. Para que la señal pueda ser reproducida por el parlante a la salida, se requiere de un acoplamiento de corriente continua. En este caso, se utilizó un condensador de 2200[μF] a la salida de los pines.

Esquema	A	B	C	D
VDD_{RMS}	12.0452[V]	12.0452[V]	12.0474[V]	12.0481[V]
Iin_{RMS}	0.198782[A]	0.198106[A]	0.181993[A]	0.180948[A]
Pin_{RMS}	2.3942[W]	2.38611[W]	2.1924[W]	2.17998[W]
$Vout_{RMS}$	2.30789[V]	2.30125[V]	2.19071[V]	2.18996[V]
$Iout_{RMS}$	0.57201[A]	0.56998[A]	0.57105[A]	0.56762[A]
$Pout_{RMS}$	1.61014[W]	1.59957[W]	1.48746[W]	1.4786[W]

Tabla 4.3: Mediciones de potencia de entrada y salida para la topología de salida SE.

En la figura 4.3 se presenta el resultado de las eficiencias en cada uno de los modos de potencia que posee el MA12070. Cada uno varía su esquema de modulación según el modo de potencia.

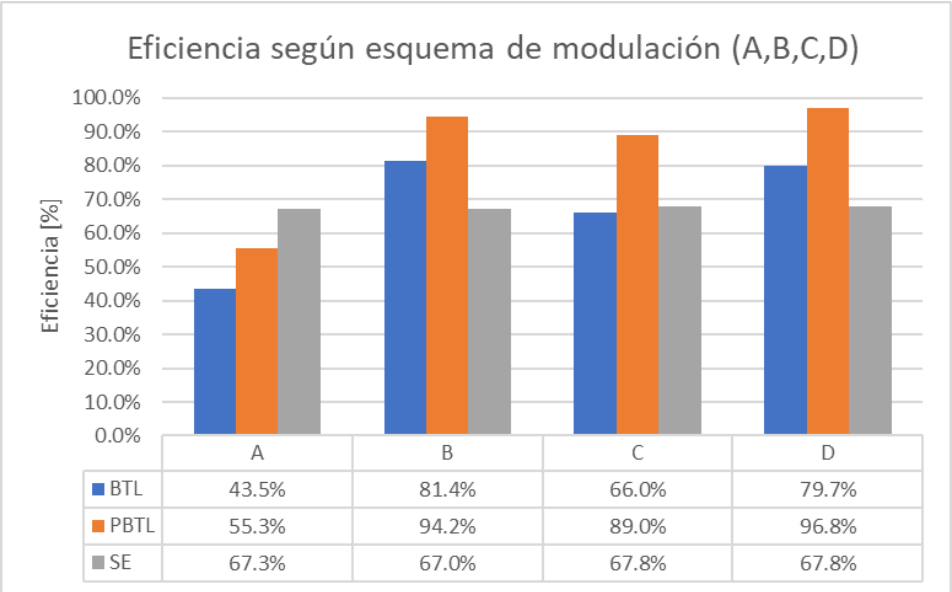


Figura 4.3: Comparación de eficiencias según el esquema de modulación proporcionado por el fabricante.

Por un lado, el esquema de modulación que mayor eficiencia posee es el 'D'. La características de este esquema es que posee 5-niveles y menor frecuencia de conmutación en cada FET. Al poseer menor frecuencia de conmutación, se reducen las pérdidas por el encendido y apagado de cada transistor. Por otro lado, los 5-niveles producen que las pérdidas por conducción se distribuya equitativamente en cada transistor por los estados redundantes y, como consecuencia, reduzca la energía térmica de cada transistor reduciendo

las pérdidas asociadas a la resistencia térmica. La topología de salida que mas se ve beneficiada por este efecto es el PBTL, ya que las cuatro salidas funcionan en sincronismo permitiendo reducir las pérdidas de forma considerable alcanzando una eficiencia del 96,7 %. Esta topología suele ser utilizada para dispositivos de audio portátiles que poseen un único parlante para la reproducción de audio. Dispositivos como el parlante portátil activo estéreo Marshall Stockwell 2 y el parlante Soundbanks 2 son claros ejemplos de la utilización de estas eficiencias en entornos de audio donde se requiere optimizar la energía almacenada en la batería para tener mayores horas de reproducción sin descargar la batería [18]. Como consecuencia, se puede lograr aumentar la vida útil de las baterías portátiles, ya que tras cada carga y descarga de la batería, se desgastan los componentes internos de la batería ocasionando en una disminución de la capacidad de almacenamiento permitida.

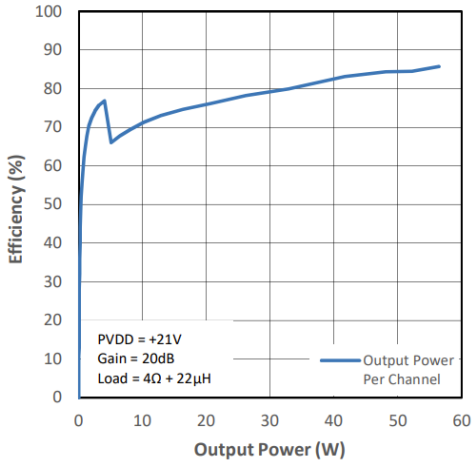
Para parlantes en formato estéreo BTL, el esquema de modulación que mejor eficiencia posee es el 'B' con un 81,4 % seguido del esquema de modulación 'D' con un 79,7 %. La única diferencia entre ambos esquemas es la frecuencia de conmutación. El esquema 'B' posee una frecuencia de conmutación de 300[kHz] y el esquema 'D' una frecuencia de 150[kHz]. La característica común que poseen los esquemas es que ambos son de 5-niveles permitiendo mayor fidelidad de audio.

Sin embargo, la topología SE opera en 3-niveles a pesar del esquema de modulación, ya que cada salida es equivalente a un medio puente compuesto por FETs. Es por esta razón, que la eficiencia posee valores semejantes en cada esquema de modulación. Se puede desprender, que para las pérdidas asociadas a la modulación de 3-niveles, la frecuencia de conmutación no es un factor sustancial, ya que los estados redundantes no son suficientes para suprimir la resistencia térmica. Para efectos prácticos, el esquema de modulación 'A' que posee la frecuencia de conmutación más elevada de 600[kHz] permite tener una mejor fidelidad respecto a la señal de entrada. Como consecuencia, permite tener mejor calidad de audio para el parlante a la salida.

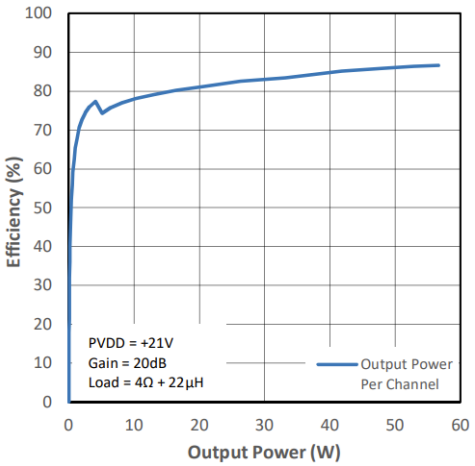
El resultado obtenido es congruente con lo que estipula el fabricante, ya que, según las mediciones proporcionadas en el datasheet [5], los perfiles que mejor se comportan de 5[W] a 55[W] son el perfil PMP1 (esquema de modulación 'B') y el PMP4 (esquema de modulación 'D'). Lo anterior se puede apreciar en la figura 4.4b y 4.4d respectivamente. Una diferencia a destacar, es que el fabricante realiza las pruebas con un voltaje de alimentación de 26[V], 24[V] y 21[V] en configuración BTL. Es decir, para la operación a 12[V] las eficiencias siguen el patrón de comportamiento que establece el fabricante, siendo los esquemas de modulación 'A' y 'C' los menos eficientes y los esquemas de modulación 'B' y 'D' los más eficientes. Sin embargo, el fabricante no provee información sobre la eficiencia de la topología PBTL y tampoco a voltajes menores a 21[V]. Esto implica que, en estas circunstancias, el esquema de modulación 'D' y 'B' son los óptimos dado los parámetros de operación.

El amplificador MA2304DNS corresponde a la segunda generación de amplificadores

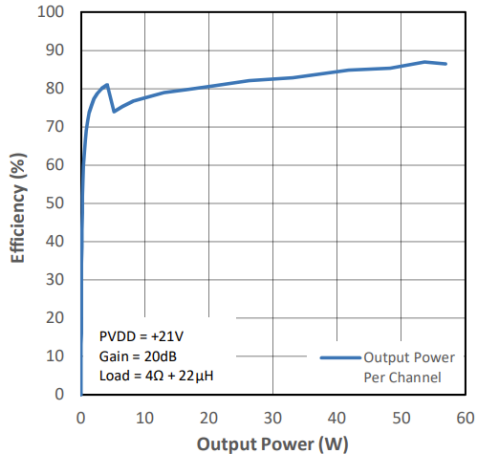
multi-nivel, confeccionadas a partir de MA12070, posee dos únicos esquemas de modulación de 5-niveles con una única diferencia. La frecuencia de conmutación es de 128[kHz] y 256[kHz] varía entre el modo LPC (Low Power Consumption) y HAP (High Audio Performance) respectivamente. Es decir, a una frecuencia de 128[kHz] se disminuyen las pérdidas por conmutación asociadas al esquema de modulación 'D' y a 256[kHz] aumentan las pérdidas como el esquema de modulación 'B'. Como lo dicen las siglas en ingles, el esquema de modulación 'B' pero prioriza la calidad de audio por el aumento de la frecuencia de conmutación. Por otro lado, el esquema de modulación 'D' es el más eficiente y prioriza el consumo de energía del amplificador.



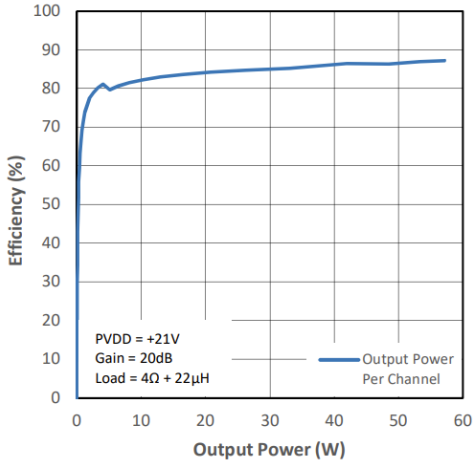
(a) Eficiencia del perfil PMP2, con el modo de potencia 'A' a partir de los 5[W].



(b) Eficiencia del perfil PMP1, con el modo de potencia 'B' a partir de los 5[W].



(c) Eficiencia del perfil PMP0, con el modo de potencia 'C' a partir de los 5[W].



(d) Eficiencia del perfil PMP4, con el modo de potencia 'D' a partir de los 5[W].

Figura 4.4: Eficiencias según el fabricante. Las mediciones fueron hechas con una alimentación de 21[V], ganancia de 20[dB], una carga de 4[Ω] y 22[μH] y en configuración BTL [5].

4.3. Análisis del comportamiento a la salida según la frecuencia fundamental de la entrada

El objetivo del análisis es verificar la operación del amplificador MA12070 a distintas frecuencias. Como la variante a analizar es análoga, es posible utilizar distintas frecuencias que no estén sincronizadas con el reloj del amplificador para observar la variación de su

frecuencia de conmutación. Teniendo en cuenta las frecuencias de operación del amplificador, se establecieron siete frecuencias arbitrarias: tres frecuencias que escapan del rango de operación (150[kHz], 300[kHz] y 600[kHz]) y cuatro que yacen dentro del rango de operación (50[Hz], 150[Hz], 1500[Hz] y 15[kHz]). Por una parte, ver el comportamiento de la modulación hecha por el amplificador en el rango de operación permite establecer y predecir el correcto funcionamiento según estipula el fabricante. Sin embargo, no se tomó en consideración frecuencias medias altas (entre 3[kHz] hasta 10[kHz]), ya que los resultados son semejantes y homólogos a 1500[Hz]. Los resultados en las frecuencias 150[kHz], 300[kHz] y 600[kHz] se adjuntan en el anexo C.

Para ver el comportamiento de cada canal, se utiliza la topología BTL, ya que es la más ocupada en entornos de audio y permite ver la modulación de voltaje en distintos niveles sin corrientes elevadas. Por otro lado, cada esquema de modulación posee características particulares respecto a la cantidad de niveles y la frecuencia de conmutación de cada FET.

En la tabla 4.4 se presentan las características que diferencian a cada tipo de esquema de modulación. El alcance de las mediciones es determinar la conmutación y su ajuste según establece el fabricante. Las mediciones realizadas en esta sección fueron realizadas con el osciloscopio DSOX4054A de Keysight.

Tabla 4.4: Características diferenciadoras entre cada esquema de modulación A, B, C y D.

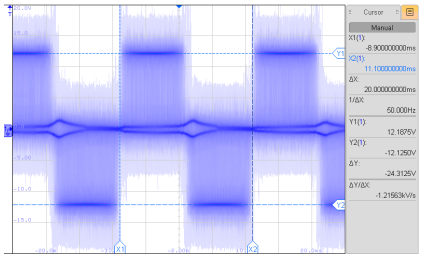
Esquema de modulación/Característica	Niveles por canal	Frecuencia de conmutación
A	3-niveles	600[kHz]
B	5-niveles	300[kHz]
C	3-niveles	300[kHz]
D	5-niveles	150[kHz]

4.3.1. Con esquema de modulación A: 3-niveles y frecuencia de conmutación de 600[kHz]

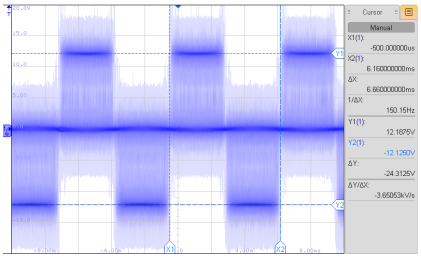
En la figura 4.5 se presentan los resultados a diferentes frecuencias. Se puede apreciar que las señales audibles de 50[Hz] (Figura 4.5a), 150[Hz] (Figura 4.5b), 1500[Hz] (Figura 4.5c y 15[kHz] (Figura 4.5d) se modulan correctamente. Existen 3-niveles de voltaje y la señal de salida posee la frecuencia fundamental de la señal de entrada. También se observa el ruido que genera tanto el condensador flotante y los transistores al conmutar. Esto es debido a que el cambio de tensión no es instantáneo y que tanto el transistor como el capacitor deben regular su tensión con un transiente especifico. Más sobre este fenómeno se puede apreciar en la sección 4.4.5.

Respecto a la frecuencia de conmutación, cada medio-puente opera con dos transistores conmutados de forma simultánea, de forma que se obtienen los 3-niveles. Esto permite

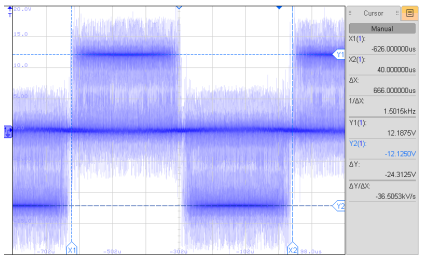
determinar la frecuencia de conmutación del esquema, que corresponde a la mitad de la frecuencia de conmutación vista desde la carga. Al medir la frecuencia de conmutación con el osciloscopio se tiene que la señal conmuta a 1,3[MHz] aproximadamente. Es decir, los transistores conmutan alrededor de los 650[kHz], lo cual es correcto, ya que el fabricante estipula que la frecuencia de conmutación es de 600[kHz] pero puede adaptarse según lo requiera el lazo de control interno del amplificador. Cuando el amplificador opera con las frecuencias 150[kHz] (Figura C.1a), 300[kHz] (Figura C.1b) y 600[kHz] (Figura C.1c) no existe una señal clara a la salida perdiendo totalmente la frecuencia fundamental de la señal. Esto es congruente con lo que establece el fabricante, ya que la máxima frecuencia a la cual garantiza un correcto funcionamiento es hasta los 20[kHz]. A las frecuencias no-audibles, el amplificador no conmuta lo suficientemente rápido para poder seguir la señal. A pesar de tener una frecuencia de conmutación que se pueda ajustar para seguir la señal de entrada, la conmutación no es capaz de determinar la frecuencia de la señal para sincronizarse con la misma y modular una señal de alta frecuencia hacia la salida.



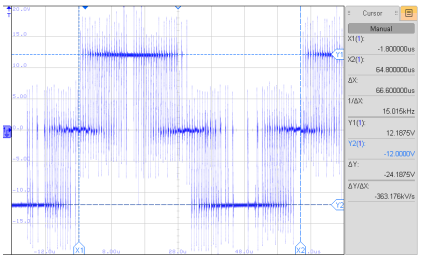
(a) Señal de entrada de frecuencia 50[Hz].



(b) Señal de entrada de frecuencia 150[Hz].



(c) Señal de entrada de frecuencia 1500[Hz].



(d) Señal de entrada de frecuencia 15[kHz].

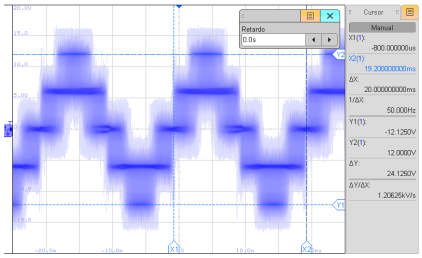
Figura 4.5: Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación 'A'.

Como consecuencia de la modulación generada por el esquema de modulación 'A', se puede establecer que la señal resultante del amplificador puede permitir grandes potencias al tener una modulación de 3-niveles y que puede poseer una fidelidad alta por su frecuencia de conmutación elevada. Sin embargo, la desventaja es que al tener 3-niveles y gran frecuencia de conmutación, el ruido puede ser amplificado sin haber señal de entrada

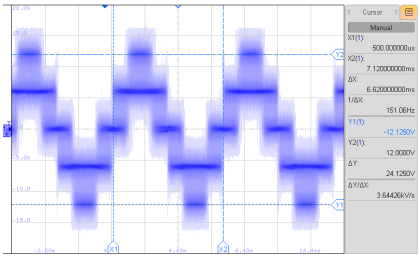
ocasionando pérdidas no deseadas. Para el estado de inactivo de los parlantes portátiles no es recomendable, ya que se consume energía de la batería sin reproducir audio.

4.3.2. Con esquema de modulación B: 5-niveles y frecuencia de conmutación de 300[kHz]

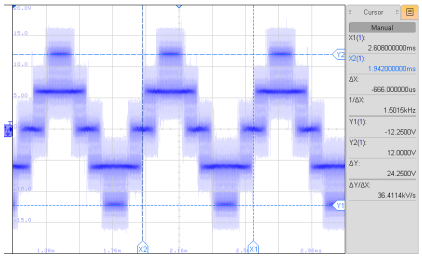
A continuación, en la figura 4.6 se presentan los de las señales audibles de 50[Hz] (Figura 4.6a), 150[Hz] (Figura 4.6b), 1500[Hz] (Figura 4.6c) y 15[kHz] (Figura 4.6d) con el amplificador configurado con el esquema de modulación 'B'. Las señales resultantes representan correctamente la señal de entrada utilizando 5-niveles de conmutación a una frecuencia de aproximadamente de 1,2[MHz]. Sin embargo, a diferencia del esquema de modulación 'A', los cuatro transistores de cada semi-puente conmutan de forma independiente, lo que genera los 5-niveles y una frecuencia de conmutación equivalente a cuatro veces la frecuencia de conmutación vista desde la carga. Como la frecuencia observable desde la carga es de 1,2[MHz], se puede determinar que la frecuencia de conmutación de cada transistor es de 300[kHz]. Por otro lado, el ruido que genera tanto el condensador flotante y los transistores al conmutar no es tan elevado como con el esquema de modulación 'A'. Esto es debido a que el cambio de tensión no es tan elevado, ya que debe ascender o descender 6[V] en vez de los 12[V] del esquema 'A', lo que permite la estabilidad del overshoot o undershoot del condensador. Más sobre este fenómeno se puede apreciar en la sección 4.4.5.



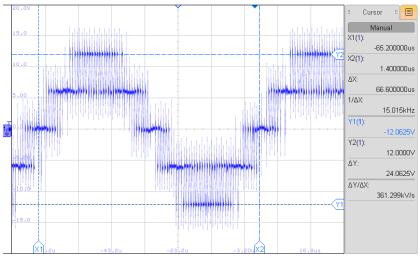
(a) Señal de entrada de frecuencia 50[Hz].



(b) Señal de entrada de frecuencia 150[Hz].



(c) Señal de entrada de frecuencia 1500[Hz].



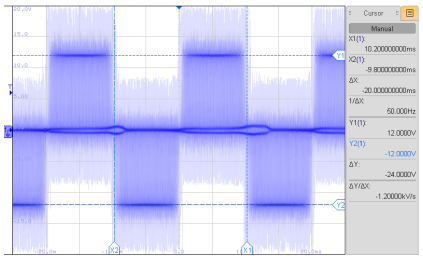
(d) Señal de entrada de frecuencia 15[kHz].

Figura 4.6: Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación 'B'.

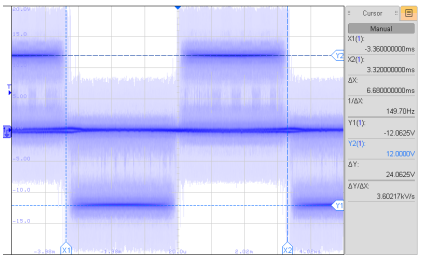
Al igual que en el caso anterior, cuando el amplificador opera con las frecuencias 150[kHz] (Figura C.2a), 300[kHz] (Figura C.2b) y 600[kHz] (Figura C.2c) no es capaz de modular correctamente la señal. Además, a la frecuencia de 150[kHz] se activa el sistema de protección contra voltaje continuo. Esto es debido a que el reloj interno del reloj es muy lento para detectar la conmutación de los transistores y percibe que a la salida hay un componente DC. Esto es debido a que el pin que gestiona los errores opera a un reloj de 400[kHz]. Para frecuencias elevadas la conmutación puede generar niveles fantasmas que se debe a la diferencia de tensión que existe entre los transistores y el capacitor flotante.

4.3.3. Con esquema de modulación C: 3-niveles y frecuencia de conmutación de 300[kHz]

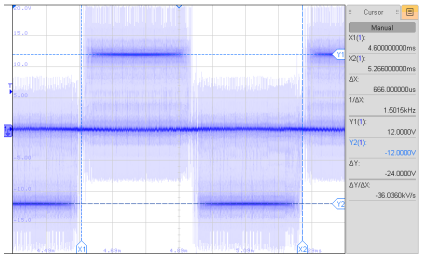
Respecto a las frecuencias audibles, 50[Hz] (Figura 4.7a), 150[Hz] (Figura 4.7b), 1500[Hz] (Figura 4.7c y 15[kHz] (Figura 4.7d) el sistema opera de forma óptima con 3 niveles.



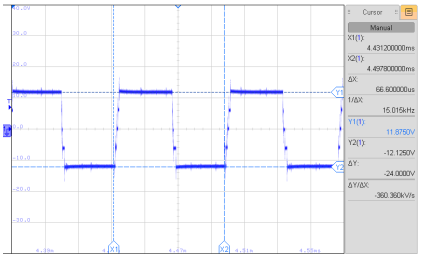
(a) Señal de entrada de frecuencia 50[Hz].



(b) Señal de entrada de frecuencia 150[Hz].



(c) Señal de entrada de frecuencia 1500[Hz].



(d) Señal de entrada de frecuencia 15[kHz].

Figura 4.7: Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación 'C'.

Con el esquema de modulación 'C' el amplificador opera de forma similar al esquema de modulación 'A'. Sin embargo, la frecuencia de conmutación de cada transistor es de 300[kHz] generando en la salida una conmutación de 600[kHz] vista desde la carga.

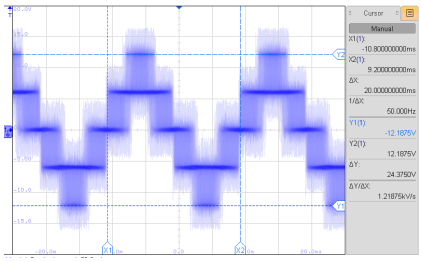
Sin embargo, una peculiaridad de este esquema de modulación es que si la señal de entrada es de 150[kHz] (Figura C.3a) la conmutación es suficiente para amplificar a una señal

cuadrada de frecuencia 150[kHz] con voltaje peak-to-peak de 24[V]. Para las frecuencias de 300[kHz] (Figura C.3b) y 600[kHz] la señal no puede seguir la referencia de entrada correctamente. Además, si se mantiene por un tiempo prolongado, puede activarse el sistema de protección DC.

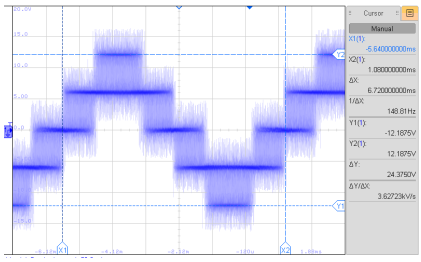
Al igual que en el esquema de modulación 'A', existen pérdidas asociadas a la conmutación por ruido o estado inactivo de la señal de entrada. Al ser de 3-niveles, la conmutación por inactividad es elevada (12[V]) en comparación a los 5-niveles (6[V]). Sin embargo, al reducir la frecuencia de conmutación, suceden menos conmutaciones, por ende, es más eficiente que el esquema de conmutación 'A'.

4.3.4. Con esquema de modulación D: 5-niveles y frecuencia de conmutación de 150[kHz]

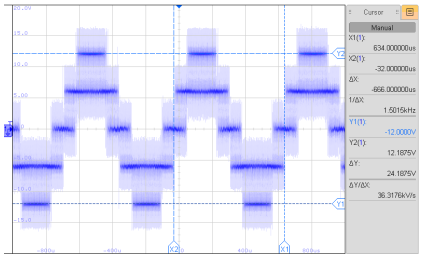
Para el esquema de modulación 'D' se presentan los resultados en la figura 4.8 con las señales audibles de 50[Hz] (Figura 4.8a), 150[Hz] (Figura 4.8b), 1500[Hz] (Figura 4.8c) y 15[kHz] (Figura 4.8d). El amplificador puede seguir perfectamente la referencia de entrada con 5-niveles de conmutación.



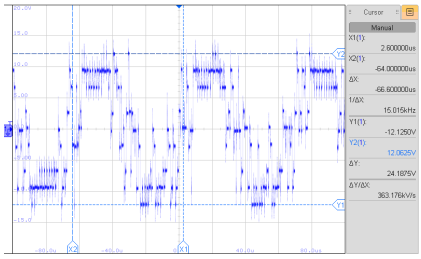
(a) Señal de entrada de frecuencia 50[Hz].



(b) Señal de entrada de frecuencia 150[Hz].



(c) Señal de entrada de frecuencia 1500[Hz].



(d) Señal de entrada de frecuencia 15[kHz].

Figura 4.8: Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación 'D'.

Al operar en frecuencias elevadas de 150[kHz] (Figura C.4a), 300[kHz] (Figura C.4b) y 600[kHz] (Figura C.4c) la fidelidad de la señal se pierde y no se puede apreciar la frecuencia de la señal de entrada. Sin embargo, a pesar de la frecuencia de entrada, el sistema de

protección DC no se activa debido a que en este esquema estamos operando a la frecuencia de conmutación más baja. Esto permite tener control sobre las señales de la salida y tener mejor supervisión de la conmutación de los estados de conmutación a diferencia de los casos anteriores donde se activa el sistema de protección DC sin haber un componente de corriente continua.

Por otro lado, el esquema de modulación 'D' es uno de los más eficientes, ya que permite reducir la intensidad de la conmutación por ruido al ser de 5-niveles como también disminuye la frecuencia en la cual se ocasionan estas conmutaciones. Como resultado, el esquema 'D' permite mejorar y optimizar el uso de energía a través de la fuente de alimentación en estado inactivo (sin señal de entrada dada).

4.4. Análisis de distorsión harmónica a distintos modos de operación

El objetivo de determinar el comportamiento en frecuencia en base a ciertas señales de entrada es entender la distribución de las energías frecuenciales que se generan tanto con la modulación como la conmutación de los transistores. A continuación, se presentan resultados respecto a la amplitud normalizada del voltaje de salida $|V_{out}/V_{outmax}|$ en función de la frecuencia en [kHz]. Cabe destacar que los datos obtenidos son a partir de la frecuencia de muestreo dada por el osciloscopio y la señal adquirida. El rango del espectro (eje x) esta determinado por la máxima cantidad de datos adquiridos durante la adquisición de datos. Las frecuencias utilizadas en la señal de entrada son cuatro audibles (50[Hz], 150[Hz], 1500[Hz] y 15[kHz]) y tres no-audibles (150[kHz], 300[kHz] y 600[kHz]).

4.4.1. Con esquema de modulación A: 3-niveles y frecuencia de conmutación de 600[kHz]

Al analizar el espectro en frecuencia de la salida del amplificador con el esquema de modulación 'A', se puede observar el impacto que tiene la frecuencia de conmutación respecto a la energía nominal de la señal. Esto se puede apreciar en la figura 4.9 que muestra el espectro en frecuencia obtenido a la salida de los canales. En la frecuencia audible de 50[Hz] se puede apreciar que el espectro no posee armónicos relacionados con la señal de entrada que impacten directamente a la salida.

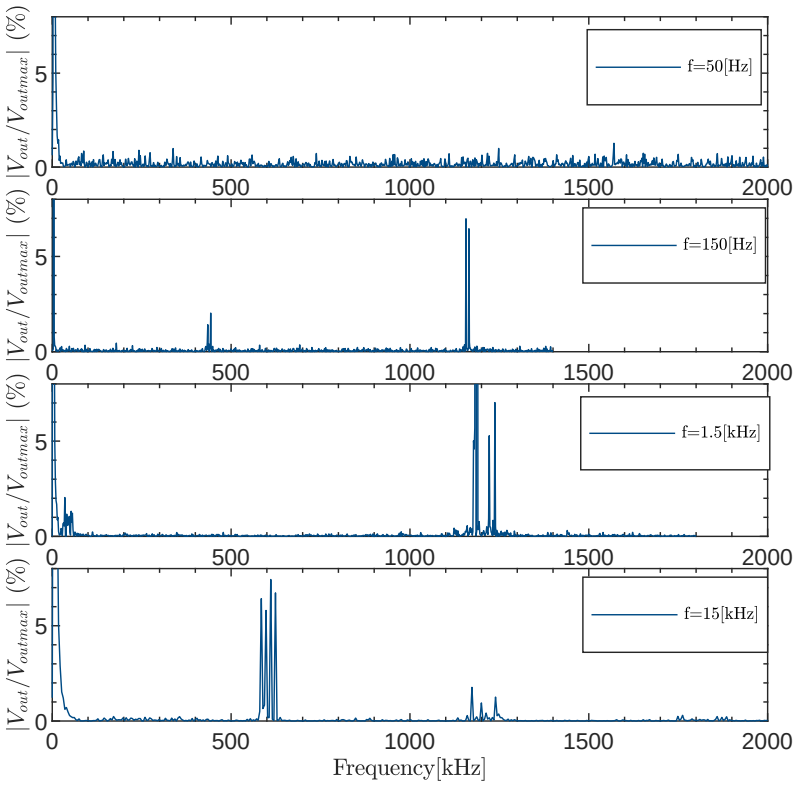


Figura 4.9: Espectro en frecuencia del esquema de modulación 'A' en frecuencias audibles.

Sin embargo, para cuando la señal de entrada es de 150[Hz] se puede apreciar unos armónicos que van ligados directamente con la frecuencia de entrada. Se observa un peak a la frecuencia de 400[kHz] representando la frecuencia de conmutación de los transistores. Además, se presenta un armónico alrededor de los 1,3[MHz] que puede provenir de la frecuencia vista desde la carga que corresponde a cuatro veces la frecuencia de conmutación.

Para el caso de 1500[Hz], se presentan armónicos alrededor de los 1,3[MHz]. Esto se debe al encendido y apagado de los transistores con la modulación de la señal. Cada transistor conmuta a 600[kHz] que puede ser ajustado levemente por el lazo de control interno. En caso de extender las muestras y la frecuencia de muestreo obtenida, se podría observar a los 600[kHz] la frecuencia fundamental de conmutación de cada transistor como es en el caso de 150[Hz]. Al ver el caso con 15[kHz], se observa el armónico principal de conmutación, además del armónico de 600[kHz]. Como la frecuencia de conmutación es ajustable según el lazo de control, la energía no esta exactamente a los 600[kHz].

4.4.2. Con esquema de modulación B: 5-niveles y frecuencia de conmutación de 300[kHz]

En la figura 4.10 se puede apreciar el espectro en frecuencia obtenida a partir de una señal de entrada. Respecto a las frecuencias de 50[Hz] y 150[Hz] el amplificador opera de forma óptima, no generando mayores distorsiones armónicas. Esto es debido a la configuración de 5-niveles reduciendo la distorsión armónica. Sin embargo, a la frecuencia de 1500[Hz] se observan armónicos en la señal alrededor de los 1,2[MHz]. Como la señal de conmutación es de 300[kHz] y es ajustable por el lazo de control, la frecuencia de conmutación aumenta levemente a medida que intenta modular la señal de 1500[Hz].

Lo mismo se puede observar en el caso de 15[kHz] donde la señal posee un armónico en los 300[kHz] correspondiente a la frecuencia de conmutación. Sin embargo, la frecuencia de conmutación vista desde la carga es de 1,2[MHz] por ende lo que se observa es la acumulación del armónico de la frecuencia de conmutación de 300[kHz] de cada uno de los transistores.

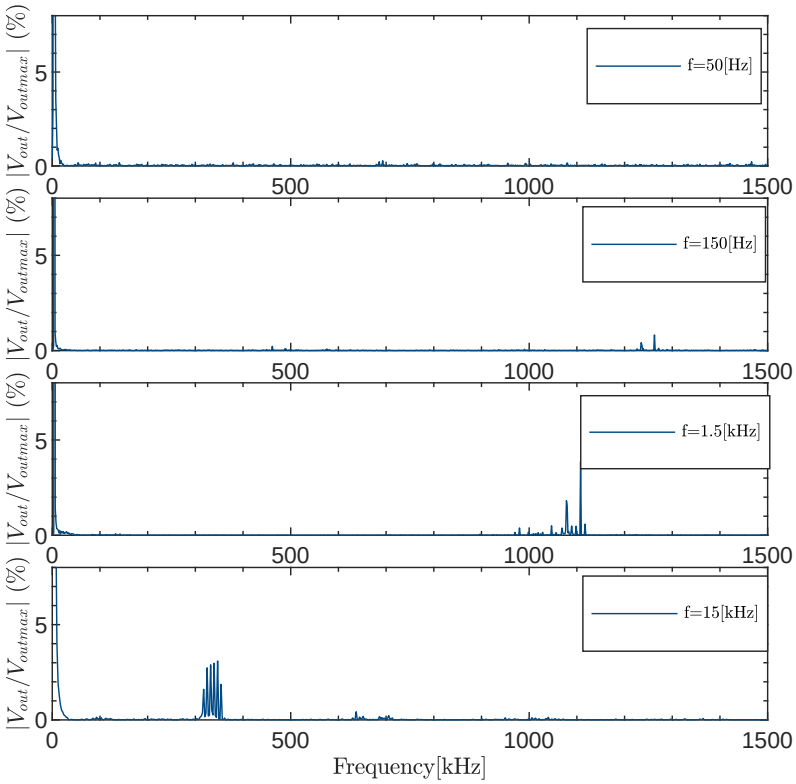


Figura 4.10: Espectro en frecuencia del esquema de modulación 'B' en frecuencias audibles.

4.4.3. Con esquema de modulación C: 3-niveles y frecuencia de conmutación de 300[kHz]

El espectro en frecuencia de la señal de salida con el esquema de modulación 'C' se presenta en la figura 4.11. Cuando se inyecta una señal de entrada con frecuencia de 50[Hz] la señal presenta dos armónicos importantes. Uno a los 600[kHz] y otro a los 1,2[MHz] aproximadamente. Por otro lado, al inyectar una señal con entrada de 150[Hz] se presenta un armónico a los 550[kHz] y a los 650[kHz]. Cuando la frecuencia fundamental es de 1500[Hz] se activa únicamente el armónico de los transistores de 600[kHz]. Estos armónicos provienen de la frecuencia de conmutación de los transistores. Como la frecuencia de conmutación es ajustable según el reloj del amplificador, la frecuencia de conmutación posee gran energía alrededor de los valores. Sin embargo, por la falta de muestras de la medición, no se alcanza a apreciar la energía a los 1,2[MHz].

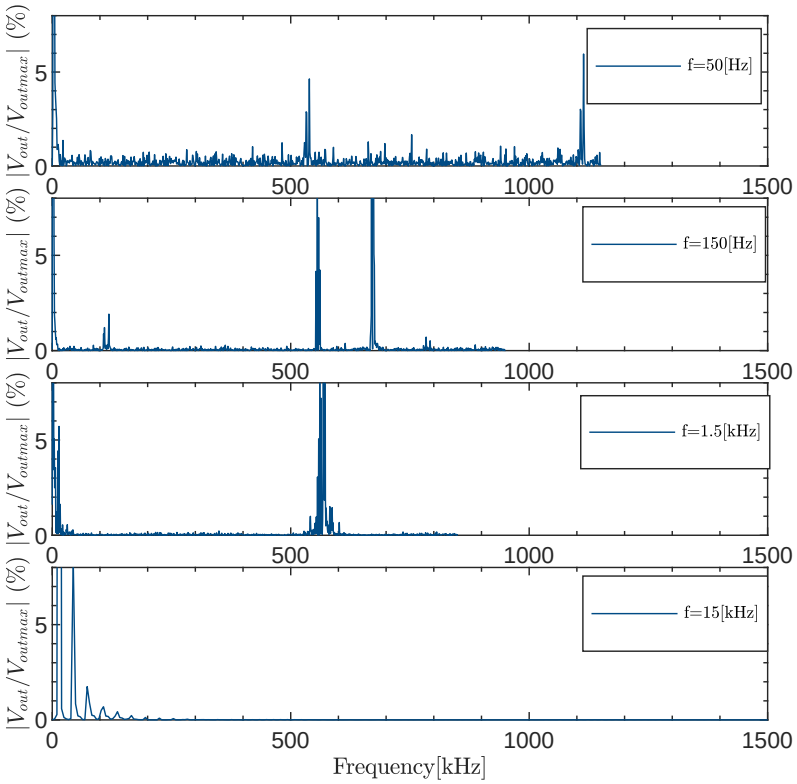


Figura 4.11: Espectro en frecuencia del esquema de modulación 'C' en frecuencias audibles.

4.4.4. Con esquema de modulación D: 5-niveles y frecuencia de conmutación de 150[kHz]

Otro de los resultados importantes a destacar es el espectro en frecuencia del esquema de modulación 'D', ya que es el que menos distorsión armónica presenta al inyectar una señal con frecuencia fundamental en los 50[Hz]. Esto es debido tanto a la capacidad de modular en 5-niveles (al igual que en el esquema 'B') como también por la frecuencia de conmutación de 150[kHz]. Al modular con menor frecuencia, el condensador flotante posee mayor estabilidad a las conmutaciones de los transistores, por ende, su transiente es mas estable y no se percibe distorsión de aquello en el espectro.

Cuando la señal de entrada es de 150[Hz] se presenta un armónico importantes alrededor de los 600[kHz], que corresponde a la frecuencia de conmutación vista desde la carga. Lo mismo se observa al tener una frecuencia de 1500[Hz], donde prevalece el armónico. A la frecuencia de 15[kHz] el armónico desparece pero se aprecia más ruido armónico de frecuencias menores a 300[kHz]

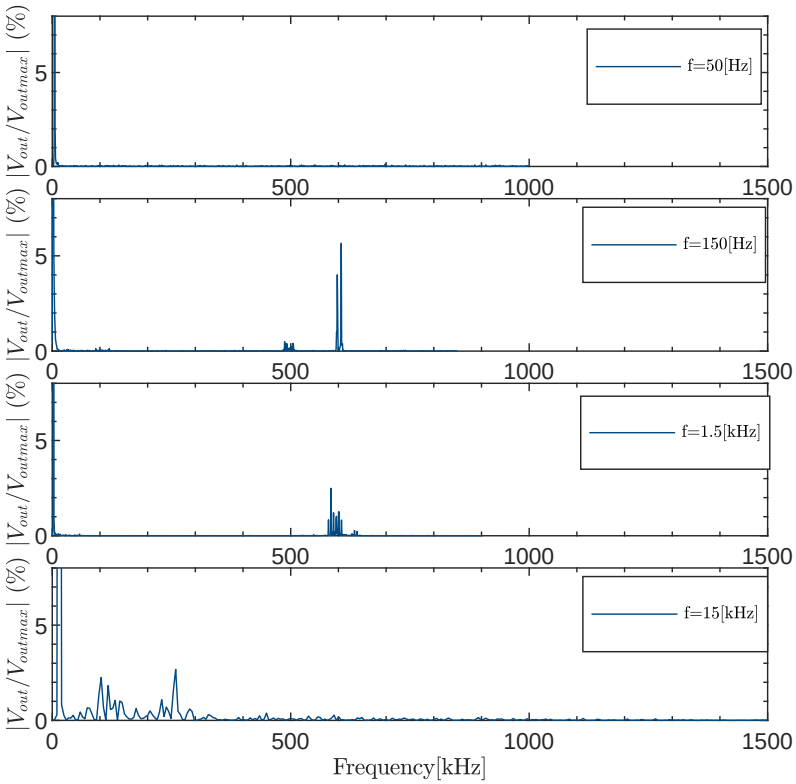


Figura 4.12: Espectro en frecuencia del esquema de modulación 'D' en frecuencias audibles.

Esto puede ser generado por la conmutación y los niveles fantasmas que se pueden generar

por estar al límite del rango de operación del amplificador.

No obstante, cuando se conmuta con frecuencias de entrada elevadas, el amplificador presenta ruidos considerables para frecuencias menores a la frecuencia de entrada. Cabe destacar que la resolución de las mediciones no es exacto, debido a la frecuencia de muestreo del dispositivo con el cual se realizaron. Para efectos de audio, la distorsión armónica a estas frecuencias no es relevante, ya que se filtran por la respuesta en frecuencia del parlante. Sin embargo, al utilizar el amplificador con otros fines, puede generar resonancias armónicas no deseadas que pueden dañar tanto la carga como el dispositivo.

4.4.5. Comportamiento del condensador flotante a frecuencias especificas

En el momento en el cual el amplificador conmuta, se puede apreciar un transiente en el cual el condensador flotante se estabiliza para fijar el nivel de conmutación. Este fenómeno se puede apreciar en la figura 4.13 donde se aprecia un overshoot y undershoot a la salida respecto a los niveles establecidos como 12[V] y 0[V].

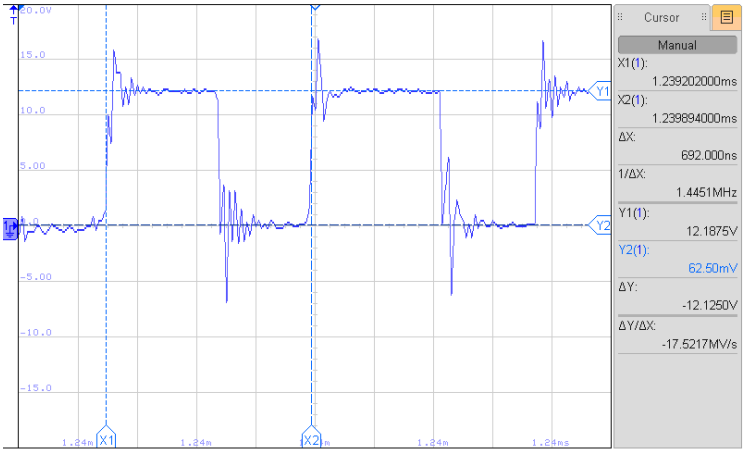


Figura 4.13: Medición del esquema 'A' con transiente del condensador flotante y una señal de entrada de frecuencia 150[Hz].

Es esperable observar el transiente del condensador para la estabilización del nivel. Sin embargo, para efectos de diseño, se debe considerar el overshoot y el undershoot para la utilización de condensadores que puedan permitir los rangos de voltaje establecidos. Según las diversas pruebas realizadas, el voltaje al cual puede llegar el overshoot y el undershoot es $VDD/2$. Por ende, si se diseña un sistema con el amplificador MA12070, y se decide por ocupar una fuente de alimentación de 20[V], se requiere de un condensador flotante que pueda soportar al menos 30[V]. De caso contrario, el condensador se puede dañar y puede

generar un funcionamiento no deseable en la operación del amplificador.

Cuando el amplificador se somete a frecuencias especificas cercanas al límite de operación, suceden fenómenos no deseados en la salida. Al conmutar entre frecuencias entre 15[kHz] y 25[kHz] la conmutación de los transistores genera niveles fantasmas. Esto implica que se crean mas niveles de los cuales estipula el fabricante según el esquema de modulación. Estos fenómenos ocurren únicamente en las modulaciones de 5-niveles, es decir en el esquema de modulación 'B' y 'D'.

En la figura 4.14 se puede apreciar como el amplificador genera una señal de 15[kHz] pero la señal de salida posee 9-niveles, es decir, se generan cuatro niveles fantasmas a partir de la conmutación entre los transistores y la respuesta del condensador flotante. En esta situación, los niveles establecidos por el fabricante son -12[V], -6[V], 0[V], 6[V] y 12[V]. Sin embargo, se crean 4-niveles que corresponden a los niveles -9[V], -3[V], 3[V] y 9[V] que corresponde al valor entre niveles de lo establecido por el diseño.

El origen de este fenómeno yace en el tiempo de respuesta entre los transistores y el condensador, ya que el cambio de tensión no es instantáneo se acumula un voltaje entre los transistores (por su diseño físico/químico) y el condensador permitiendo la creación de nuevos niveles de forma accidental [32].

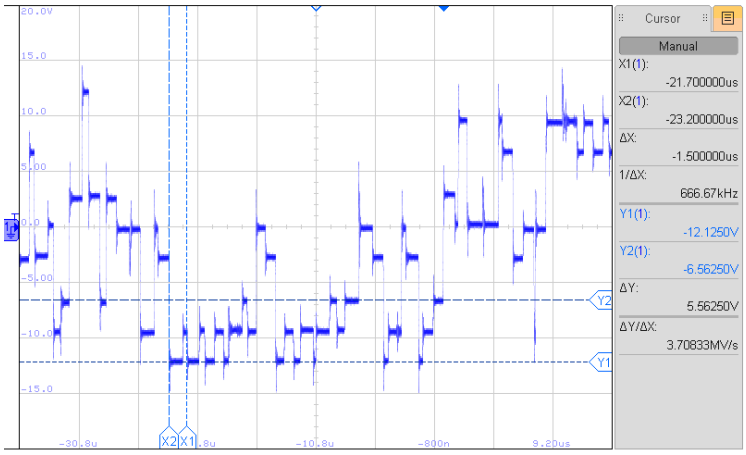
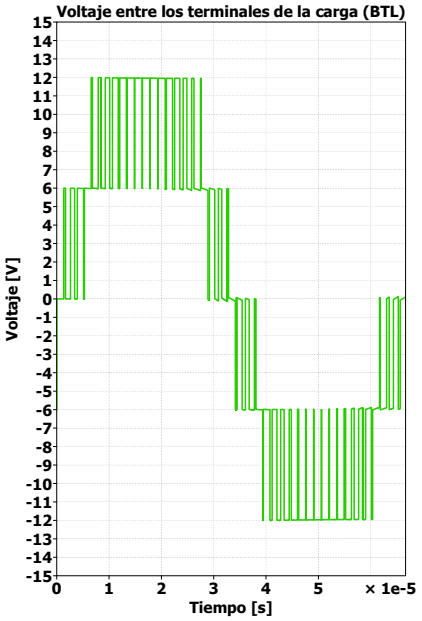


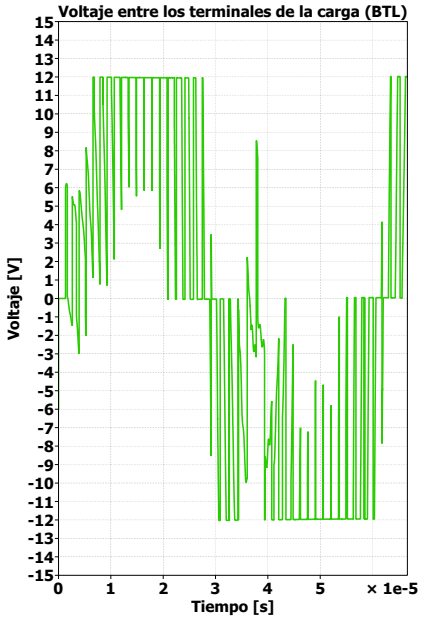
Figura 4.14: Medición con 9-niveles de conmutación y con una señal de entrada de frecuencia 15[kHz].

Como consecuencia de este fenómeno, se puede realizar una investigación para optimizar el sistema y operar el amplificador de 5-niveles como uno de 9-niveles, generando mayor fidelidad y menor pérdidas en estado inactivo. Sin embargo, se debe tener en cuenta que el diseño de un amplificador de 9-niveles debe ser minucioso, ya que este fenómeno ocurre en un rango especifico de frecuencias y su causa se debe a los comportamientos intrínsecos de los componentes utilizados para la modulación de señales. Se considera inviable ocupar

la ventaja de este fenómeno para diversas frecuencias. No obstante, se puede hacer un diseño para operar motores u otros dispositivos electromecánicos en un rango acotado de frecuencias para aprovechar este fenómeno y ocupar un amplificador de 5-niveles como un amplificador de 9-niveles. Para guiar el análisis de este fenómeno, se simula la etapa de potencias del amplificador MA12070 con los parámetros de operación en PLECS. En la simulación, se utiliza una señal sinusoidal de entrada de 15[kHz] y una frecuencia de conmutación de 150[kHz] para cada MOSFET. Sin embargo, el esquema de modulación no es retroalimentado, debido a la complejidad y la falta de información respecto a los parámetros de control del MA12070. En la figura 4.15a se muestra la operación normal del amplificador de 5-niveles simulado con condensadores flotantes de 20[μF] (como en el MA12070). Por otro lado, en la figura 4.15b se muestra el mismo amplificador simulado pero con menos capacitancia en los condensadores flotantes (50[pF]).



(a) Voltaje a la salida con 5-niveles en operación normal y condensadores flotantes con un valor de 20[μF].



(b) Voltaje a la salida con diversos niveles y condensadores flotantes con un valor de 50[pF].

Figura 4.15: Resultados de la simulación recreado en el software PLECS.

Como consecuencia, se generan otros niveles de voltaje que no corresponden a la operación normal del amplificador. Esto puede dar origen a los niveles fantasmas generados a la frecuencia de 15[kHz]. El fenómeno se puede atribuir a una baja del almacenamiento del condensador, debido al desbalance ocasionado por los estados redundantes. En el MA12070

existe una retroalimentación de la señal de salida, por ende, puede generar que los niveles fantasmas se prolonguen durante la conmutación de cada MOSFET. No obstante, se requiere de más información del fenómeno y debe ser estudiado de forma minuciosa para tener un mejor entendimiento de la generación de los niveles fantasmas.

4.4.6. Mediciones con la tarjeta de audio MA1 BRZHIFI

Tras conectar el dispositivo y comparar los resultados anteriores, se pudo determinar el perfil de operación del amplificador. Por el diseño del dispositivo, los componentes a la salida (ferrita y condensador) filtran considerablemente los armónicos de alta frecuencia, por lo que es inviable ver la frecuencia de conmutación de los transistores. Sin embargo, se puede apreciar los cambios de 5-niveles a 3-niveles de modulación. En los niveles de baja intensidad, el amplificador opera en el esquema de modulación 'D'. Sin embargo, cuando se aumenta la ganancia, el amplificador opera en el esquema de modulación 'C'. Como conclusión, se puede establecer que el dispositivo opera en el perfil de potencia PMP0, donde los primeros dos modos de potencia utiliza el esquema de modulación 'D' con frecuencia de conmutación de 150[kHz] y, al llegar a cierto nivel de potencia de salida, utiliza el tercer modo de potencia ligado al esquema de modulación 'C'.

El motivo tras la elección del perfil de potencia, se debe a que a máxima potencia es mejor utilizar una modulación de 3 niveles para priorizar mas la capacidad máxima del amplificador y priorizar el volumen del audio en vez de la calidad del audio. Para potencias medias o bajas, se prioriza mejor al fidelidad y calidad del audio, lo cual es recomendable utilizar una modulación que pueda seguir la referencia de la señal de entrada. El esquema de modulación 'D' permite esto con los 5 niveles posibles de conmutación.

Tras comprender el funcionamiento del MA1, se puede establecer que la implementación del amplificador MA12070 en otras placas es bastante intuitiva. El fabricante también provee diversos recursos que permiten tomar decisiones en base a los requisitos funcionales del integrado. Esto permite la creación o diseño de placas con el amplificador MA12070 con mucha facilidad. Lo importante a considerar son los condensadores flotantes para la operación óptima del integrado, ya que deben soportar los overshoots y undershoots generados al conmutar y deben tener una capacitancia coherente para que los transientes no sean tan largos pero tampoco tan pequeños para evitar la descarga prematura del condensador. Por otro lado, en la implementación del integrado, se ocupan diversos condensadores que actúan como filtro de señales DC. El valor y uso de estos condensadores puede variar según la aplicación que requiera el amplificador. Además, sería de gran utilidad extrapolar el diseño con dos amplificadores MA12070 donde uno actúa como maestro y otro como esclavo (como se explica en la sección 3.5.3) permitiendo la amplificación a el doble de potencia nominal. Finalmente, una de las herramientas más potentes del amplificador MA12070 es que los perfiles de potencia son configurables. Esto se puede lograr con la

conexión mediante Arduino (sección 3.6.2 y anexo B) con comunicación I^2C permitiendo la modificación de la unidad. Sin embargo, para tener acceso a esos pines, se requiere dejar las conexiones expuestas para la modificación de los perfiles según sea necesario.

Capítulo 5

CONCLUSIONES

5.1. Resumen

EN el desarrollo de este trabajo se presenta la topología de los amplificadores de potencia multi-nivel clase D y el desarrollo que ha proporcionado el fabricante MERUS posicionando a los amplificadores multi-nivel como opción dentro de la industria de audio. De hecho, su producto MA12070, que corresponde a un amplificador de 5 niveles clase D, ha sido la revolución dentro de la industria cumpliendo con eficiencias elevadas y distorsiones armónicas muy bajas, permitiendo el desarrollo de reproductores portátiles con mayores tiempos de reproducción y calidad de audio.

Se hace uso de los recursos proporcionados por MERUS para identificar todos los componentes que integran la tarjeta de evaluación EVAL_AUDIO_MA12070 y ver el funcionamiento del mismo. Se cumplió con el objetivo de reconocer y familiarizarse con el integrado y la tarjeta de evaluación, generando un breve manual de operación del mismo identificando cada una de sus funciones. Finalmente, se realizan pruebas y mediciones para ver el comportamiento de la tarjeta de evaluación con señales de entrada escogidas arbitrariamente.

El resultado de las mediciones permite ampliar la investigación a diversas áreas de la electrónica como también de audio, permitiendo optimizaciones en el diseño del integrado y desarrollar una nueva variante del amplificador de 5 niveles a 9 niveles.

5.2. Conclusiones

Los resultados experimentales obtenidos en este estudio sobre el amplificador multi-nivel MA12070 proporcionan una visión clara de su rendimiento y eficiencia en diferentes configuraciones y modos de operación. Se ha demostrado que la eficiencia del amplificador

varía significativamente según la topología de salida y el esquema de modulación utilizado.

Se observa que el esquema de modulación 'D', caracterizado por sus 5 niveles y una frecuencia de conmutación relativamente baja, presenta la mayor eficiencia global. Esto se debe a una combinación de factores, incluida una distribución más equitativa de las pérdidas por conducción y una reducción de las pérdidas por conmutación. Además, en la topología PBTL, que aprovecha la sincronización de las cuatro salidas para reducir las pérdidas, se logra la mayor eficiencia, alcanzando un notable 96,7 %. Para aplicaciones estéreo BTL, los esquemas 'B' y 'D' son los más eficientes. Sin embargo, para la topología SE, que opera en 3-niveles, la eficiencia no varía significativamente entre los diferentes esquemas de modulación, ya que la estructura de 3-niveles limita la capacidad de mitigar las pérdidas térmicas mediante estados redundantes.

El análisis de la distorsión armónica a distintos modos de operación de amplificadores basados en el integrado MA12070 proporciona una comprensión detallada de cómo la frecuencia de conmutación y el esquema de modulación afectan la calidad de la señal de salida. Se observa que la elección de la frecuencia de conmutación y el esquema de modulación son cruciales para minimizar la distorsión armónica y maximizar la fidelidad de la señal amplificada.

En general, se encontró que los amplificadores operan de manera más eficiente y con menor distorsión armónica cuando se utilizan esquemas de modulación de mayor número de niveles, como los esquemas de modulación 'B' y 'D'. Estos esquemas permiten una mejor adaptación a la señal de entrada y una mayor capacidad para reproducir señales de alta frecuencia. Además, se observó que la elección de la frecuencia de conmutación juega un papel importante en la distribución de la energía en el espectro de frecuencias.

En cuanto a los diseños implementados en el mercado, se destacan dispositivos como el amplificador de potencia de audio MA1 BRZHIFI y el pre-amplificador para bajo eléctrico DEMO_BASSAMP_60W_MA12070. Estos dispositivos demuestran la versatilidad y eficacia del integrado MA12070 en aplicaciones de audio de alta calidad, tanto en entornos profesionales como en dispositivos de consumo.

Estos hallazgos tienen importantes implicaciones prácticas, especialmente en el diseño y la optimización de sistemas de audio portátiles y dispositivos similares que dependen de la eficiencia energética para una mayor duración de la batería. Al día de hoy, existe el amplificador de segunda generación lanzado recientemente por MERUS a principios del 2023, el MA2304DNS, que se crea a partir de los 2 mejores esquemas de modulación: el 'B' y 'D' [28]. A partir de los resultados, se puede caracterizar los beneficios de las variables analizadas del amplificador de 5-niveles. Por una parte, está la fidelidad del amplificador que se mejora a medida que se aumenta la frecuencia de conmutación. Por otro lado, al aumentar la cantidad de niveles se mejora la eficiencia del amplificador al tener alzas de voltaje más controlado entre niveles. Sin embargo, para una priorizar la eficiencia, se debe

disminuir la frecuencia de conmutación para que en estado inactivo no se observen peaks de voltaje de forma innecesaria a la salida. Esto se observa con la optimización de los modos de operación del integrado MA2304DNS correspondientes a LPC y HAP, cuya diferencia yace únicamente en la frecuencia de conmutación.

5.3. Trabajo Futuro

En esta memoria de título se trabajó en áreas relacionadas a la electrónica de potencia, específicamente los amplificadores multinivel clase D. Se describe su funcionamiento y operación en base a lo establecido por MERUS. Se estudia brevemente en la topología del integrado MA12070 y se hace uso de la tarjeta de evaluación EVAL_AUDIO_MA12070 para realizar mediciones. Con los datos adquiridos, se procede a confirmar la operación del mismo y se plantean las mejoras pertinentes al modelo.

La operación del amplificador con señales de entradas con frecuencia entre 15[kHz] a 25[kHz] permite que a la salida se puedan apreciar conmutaciones de 9-niveles en vez de las cinco descritas por el fabricante. Esto permite la posibilidad de estudiar tanto el lazo de control utilizado por MERUS como la conmutación misma de los transistores con el condensador flotante para diseñar un amplificador de 9-niveles con la utilización de un amplificador de 5-niveles. Las consecuencias de aquello, permite reducir costos de producción y el tamaño de los amplificadores, evitando la utilización de ocho condensadores flotantes y ocupando únicamente cuatro condensadores flotantes. Además, permitiría mayor fidelidad emulando correctamente las señales de entrada y reduciría considerablemente las pérdidas asociadas al estado inactivo. Hasta el día de hoy, la implementación de un amplificador de 9-niveles con la utilización de uno de 5-niveles sería pionera y permitiría un avance considerable en la electrónica de potencias y en el área de control de los condensadores flotantes.

Por otro lado, investigar y familiarizarse con el pre-amplificador para bajo eléctrico DEMO_BASSAMP_60W_MA12070 permite agrupar diversos componentes de la electrónica y ver como interactúan entre sí. El amplificador MA12070 es utilizado únicamente al final de la cadena para utilizar el pre-amplificador directamente con un gabinete o una salida de potencia como un parlante. Sin embargo, posee diversos componentes que fusionan lo que es la electrónica análoga con el amplificador clase A/AB (con el tubo de vacío) con la modulación para la etapa de potencia multi-nivel. Conocer el funcionamiento del pre-amplificador podrá permitir un mayor entendimiento de la definición de un sonido cálido generado por el tubo de vacío y la desmitificación del ruido en el amplificador clase D multi-nivel.

El integrado MA2304DNS es la segunda generación de amplificadores de MERUS y posee diversas características nuevas que son novedosas en el mundo del audio. Las más vanguardistas son la modificación y configuración de los filtros que posee como también los desfases configurables con la unidad de procesamiento digital. Implementar las innovaciones

del integrado con la respuesta en frecuencia de un parlante dado permitirá atenuar y controlar los armónicos intrínsecos del sistema de reproducción. Se plantea como trabajo futuro, analizar el integrado MA2304DNS con un parlante cuya documentación pueda ser recopilada y tener todos los datos para la implementación de un sistema con respuestas en frecuencias especificas según los requisitos funcionales.

Apéndice A

PINES DEL MA12070

Pin No.	Name	Type[1]	Description
1	PVSS	P	Power ground for internal power amplifiers
2	PVSS	P	Power ground for internal power amplifiers
3	CF0AN	P	Connect to external flying capacitor negative terminal for amplifier channel 0A
4	OUT0A	O	Audio power output 0A
5	OUT0A	O	Audio power output 0A
6	CF0AP	P	Connect to external flying capacitor positive terminal for amplifier channel 0A
7	PVDD	P	Power supply for internal power amplifiers
8	PVDD	P	Power supply for internal power amplifiers
9	CF0BP	P	Connect to external flying capacitor positive terminal for amplifier channel 0B
10	OUT0B	O	Audio power output 0B
11	OUT0B	O	Audio power output 0B
12	CF0BN	P	Connect to external flying capacitor negative terminal for amplifier channel 0B
13	PVSS	P	Power ground for internal power amplifiers
14	PVSS	P	Power ground for internal power amplifiers
15	/CLIP	O	Audio clipping indicator (open drain output), pulled low when clipping occurs
16	/ERROR	O	Error indicator (open drain output), pulled low when an error occurs
17	AVDD	P	Power supply for internal analog circuitry
18	CMSE	O	Decoupling pin for internally generated common-mode voltage in SE configuration. Should be externally decoupled to AVSS. Can be left floating for 2 x BTL and PBTL configurations.
19	AVSS	P	Ground for internal analog circuitry
20	CREF	O	Decoupling pin for internally generated analog reference voltage. Should be externally decoupled to AVSS.
21	IN0A	I	Analog audio input 0A
22	IN0B	I	Analog audio input 0B
23	IN1A	I	Analog audio input 1A
24	IN1B	I	Analog audio input 1B
25	AVSS	P	Ground for internal analog circuitry
26	DVSS	P	Ground for internal digital circuitry
27	SCL	IO	I2C bus serial clock
28	AD0	I	I2C device address select 0 (see “MCU/Serial control interface” section)
29	AD1	I	I2C device address select 1 (see “MCU/Serial control interface” section)
30	SDA	IO	I2C bus serial data
31	CLKM/S	I	Clock master/slave mode select. When pulled low the device is in clock slave mode. When pulled high the device is in master mode.
32	CLKIO	IO	Clock input when in clock slave mode (CLKM/S is pulled low) or clock output when in master mode (CLKM/S is pulled high)
33	/ENABLE	I	When pulled high, the device is reset and kept in an inactive state with minimum power consumption.
34	/MUTE	I	Mute audio output when pulled low
35	PVSS	P	Power ground for internal power amplifiers
36	PVSS	P	Power ground for internal power amplifiers
37	CF1BN	P	Connect to external flying capacitor negative terminal for amplifier channel 1B
38	OUT1B	O	Audio power output 1B

Figura A.1: Funcionalidad de los pines 1-38 del chip MA12070

Pin No.	Name	Type[1]	Description
39	OUT1B	O	Audio power output 1B
40	CF1DP	P	Connect to external flying capacitor positive terminal for amplifier channel 1D
41	PVDD	P	Power supply for power amplifiers
42	PVDD	P	Power supply for power amplifiers
43	CF1AP	P	Connect to external flying capacitor positive terminal for amplifier channel 1A
44	OUT1A	O	Audio power output 1A
45	OUT1A	O	Audio power output 1A
46	CF1AN	P	Connect to external flying capacitor negative terminal for amplifier channel 1A
47	PVSS	P	Power ground for internal power amplifiers
48	PVSS	P	Power ground for internal power amplifiers
49	NC	P	Internally connected to DVDD
50	MSEL1	I	SE/BTL/PBTL configuration select 1
51	MSEL0	I	SE/BTL/PBTL configuration select 0
52	CGD1N	P	Connect to external decoupling capacitor negative terminal for internal gate driver power supply 1
53	CGD1P	P	Connect to external decoupling capacitor positive terminal for internal gate driver power supply 1
54	VGDC	P	Internally generated virtual ground voltage for digital core. Should be decoupled to DVDD.
55	DVDD	P	Power supply for internal digital circuitry and charge pumps
56	CDC	P	Connect to external decoupling capacitor for digital core internal power supply
57	CFDCP	P	Connect to external flying capacitor positive terminal for internal digital core power supply
58	CFDCN	P	Connect to external flying capacitor negative terminal for internal digital core power supply
59	DVSS	P	Power ground for internal digital circuitry
60	CGD0P	P	Connect to external decoupling capacitor positive terminal for internal gate driver power supply 0
61	CGD0N	P	Connect to external decoupling capacitor negative terminal for internal gate driver power supply 0
62	CFGDP	P	Connect to external flying capacitor negative terminal for internal gate driver power supplies
63	CFGDN	P	Connect to external flying capacitor positive terminal for internal gate driver power supplies
64	NC	P	Internally connected to DVDD

Figura A.2: Funcionalidad de los pines 39-64 del chip MA12070

Apéndice B

CÓDIGO C

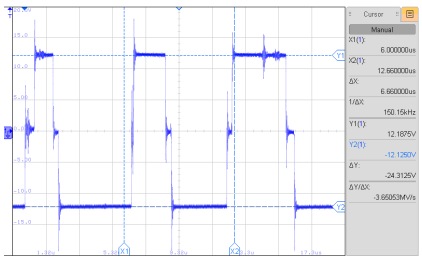
```
/*-----------------------------------------------------------------
* Title: I2C basic communication set-up
* Author: Rien Oortgiesen
* This code demonstrates basic I2C communication
* using Arduino UNO together with MA120XXX devices
* Use:
* The code uses I2C lib from Wayne Truchsess which allows repeated
* start and can be used in an interrupt service routine
*
* I2C hardware config:
* Uno breakout: SCL = A5; SDA = A4 GND = GND;
* Reference board CONN_COM: SCL = pin 4; SDA = pin 3; GND = pin 2
*
* Revisions:
* D1a: use of external lib initial test working
* F1: final version for demonstration
*
* This code is free software; you can redistribute it and/or
* modify it under the terms of the GNU Lesser General Public
* License as published by the Free Software Foundation; either
* version 2.1 of the License, or (at your option) any later version.
*/
#include <I2C.h>
const byte LED = 13; // LED pin number
const byte BUTTON = 2; // BUTTON pin number
volatile int state = LOW;
// Interrupt Service Routine (ISR)
void switchPressed ()
{
```

```
30  state = !state; // change state
31  digitalWrite(LED, state); //write state to LED
32  write_I2C(state); //jump to I2C handling
33 }
34 void setup ()
35 {
36  pinMode (LED, OUTPUT); // so we can update the LED
37  digitalWrite (BUTTON, HIGH); // internal pull-up resistor
38 // attach interrupt handler (0 is the internal interrupt attached to pin 2)
39  attachInterrupt (0, switchPressed, RISING);
40  // start with LED off
41  digitalWrite(LED, 0);
42
43  // set audio_in_mode_ext
44  I2c.begin();
45  I2c.write(0x20,0x27,0x28); //audio_in_mode_ext = 1
46  I2c.end();
47  // set in 26dB audio_in_mode
48  I2c.begin();
49  I2c.write(0x20,0x25,0x30); //audio_in_mode = 1
50  I2c.end();
51  // set in 20dB audio_in_mode
52  //I2c.write(0x20,0x25,0x10); //audio_in_mode = 0
53  //digitalWrite(LED, 0);
54
55 } // end of setup
56 void loop ()
57 {
58  // wait for interrupt
59 }
60 void write_I2C (bool dB)
61 {
62  I2c.begin();
63  if( dB == true )
64  {
65  I2c.write(0x20,0x25,0x30); //audio_in_mode = 1
66  }
67  else
68  {
69  I2c.write(0x20,0x25,0x10); //audio_in_mode = 0
70  }
71  I2c.end();
72 }
```

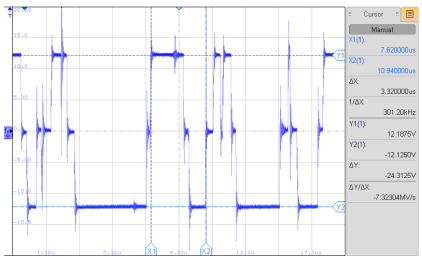
Codigo_comunicacion_I2C.ino

Apéndice C

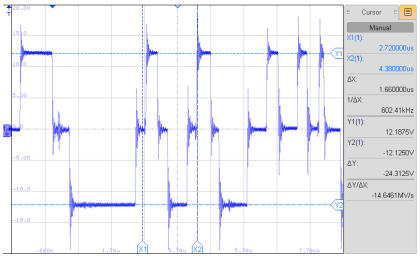
RESULTADOS A FRECUENCIAS DE 150[KHZ], 300[KHZ] Y 600[KHZ]



(a) Señal de entrada de frecuencia 150[kHz].

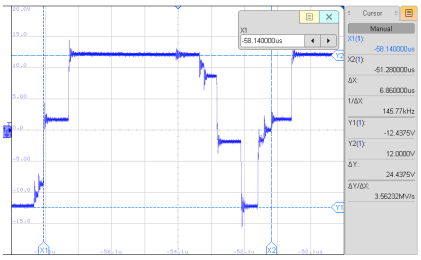


(b) Señal de entrada de frecuencia 300[kHz].

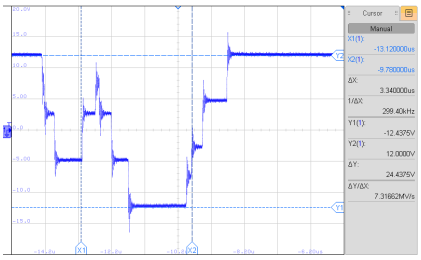


(c) Señal de entrada de frecuencia 600[kHz].

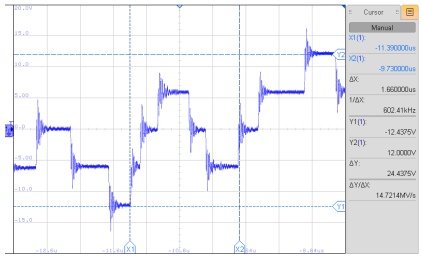
Figura C.1: Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación 'A'.



(a) Señal de entrada de frecuencia 150[kHz].

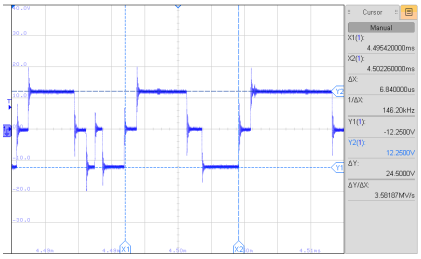


(b) Señal de entrada de frecuencia 300[kHz].

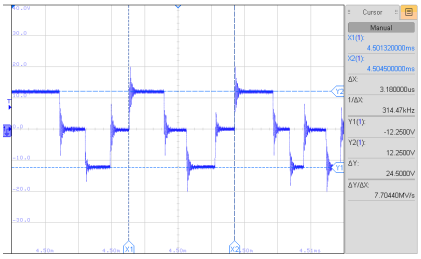


(c) Señal de entrada de frecuencia 600[kHz].

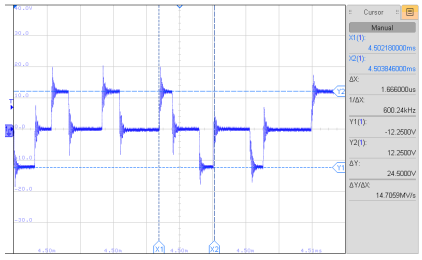
Figura C.2: Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación 'B'.



(a) Señal de entrada de frecuencia 150[kHz].

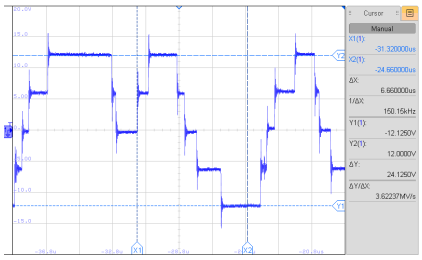


(b) Señal de entrada de frecuencia 300[kHz].

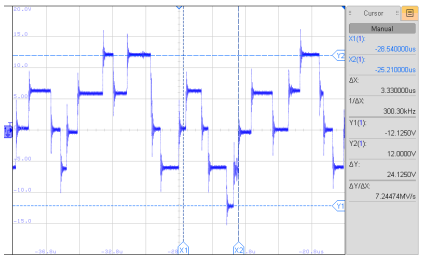


(c) Señal de entrada de frecuencia 600[kHz].

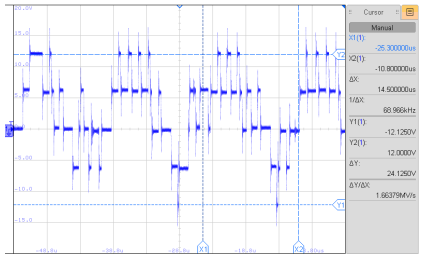
Figura C.3: Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación 'C'.



(a) Señal de entrada de frecuencia 150[kHz].



(b) Señal de entrada de frecuencia 300[kHz].



(c) Señal de entrada de frecuencia 600[kHz].

Figura C.4: Mediciones realizadas a la salida del amplificador a distintas frecuencias de entrada con el esquema de modulación 'D'.

BIBLIOGRAFÍA

[1] A. I. Colli-Menchi, "Low power high efficiency integrated class-d amplifier circuits for mobile devices," Doctoral Dissertation, Texas A&M University, College Station, TX, May 2015, submitted to the Office of Graduate and Professional Studies of Texas A&M University in partial fulfillment of the requirements for the degree of Doctor of Philosophy.

[2] M. Zhang, "Ultra-low idle power class-d amplifier," Master of Science Thesis, Delft University of Technology, Delft, Netherlands, October 2019.

[3] M. Høyerby, J. K. Jakobsen, J. Midtgaard, and T. H. Hansen, "A 2 x times 70 w monolithic five-level class-d audio power amplifier in 180 nm bcd," *IEEE Journal of Solid-State Circuits*, vol. 51, no. 12, pp. 2819–2829, 2016.

[4] R. Oortgiesen and J. T. Jensen, "Merus™ multilevel class d audio amplifier supports ultra-compact and low-power applications: Technology and design benefits," *Infineon Technologies Denmark*, 3 2019.

[5] *Filterless and High-Efficiency +4V to +26V Audio Amplifier with Analog Input*, Infineon Technologies AG, 7 2018. [Online]. Available: https://www.mouser.cl/datasheet/2/196/Infineon_MA12070_DS_v01_00_EN-3166879.pdf

[6] Infineon Technologies, *Design approach for a MERUS™ MA12070 based musical instrument bass amplifier*, 2021, document number: AN_2005_PL88_2005_091616. [Online]. Available: https://www.infineon.com/dgdl/Infineon-Class_D_audio_amplifier_MERUS_Evaluationboard_DEMO_BASSAMP_60W_MA12070-ApplicationNotes-v01_00-EN.pdf?fileId=5546d46272e49d2a017351e1a4545964

[7] Texas Instruments, *TPA3251 175-W Stereo, 350-W Mono PurePath™ Ultra-HD Analog-Input Class-D Amplifier*, April 2016, sLASE40D –May 2015–Revised April 2016. [Online]. Available: https://www.ti.com/lit/ds/symlink/tpa3251.pdf

[8] "CABLE PARA AUDIO, ¿BALANCEADO O DESBALANCEADO?" 2 2012. [Online]. Available: https://www.siluj.net/blog/cable-para-audio-balanceado-o-desbalanceado-n168

[9] *QUICK START GUIDE EVAL_AUDIO_MA12070*, 3 2019. [Online]. Available: https://www.infineon.com/dgdl/Infineon-Quick_Start_Guide_Class_D_audio_amplifier_MERUS_EVAL_AUDIO_MA12070-ApplicationNotes-v01_00-EN.pdf?fileId=5546d46269e1c019016ac0294b3532f0&ack=t

[10] D. Self, "The innovation dilemma: Why can't we build a better amplifier?" *Journal of the Audio Engineering Society*, vol. 61, no. 7/8, 2013.

[11] P. A. C. Luis Martínez F., "Diseño y cáluclo de un amplificador de audio Clase D autooscilante de 20 W de potencia (Master)," *Escuela Técnica Superior de Ingenieros Industriales UPM*, 2 2021. [Online]. Available: $https://oa.upm.es/66491/7/TFM_LUIS_ALFONSO_MARTINEZ_FERNANDEZ.pdf$

[12] O. Bouamrane, T. Khalili, I. Tyass, M. Rafik, A. Raihani, L. Bahati, and B. Benhala, "Flying capacitors multilevel inverter: architecture, control and active balancing," *ENSET-SSDIA Laboratory, Hassan II University of Casablanca, Casablanca, Morocco*, 2020.

[13] A. Sánchez, "Historia del fonógrafo," 2015, accedido: February 27, 2024. [Online]. Available: https://www.diffusionmagazine.com/index.php/biblioteca/categorias/historia/400-historia-del-fonografo

[14] L. E. Barton, "High audio power from relatively small tubes," *Proceedings of the Institute of Radio Engineers*, vol. 19, no. 7, pp. 1131–1149, 1931.

[15] R. van der Zee, "High efficiency audio power amplifiers design and practical use," Enschede, Países Bajos, 1999.

[16] D. Self, *Audio Power Amplifier Design Handbook*, 4th ed. Focal Press, 2013.

[17] F. Miyara, *Introducción a la Electroacústica*. Paraninfo, 2005.

[18] *Infineon Merus™ Class D Audio Amplifier Solutions*, Infineon Technologies AG, 6 2019. [Online]. Available: https://www.infineon.com/dgdl/Infineon-Infineon_Class_D_product-Training-v01_00-EN.pdf?fileId=8ac78c8c85ecb34701865660ab9f1498

[19] R. Bakker, "Methods for improving the efficiency of high-performance audio amplifiers," http://hdl.handle.net/10379/17182, May 2022.

[20] B. Shi and M. Yan Wah Chia, "On the performance of class-d power amplifiers with rf pulse-width modulation," in *Asia-Pacific Microwave Conference 2011*, 2011, pp. 1550–1553.

[21] T. Ge, H. He, J. Zhou, Y. Kang, and J. S. Chang, "An investigation of thd of a btl class d amplifier," in *2016 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2016, pp. 470–473.

[22] J.-M. Liu, P.-Y. Wang, and T.-H. Kuo, "A current-mode dc–dc buck converter with efficiency-optimized frequency control and reconfigurable compensation," *IEEE Transactions on Power Electronics*, vol. 27, no. 2, pp. 869–880, 2012.

[23] *Filterless and High-Efficiency +4V to +18V Audio Amplifier with Analog Input*, Infineon Technologies AG, 7 2018. [Online]. Available: https://www.mouser.cl/datasheet/2/196/Infineon_MA12040_DS_v01_00_EN-3166877.pdf

[24] Infineon Technologies AG, *User manual for MERUS evaluation boards*, Infineon Technologies AG, 12 2018, document ID: UM_1812_PL88_1901_103910. [Online]. Available: https://www.infineon.com/dgdl/Infineon-UserManual_ClassD_audio_MERUS_evaluation_boards-ApplicationNotes-v01_00-EN.pdf?fileId=5546d462689a790c0168be75a3f0496c

[25] *Filterless and High-Efficiency +4V to +18V Audio Amplifier with I2S Digital Input*, Infineon Technologies AG, 7 2018. [Online]. Available: https://www.infineon.com/dgdl/Infineon-MA12070P-DataSheet-v01_01-EN.pdf?fileId=5546d46264a8de7e0164b761f2f261e4

[26] *Filterless and High-Efficiency +4V to +18V Audio Amplifier with I2S Digital Input*, Infineon Technologies AG, 7 2018. [Online]. Available: https://www.mouser.cl/datasheet/2/196/Infineon_MA12040P_DS_v01_00_EN-3166878.pdf

[27] Infineon Technologies AG, *Power and Sensing Selection Guide 2021*, Infineon Technologies AG, 5 2021, document ID: Power and Sensing Selection Guide 2021. [Online]. Available: https://www.mouser.cl/pdfDocs/Infineon-Power-and-Sensing-Selection-Guide.pdf

[28] *4×37 W, 10 to 20 V, Ultra-Low Idle Power, MERUS Multilevel Switching Class-D Audio Amplifier with Integrated DSP and Inductor-Less Operation*, Infineon Technologies AG, 8 2022. [Online]. Available: https://www.mouser.cl/datasheet/2/196/Infineon_MA2304DNS_DataSheet_v01_00_EN-3166925.pdf

[29] Infineon Technologies AG, *MERUS™ class D audio solutions*, Infineon Technologies AG, 4 2019. [Online]. Available: https://www.infineon.com/dgdl/Infineon-Audio_solutions_MERUS_class_D_audio_solutions_EN-ApplicationBrochure-v03_00-EN.pdf?fileId=5546d462677d0f460167bba4f4e81abd

[30] STMicroelectronics, *TDA7492: 50 W + 50 W dual BTL class-D amplifier Datasheet - production data*, January 2015, docID014926 Rev 6. [Online]. Available: https://www.st.com/resource/en/datasheet/tda7492.pdf

[31] Infineon Technologies AG, *User Manual for MERUS™ MA120xxx Reference Boards*, Infineon Technologies AG, 04 2019, document ID: UM_1902_PL88_1902_171735. [Online]. Available: https://www.infineon.com/dgdl/Infineon-UserManual_ClassD_audio_MA120xxx_reference_boards-ApplicationNotes-v01_01-EN.pdf?fileId=5546d46269bda8df0169da3392a743bd

[32] N. Mohan, T. M. Undeland, and W. P. Robbins, *Power Electronics: Converters, Applications, and Design*. Hoboken, NJ: Wiley, 2015.

COPYRIGHT

Some sections and figures of this document are protected by copyright laws. Please contact the Institute of Electrical and Electronics Engineers, IEEE, the Universidad Técnica Federico Santa María or the author prior to any non-personal use of this material.